

オンチップデキャップ考慮の 必要性と測定方法

坂田和之（ルネサスエレクトロニクス）、村田和希（リコー）

JEITA半導体&システム設計技術委員会

LPB相互設計サブコミッティ

モデリングワーキンググループ

ボードが安定動作しない！

- SI はIBISモデルを使用してしっかりやったが、PI は？

あるSoCのPIに関する情報の全て

VDD Filtering

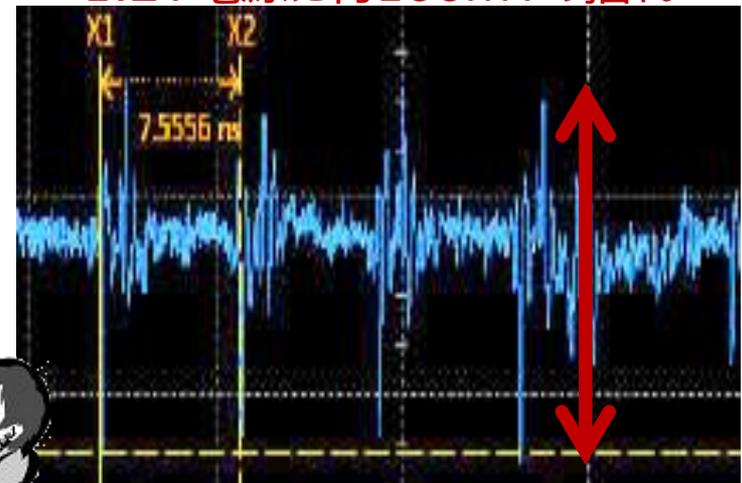
Most of the VDD balls require passive filtering components to derive clean input voltage. They should be located as close to the ball as possible.

Table 3: VDD Power Voltage Filtering Recommendations

VDD Pin Name	Group	Ball ID	Series FB	Capacitors to GND		
			120Ω @100MHz	1 uF	.1 uF	.01 uF
VDDQ_DDR_01	G20	H21		1		
VDDQ_DDR_02	G20	J21		1		
VDDQ_DDR_03	G20	K20			1	
VDDQ_DDR_04	G20	L21			1	
VDDQ_DDR_05	G20	M20				1
VDDQ_DDR_06	G20	N21				1
VDDQ_DDR_07	G20	P20				
VDDQ_DDR_08	G20	R21				
VDDQ_DDR_09	G20	T20				
VDDQ_DDR_10	G20	U21				

ボード上での電源波形

1.2V電源に約100mVの揺れ



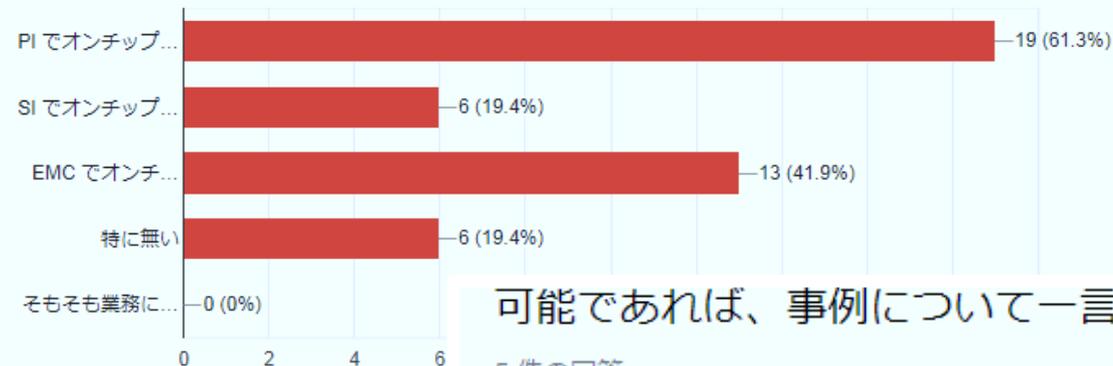
チップ内部の電源は本当に大丈夫??

チップの電源特性は重要？

- LPB developpers workshop 2017.9.2 での調査結果
⇒ オンチップ容量に関連するSI/PI/EMCトラブル経験者 約 80%

問2：PI/SI/EMCの問題で、オンチップデキャップが関連していた（と思われる）事例はありますか？

31件の回答



可能であれば、事例について一言概要を m(_ _)m

5件の回答

ウェル間容量の寄与が不明 (2)

オンチップデキャップがわるさをして外したことがある

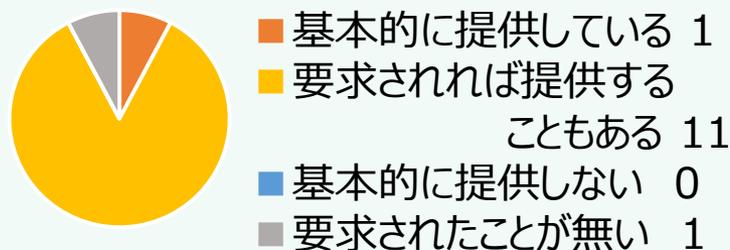
オンチップキャパシタの容量が開示されないため、ボードのキャパシタとの間で半共振が問題になった。

ODCは大きくても問題は発生する。

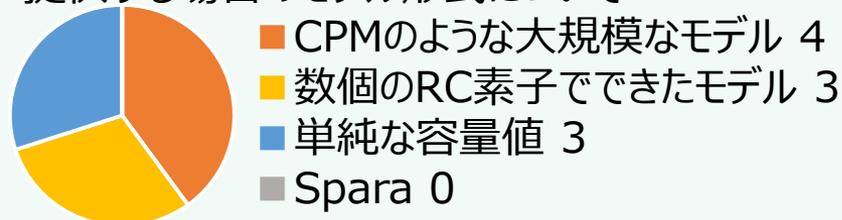
オンチップ容量値は入手できない

■ LPB developers workshop 2017.9.2 での調査結果

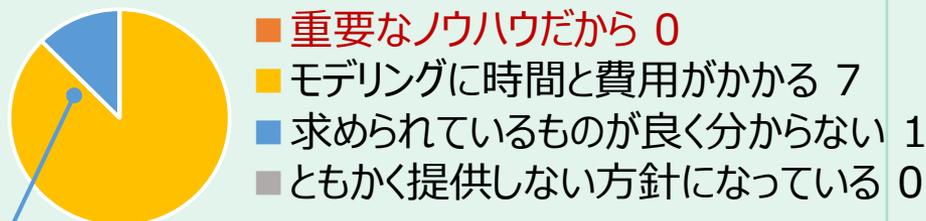
オンチップ容量値の社外への提供について



提供する場合のモデル形式について



提供できない場合の理由について



「ボードの人が欲しがるモデルになっているか確信が持てない。」

オンチップ容量値を
チップベンダーから入手可能か



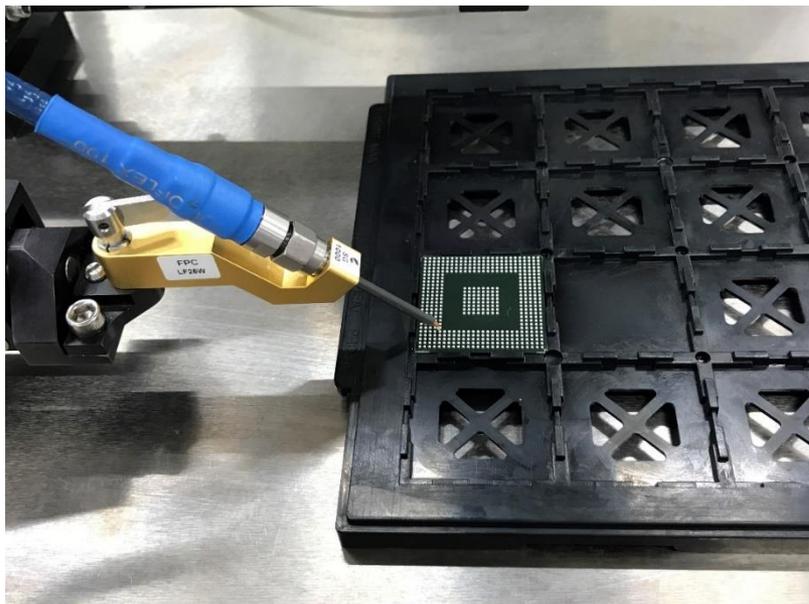
- オンチップ容量モデルが入手できない
⇒ 実測でモデリングできないか？
- オンチップ容量モデルは提供できるが、適切なモデル形式が不明
⇒ モデルの標準的な形式が必要？

- オンチップ容量モデルが入手できない
⇒ 実測でモデリングできないか？
- オンチップ容量モデルは提供できるが、適切なモデル形式が不明
⇒ モデルの標準的な形式が必要？

オンチップ容量は簡単に測定できます

用意するのは

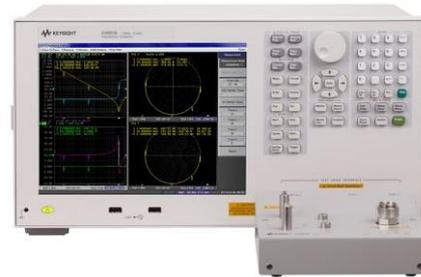
- インピーダンス・アナライザ（または、ネットワーク・アナライザ）
- プロブ
- プロブステーション



やることは、電源ピンにプローブを当てて測定するだけ

測定装置概要

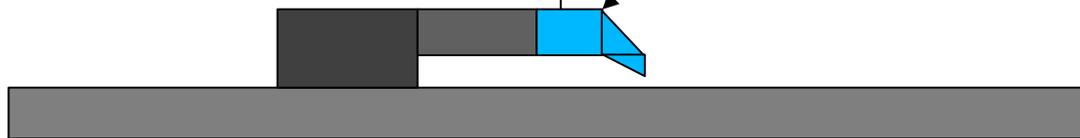
インピーダンス・アナライザ
(4291A, E4991B, etc)
or
ネットワーク・アナライザ
(E5061B, etc)



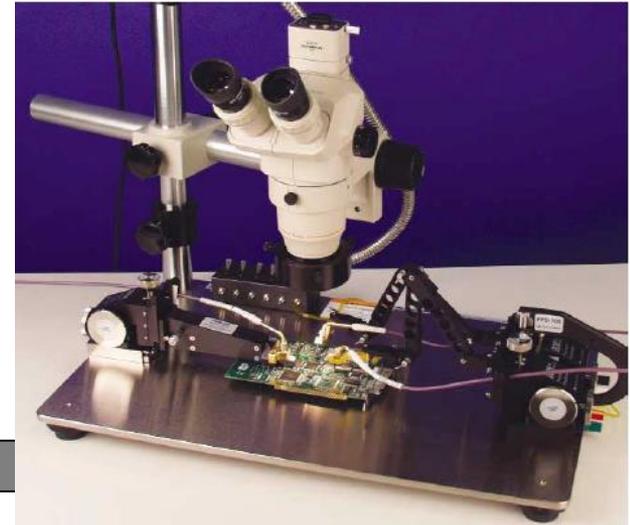
※キーサイト社webページより抜粋

FPC or ACPプローブ

RPP210



MODEL MTS-2000 PROBE STATION



※カスケード社資料より抜粋



インピーダンス・アナライザ(E4991A)

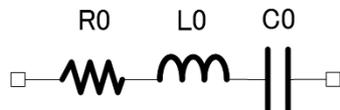
Giga Test Lab Probe (GTL40-1000-GS)

メンバー会社のチップを測定した結果

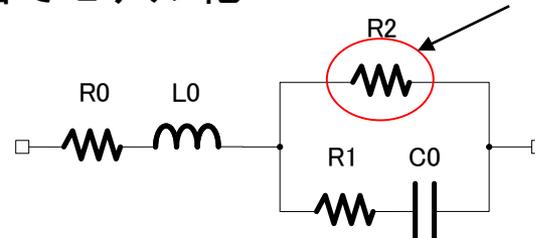
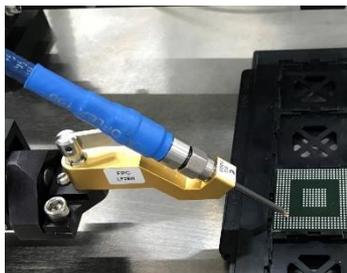
■ バイアス電圧3.3Vの結果を2種類の等価回路でモデル化

リーク電流相当をモデル化

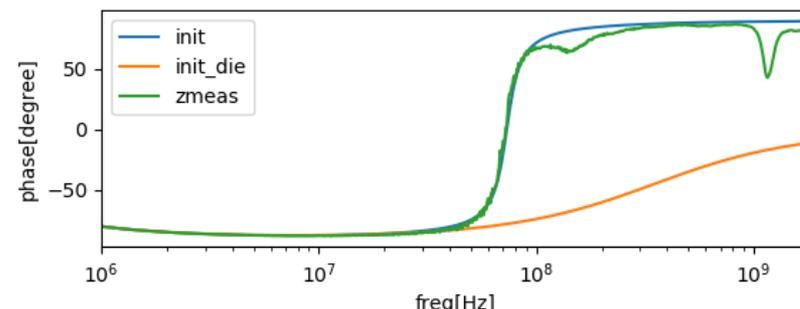
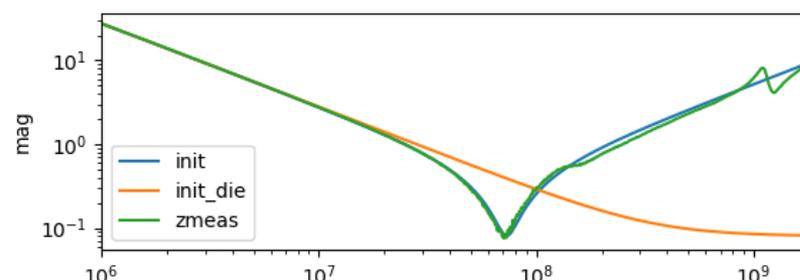
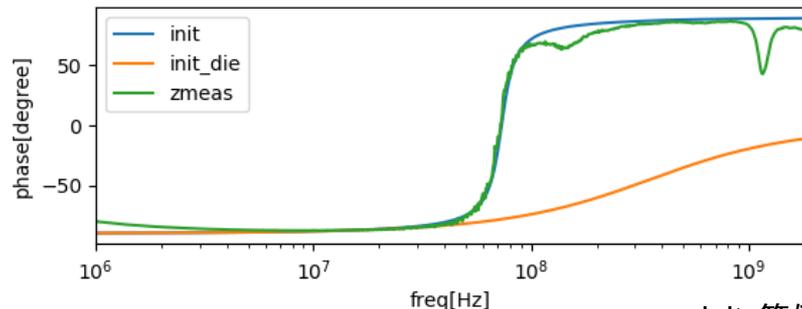
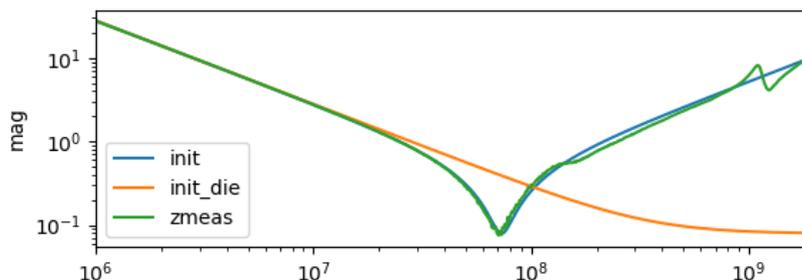
設計値
5.294nF



RLC:R0=0.0792285,L0=8.32381e-10,C0=5.69173e-09



RLC4:R0=0.001,L0=8.32381e-10,C0=5.69173e-09,
R1=0.0792285,R2=160.613

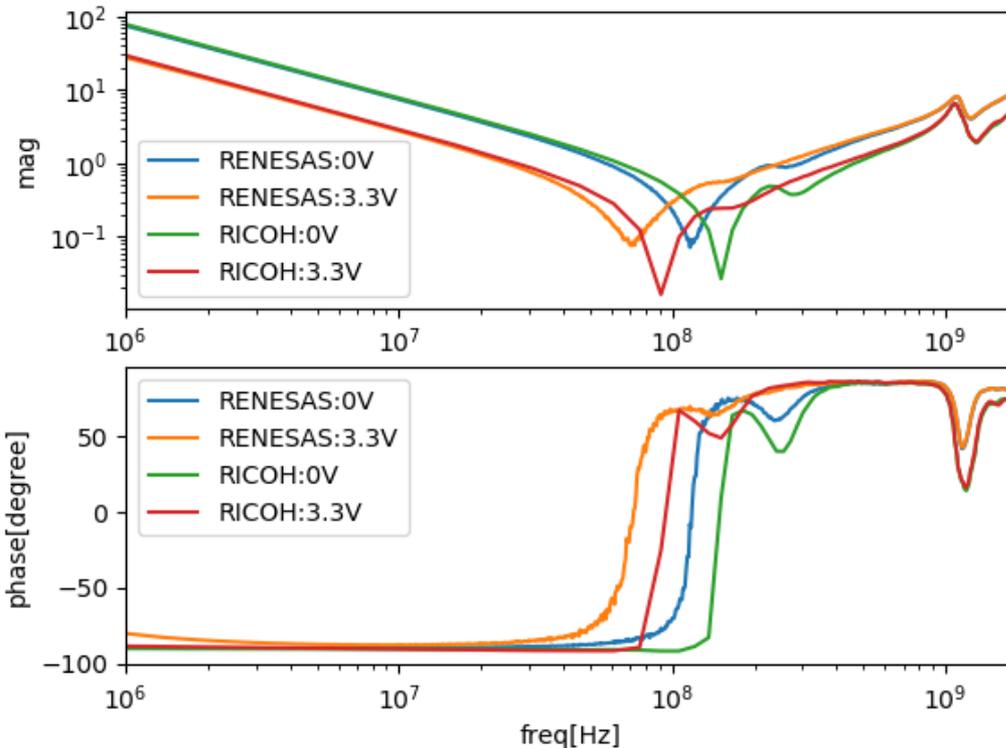


init: 等価回路
init_die: L0なしのチップ相当モデル
zmeas: 実測

ばらつき

測定時には電源電圧と同じバイアス電圧が必要。

➡ バイアス電圧によって容量は変化する



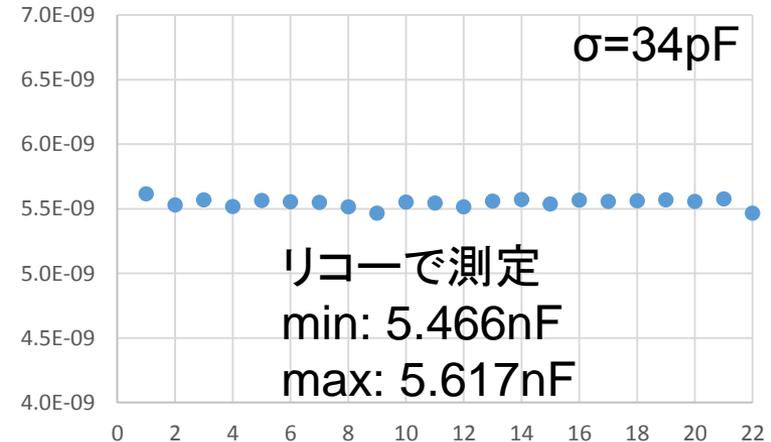
測定環境差: 同じサンプルを2社の環境で測定し容量はほぼ同じ結果

ルネサスで測定 5.691nF

リコーで測定 5.617nF

個体差: このチップでは22個

測ってもばらつきは少なかった。

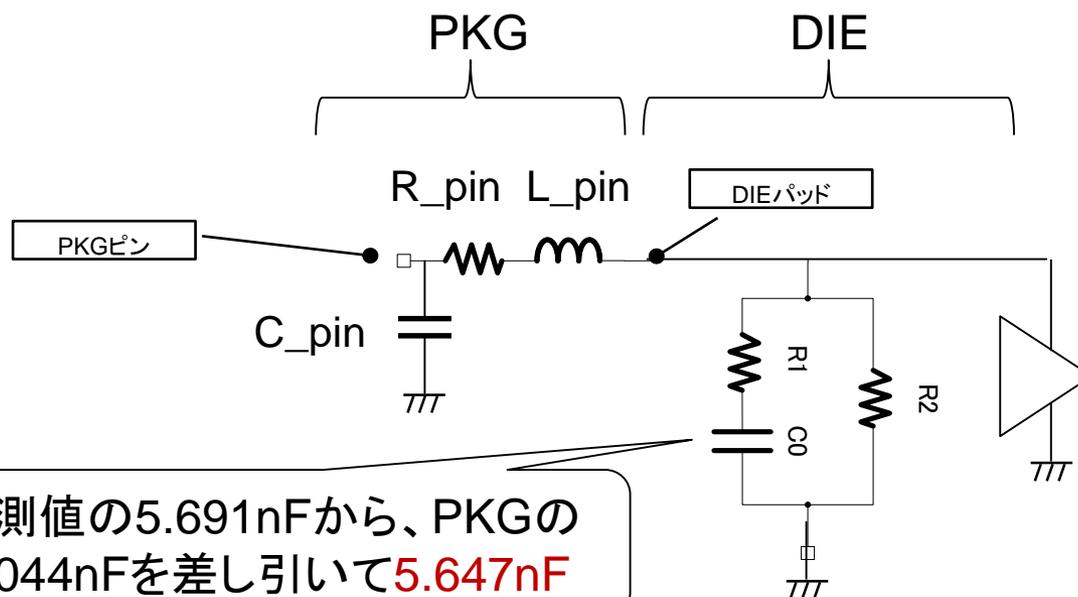


PKG成分の分離

実測モデルはPKGのRLC値を含んでいるため、純粋なDIEモデルではない。
PKGのRLC値はIBISの[Pin]に記載されている場合がある。
この値を利用して実測値からPKGを分離する。

今回実測したチップのIBISモデル

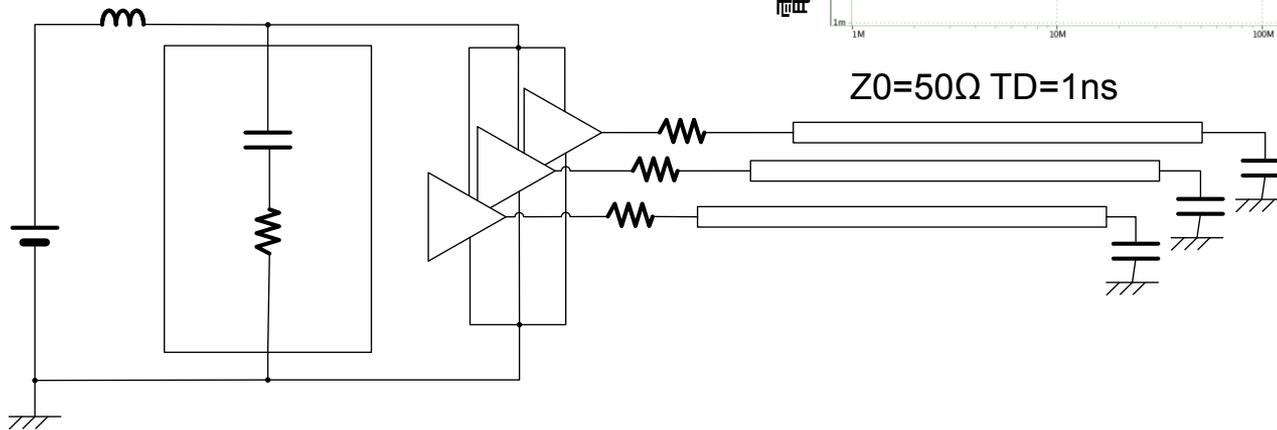
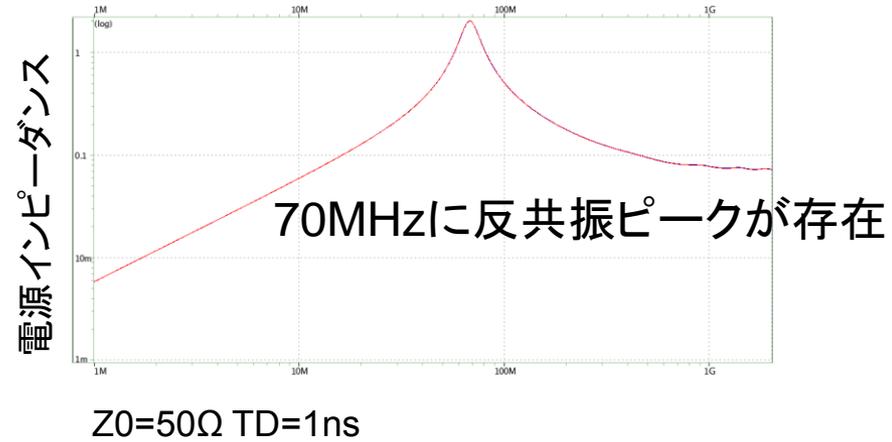
[Pin]	signal_name	model_name	R_pin	L_pin	C_pin
A1	VDD1	POWER	0.00421	0.152282n	44p



実測値の5.691nFから、PKGの
0.044nFを差し引いて**5.647nF**

シミュレーションでの使用例

先の実測特性を持つ電源インピーダンス(RLCモデル) において、I/Oを動作させた場合のシミュレーション (spiceとIBIS5.1で実施) を実施

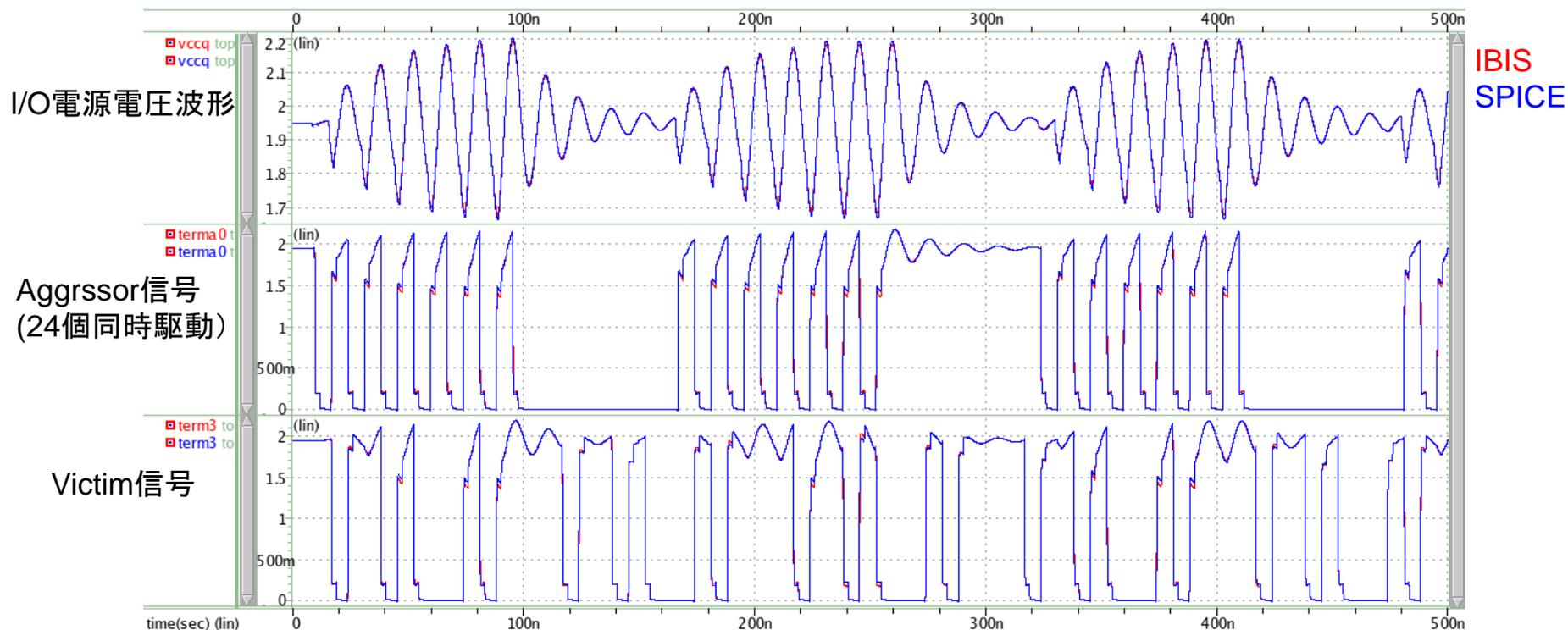


※実際にはパッケージインダクタンスやボード上のインピーダンスを考慮した解析が必要。
※チップ内部で電源遮断されているような電源の場合、本測定手法では測定できない。

Simによる電源電圧波形と信号受端波形

- 反共振ピークの70MHzで電圧は変動する(EMCに影響)。
- I/Oの動作周波数が共振電圧変動に一致した場合、電圧変動は増加する。

➡ オンチップ容量は電圧変動を予測するうえで不可欠な要素。

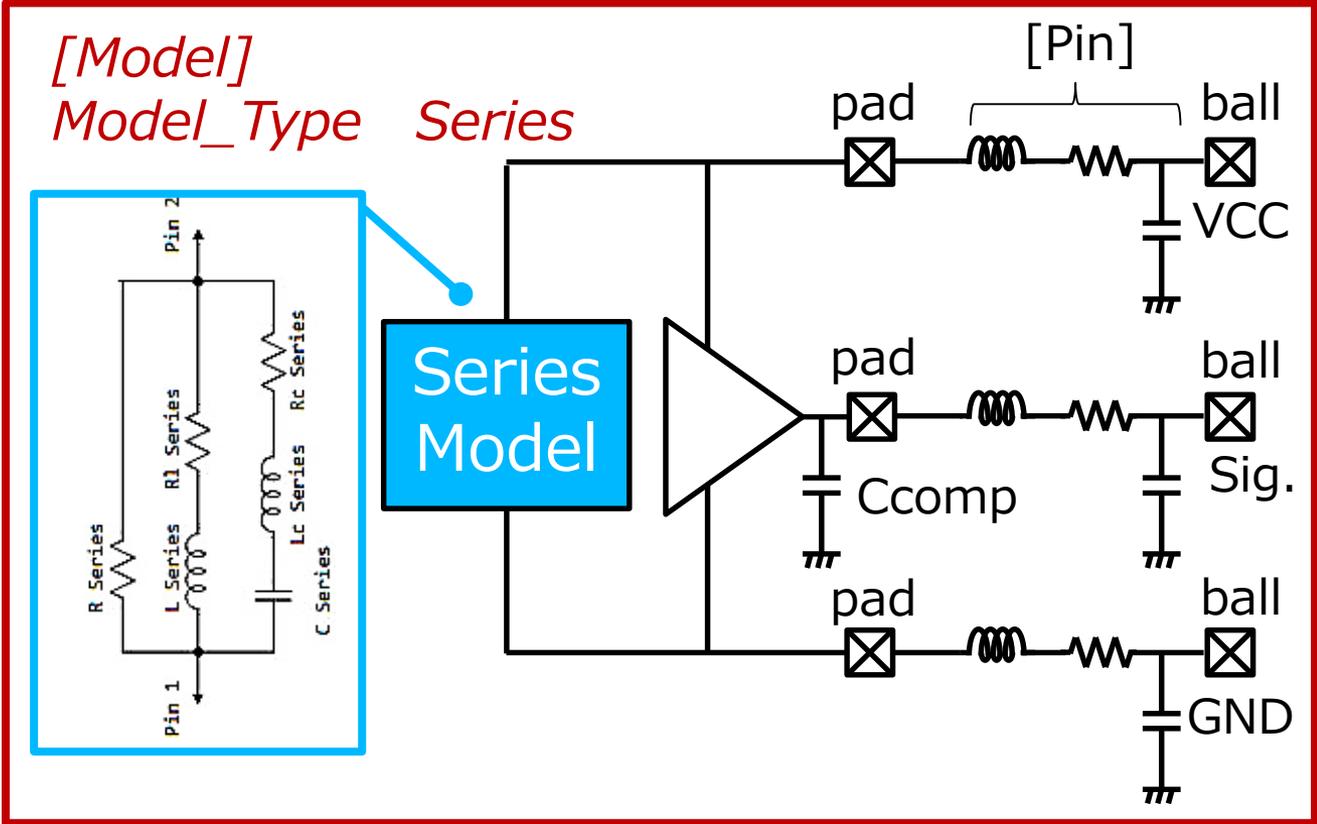


- オンチップ容量モデルが入手できない
⇒ 実測でモデリングできないか？
- オンチップ容量モデルは提供できるが、適切なモデル形式が不明
⇒ モデルの標準的な形式が必要？

Asian IBIS Summit @ 秋葉原 11/17

提案

- オンチップ容量特性をIBISモデルに組み込むことを提案
⇒ 既存の Series Model の仕組みを利用する。

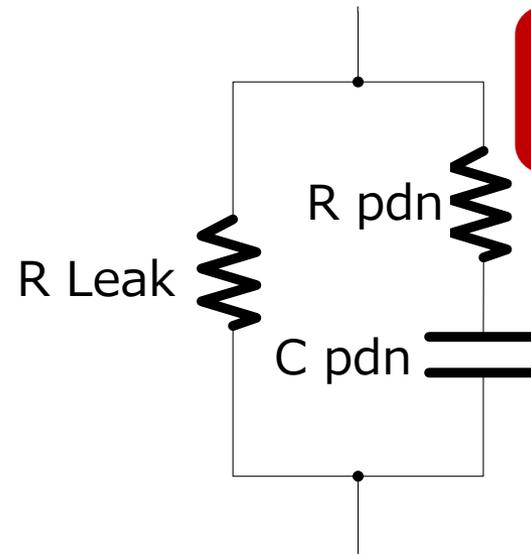
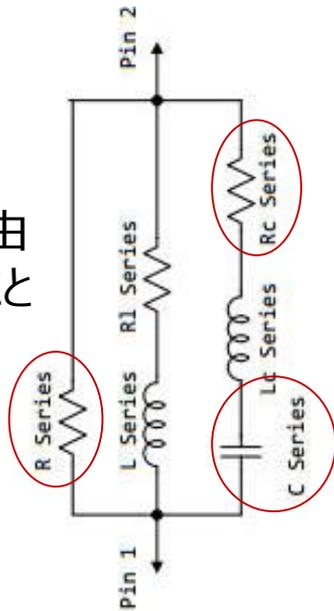


<https://ibis.org/summits/nov17c/murata.pdf> (1MB)

Asian IBIS Summit @ 秋葉原 11/17

- オンチップ容量を既存のSeriesモデルを利用して表現する
 - ⇒ 回路トポロジを明確に規定して、作成者と使用者の両者にとって扱いやすい形式にする
 - ⇒ PDNモデルであることを明示的にする
 - ⇒ 実測モデルも表現できる形式にする
- 現状: *Model_Type Series* ■ Proposal: *Model_Type PDN*

6つの素子を自由に組み合わせることが可能



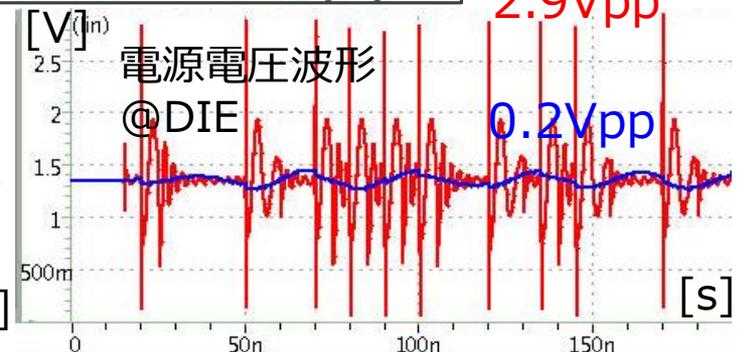
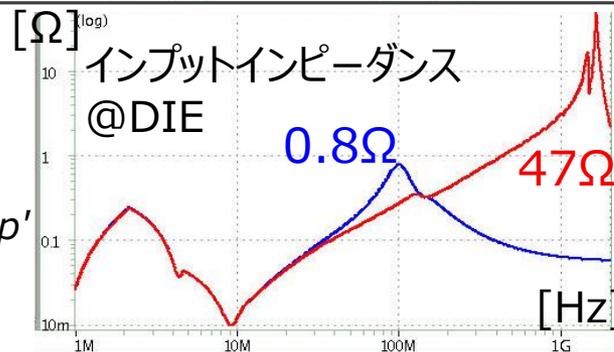
提案

提案したモデルの動作確認

- 今回の提案は、既存の Series Model を用いても実現可能
⇒ IBISに組み込んでシミュレータで動作確認

```
[Model]      OnChipDecapB
Model_type  Series
|Model_type PDN                                     <- JEITA proposal
C_comp      0 0 0
|Variable    typ          min          max
[Voltage range]  1.35      1.283      1.425
[Temperature Range] 25      125       -40
[C series]      5.64773n    5.64773n    5.64773n
[Rc series]     0.05622      0.05622      0.05622
[R series]     160.613      160.613      160.613
|[C pdn]       5.64773n    5.64773n    5.64773n <- JEITA proposal
|[R pdn]       0.05622      0.05622      0.05622 <- JEITA proposal
|[R leak]      160.613      160.613      160.613 <- JEITA proposal
```

HSPICE v2016.06-SP1
.ibisコマンドで実体化
.ibis sample_chip
+ file = 'sample.ibs'
+ component = 'JEITA_Chip'
+ package = 2
+ typ = typ



オンチップ容量モデルを組み込んだIBISを使用すると

- ・ チップ電源特性を考慮したインプットインピーダンス解析が可能
- ・ チップ電源特性を考慮した電源電圧波形解析が可能 (要IBIS5以上)
- ・ DIE内部の局所的な電源特性は表現できない

IBIS Summit Meeting @ U.S 2/2

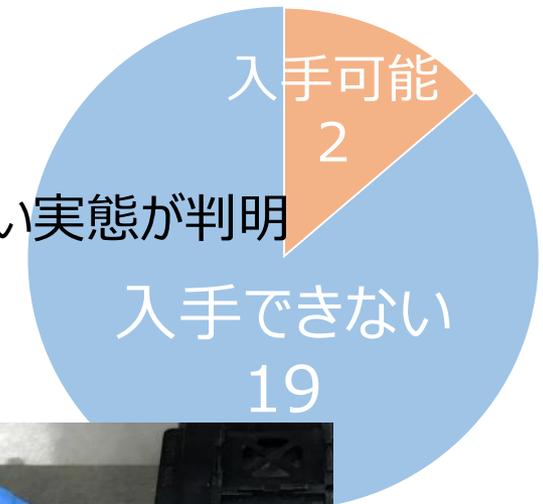
- IBIS Open Forum と協議
 - JEITA と IBIS Open Forum との関係構築
 - JEITA と IBIS との更新状況について情報交換する方法を検討
 - モデリングWGとしてはIBISへ働きかけるきっかけ作り
- IBIS Summit Meeting で発表
 - JEITAの活動を紹介



<https://ibis.org/summits/feb18/fukuba.pdf> (2.6MB)

まとめ

- LPBワークショップでの調査
オンチップ容量に関するトラブル経験者は80%
しかし、オンチップ容量のモデルはほぼ入手できない実態が判明



- オンチップ容量モデルが入手できない
 - ⇒ 実測でモデリング可能
設計値に対して誤差10%以内
 - ⇒ シンプルなRC素子で特性を表現可能



- オンチップ容量モデルは提供できるが、適切なモデル形式が不明
 - ⇒ モデルの標準的な形式としてIBISに組み込むことを提案
 - ⇒ 実測モデルにも対応

ご清聴ありがとうございました。