

---

# JEITA LPB-SC LPBインフラTF 2018年度Annualレポート

# LPBフォーマット普及への取り組み

# 概要

基板設計において、大電流・低電圧・高速化に対応するにはシミュレーションが必須となっており、電気モデルとしてIBISやSPICE、Sパラメータなどの提供が普及しているが、それらを使用する側(セットメーカ)は部品形状(フットプリント)をCADに取り込んだり、PADのどの端子にそれらのモデルが繋がっているのかのセッティングに時間を要している。

上記の課題を解決する手段の一つとして、LPBフォーマットを策定し、IEC 63055/IEEE Std 2401™-2015で規格化を行ってきた。

近年ではこれらのフォーマットを取り込めるEDAツール(ANSYS社, Mentor社など)も出てきており、セットメーカとしては各部品ベンダーから電気モデルと合わせてLPBフォーマットの提供により、

- ・シミュレーション評価を使用した新規部品の選定
- ・基板評価時におけるシミュレーションモデルの自動化
- ・部品ベンダー推奨フットプリントの提供

を期待している。

そこで、電気モデルとセットでLPBフォーマットを公開するようディスクリート部品メーカを中心に、啓蒙活動を実施する。

# 方法

以下のアプローチで、ディスクリートメーカーへ啓蒙活動を実施した。

1. LPBの意義について説明
2. LPBの活用事例の紹介
3. ディスクリートメーカーの部品をWEBからダウンロードして、こちら側でサンプルデータを作成。

これらの流れで説明することで、LPBフォーマットの必要性を理解してもらいつつLPBフォーマットが比較的容易に作成できることを理解してもらった。

# 結果

以下のディスクリートメーカーで、LPBフォーマットを公開する具体的な動きに至ることができた。

対象	メーカー	普及状況
ディスクリート (受動部品)	(株)村田製作所	MLCCのLPB Cフォーマットを自社サイト(日本語ページのみ)にて 2月28日より <b>公開中</b>
	リバーエレテック(株)	水晶デバイスのLPB Cフォーマットサンプル作成完了 公開に向け、 <b>最終調整中</b>
ディスクリート (能動部品)	東芝デバイス&ストレージ(株)	・電源回路基板などリファレンスデザインのGフォーマットを自社サイトにて <b>公開中</b>
カスタムSoC		・特定顧客にLPBフォーマット <b>提供中</b>
	(株)ソシオネクスト	・特定顧客にLPBフォーマット <b>提供中</b>
	(株)リコー	・特定顧客にLPBフォーマット <b>提供中</b>

# 上流・下流連携設計の取り組み

# 概要

これまでLSI-Package-PCBのHWの部分にフォーカスして取り組み、フォーマットの策定を始め、LPB協調設計のメソドロジーに関する枠組みを作ってきた。今回、これらのLPB協調設計が、HW-SW連携や、モデルベース開発を主としたシステム設計の中に置かれた場合に、どうあるべきかといった全体を俯瞰した議論を行なった。

# 方法

HW-SW連携や、モデルベース開発を主としたシステム設計をはじめから議論すると、抽象度が高いため、各メンバーの業務やこれまでのバックグラウンドによって捉え方が異なるおそれがあったので、現在、あるメンバーが抱えている具体的に課題のESDにフォーカスして議論を行った。

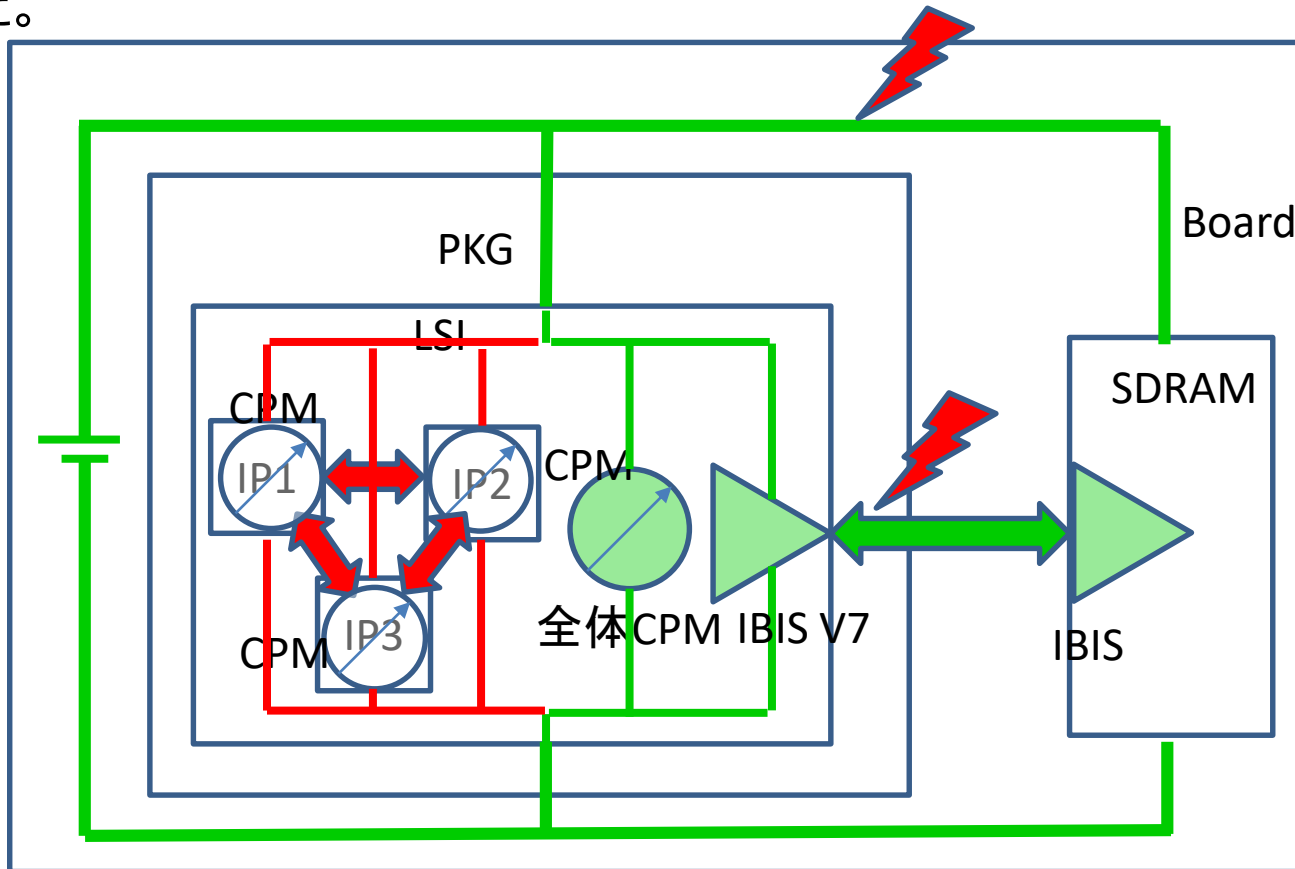
具体的には、ESDがシステムに入った場合、システム(ボード等)を介してLSI内にどのように伝わり、どのような影響を与えるか、それを定量的に評価するにはどういった方法があるのかといった議論である。

そこで、IEC規格にもなっているDPI法(ESD)をモチーフに、LSIの中をどのようにモデル化すれば実現できるかを検討した。



# 結果 #1

まずLSI内のモデル化に関して、現在モデル化できているところと、未解決のところを明確にした。



— 未解決問題

— 既にモデル化可能(但し、情報を付加する必要がある)

# 結果 #2

前ページの緑で示したところが、既にIBISやCPMなどでモデル化が定義されているところである。但し、システム解析をする上では、システム解析につなげる、タイミングや重み付け、抽象度を考慮した情報を付加する必要がある。

この付加情報を、LPBのNフォーマットに拡張版Nフォーマットとして定義できないか検討した結果が以下。



## 付加情報

- ・タイミング (T)
- ・ESD伝わりやすさ (F)
- ・DPI伝わりやすさ (F)
- ・電流量 (T)
- ・VDE結果 (F)
- ・チップインターコネクト (T、F)
- ・Power

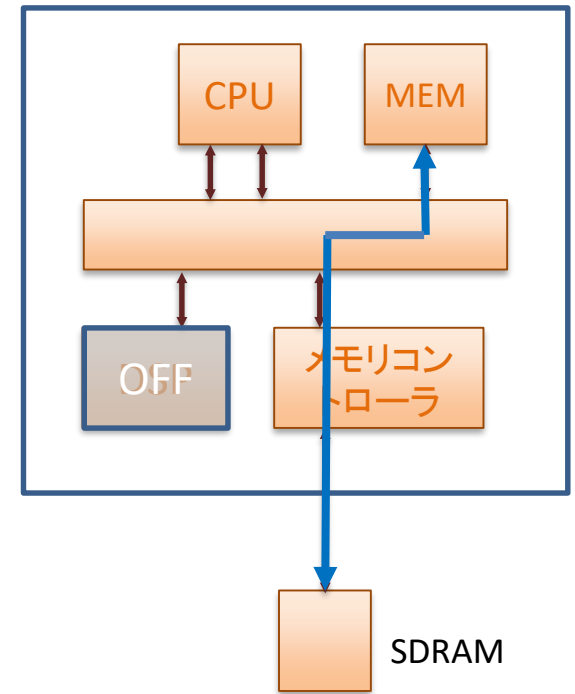
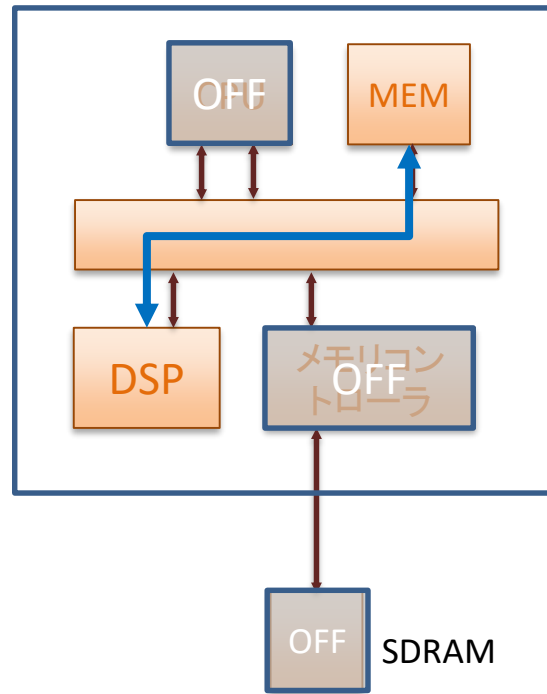
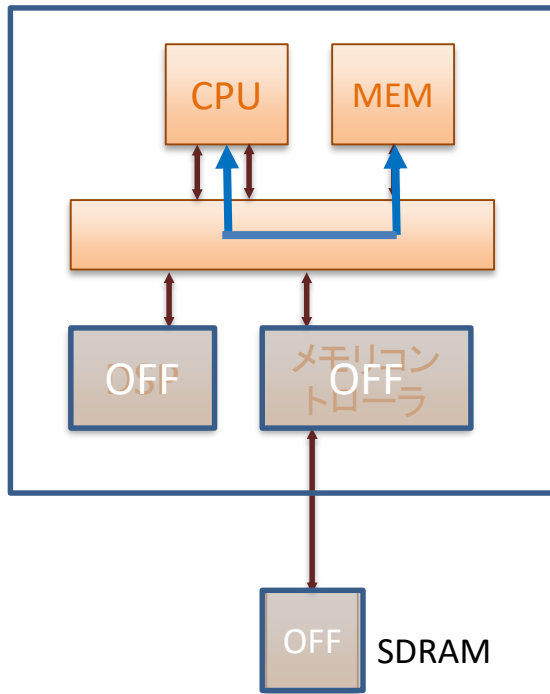
# 結果 #2

前々ページの赤で示したところが、未だモデル化未定義のところである。これに関しては以下のような動作モード設定で表現できるのではないかと考えた。

モード1: CPU単体処理

モード2: DSP処理

モード3: データ転送



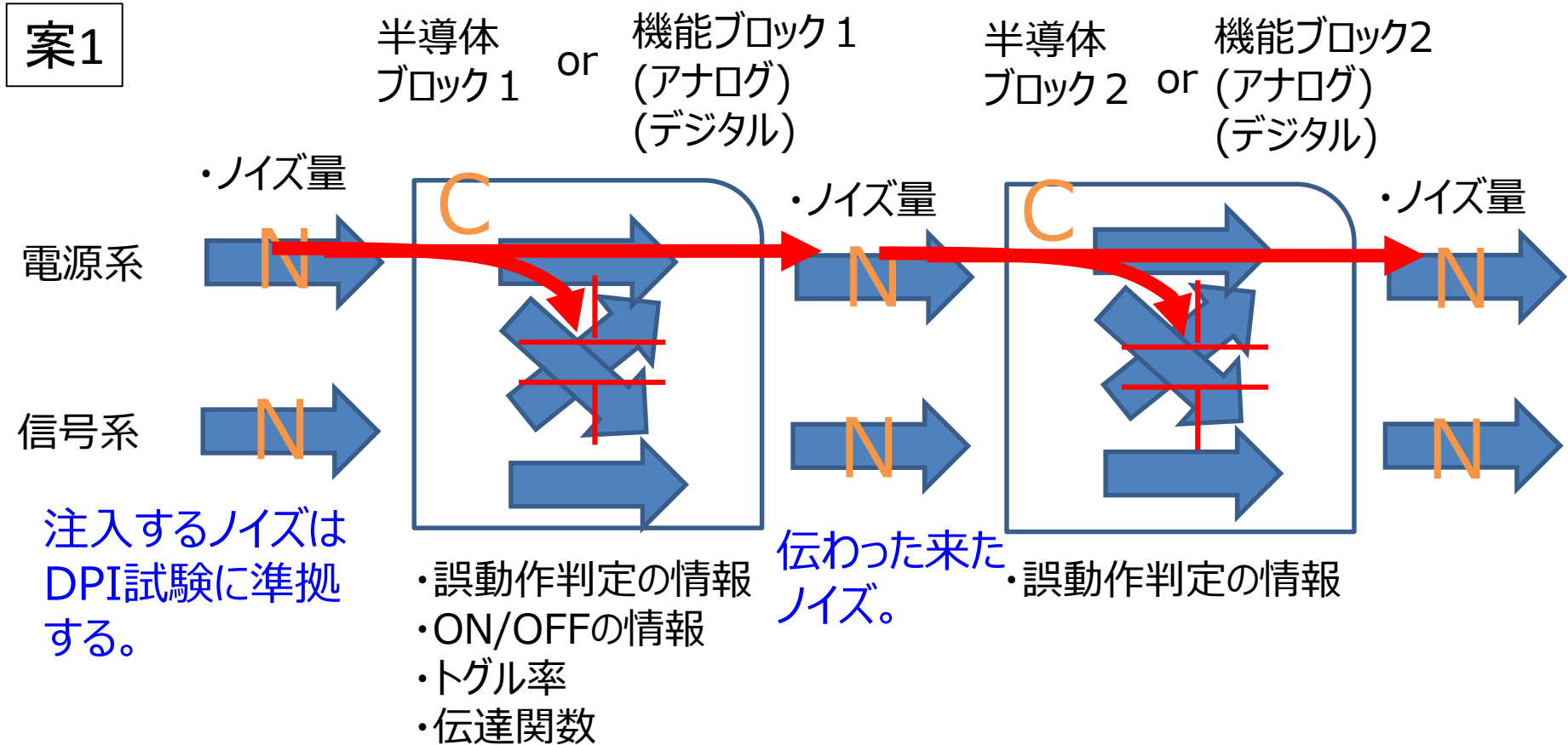
	周波数	電源電圧 (Min-Max)	消費電力
CPU			
DSP			
Mem I/F			

	周波数	電源電圧 (Min-Max)	消費電力
CPU			
DSP			
Mem I/F			

	周波数	電源電圧 (Min-Max)	消費電力
CPU			
DSP			
Mem I/F			

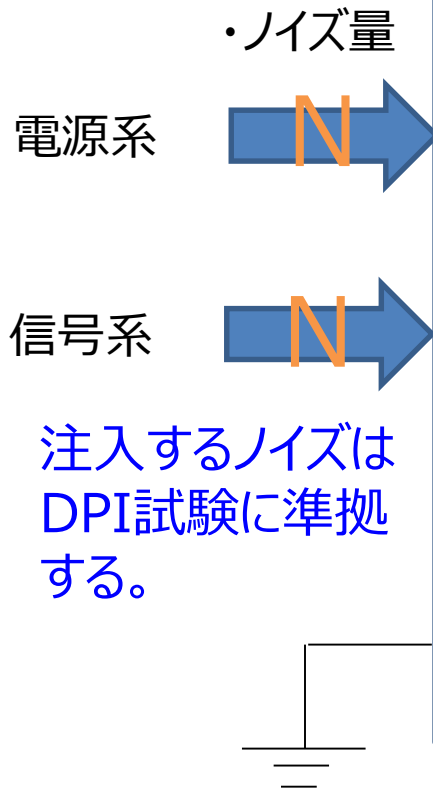
# 結果 #3

これらの結果を踏まえて、現在、2つのモデル案を検討中である。



伝達関数はC (容量成分) で表現できないか検討する。

## 案2



1. 全端子の多ポートSパラが理想。
2. CPMモデルに書かれているネットワーク記述を使う。  
→CPMモデルはPassiveによるモデルではないため、そのままでは使えない。
3. セット側が試験する電源あるいは信号とGND間のインピーダンスを出す。

クライテリアは誤動作判定で定義する。