JEITA LPB-SC
LPBフロントローディングTG
2019年度Annualレポート

Copyright© JEITA EDA-TC LPB-WG All Rights Reserved 2012-2019

フロントローディング設計への取り組み

Copyright© JEITA EDA-TC LPB-WG All Rights Reserved 2012-2019

概要

これまでLSI-Package-PCBのHWの部分にフォーカスして取り組み、フォーマットの策定を始め、LPB協調設計のメソドロジーに関する枠組みを作ってきた。

今回、これらのLPB協調設計が、HW-SW連携や、モデルベース開発を主としたシステム設計の中に置かれた場合に、どういった設計プロセスになるのか、そのためには現在のLPBフォーマットで問題ないのか、問題ある場合、どういったフォーマットであるべきなのかの議論を行ない、各設計工程のモデル粒度で実現可能なことを定義した。

Copyright© JEITA EDA-TC LPB-WG All Rights Reserved 2012-2019

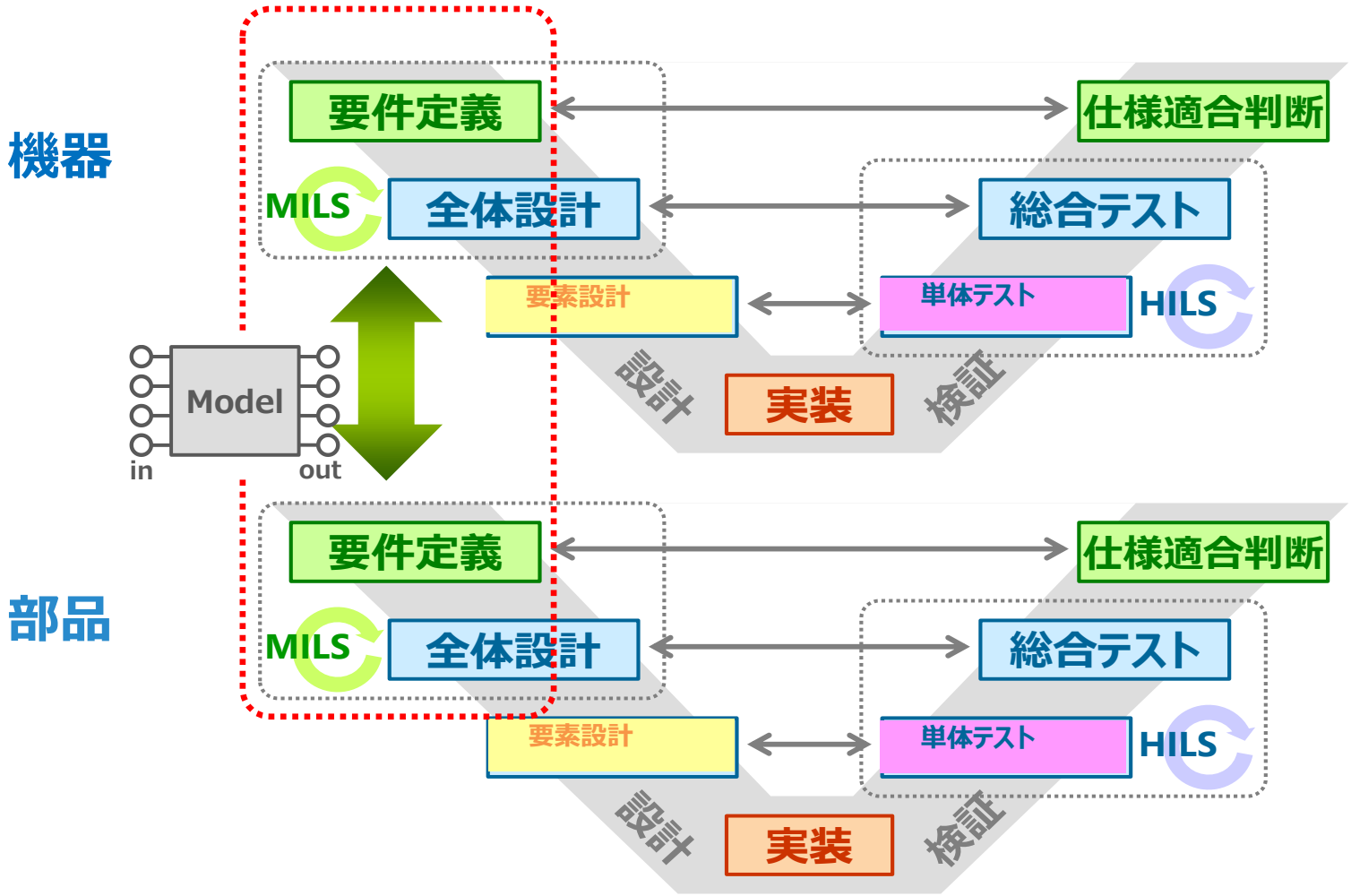
方法

HW-SW連携や、モデルベース開発を主としたシステム設計をはじめから議論すると抽象度が高いため、システムとして一般的な3相インバータ回路をモチーフとし、EMCをターゲットに、各設計工程で期待されるアウトプット、それに対し必要な情報を議論した。

具体的には3相インバータ回路を設計すると仮定した場合の各設計工程での回路をCフォーマットで表現し、対象部品に対しIEC62433をLPB-Cフォーマットにラッピングした場合の可能性を議論した。

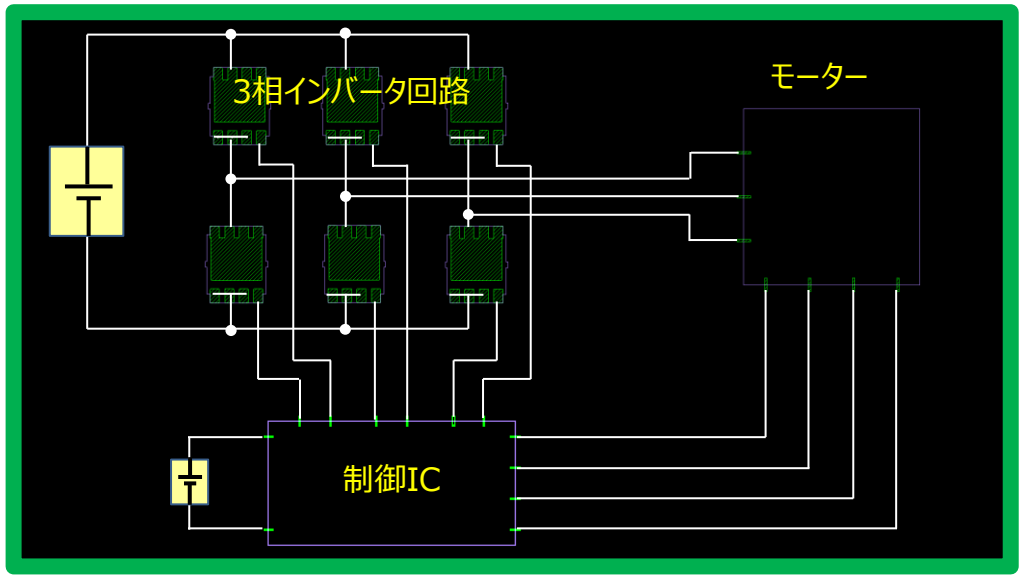
Copyright© JEITA EDA-TC LPB-WG All Rights Reserved 2012-2019

要件定義 全体設計 における検証



Copyright© JEITA EDA-TC LPB-WG All Rights Reserved 2012-2019

3相インバータをモチーフに、このフェーズでLPB-Cフォーマットを使い部品配置をした結果が以下の通り。



課題は

・汎用部品は現在のLPB-Cで問題ないがカスタム部品は形状がまだ存在しなかったり端子数も確定していない場合が多い

・機器側からの要求をモデルで表現するためには、何らかの箱を用意する必要があるであることが分かった。

Copyright© JEITA EDA-TC LPB-WG All Rights Reserved 2012-2019

この場合、まだ確定していない部品はシンボルで定義し、そのシンボルの中に動作モデルを記述する必要がある。ただ現在のLPB-Cフォーマットはシンボルを記述することができずBOXで表現するしかない。
またネット記述に関しても、現在Nフォーマットがあるがこれは端子間の定義であり、回路記述には対応できていない。

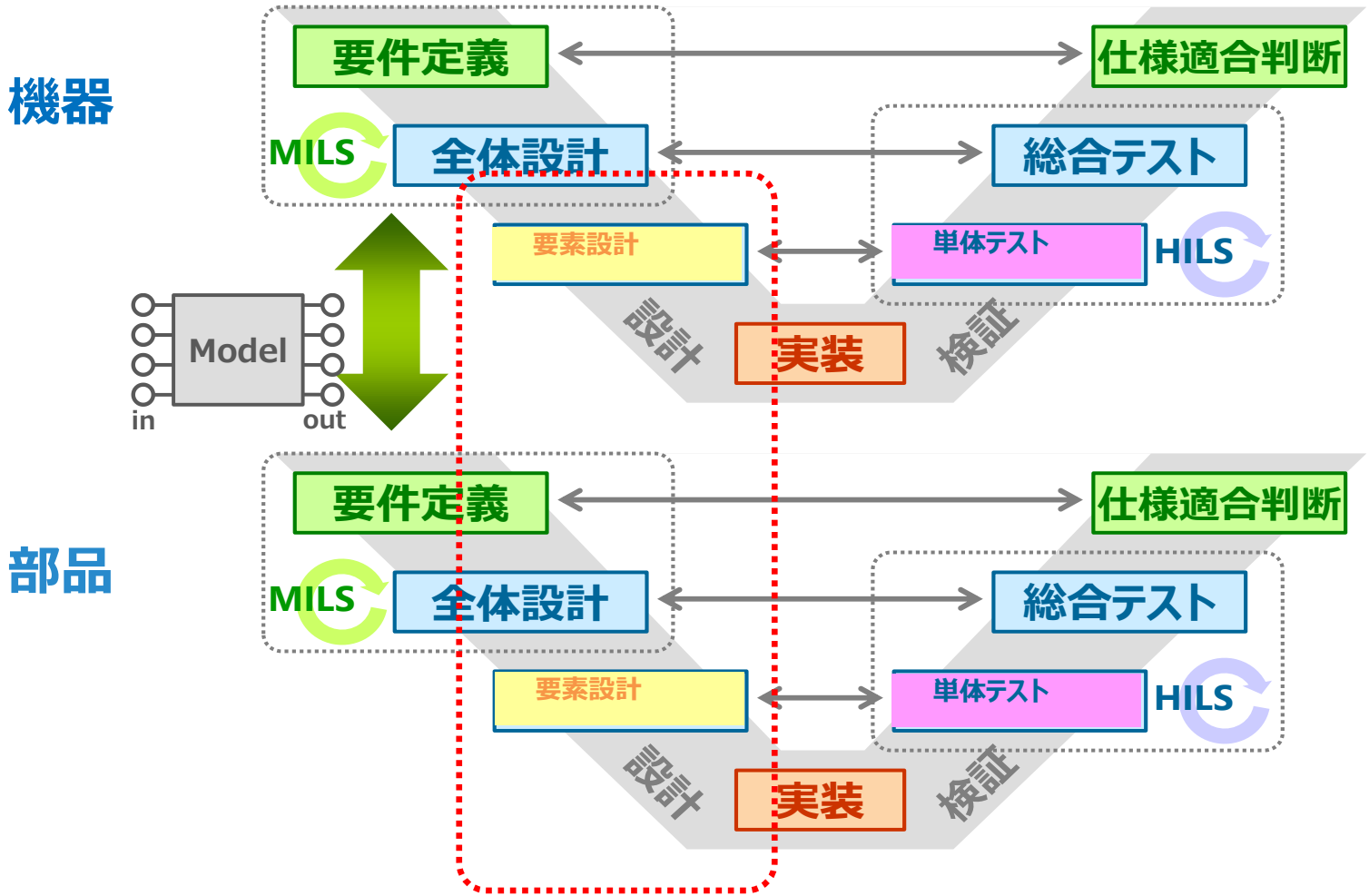
もしこれらを表現可能になると、論理検証と物理検証の中間のようなものを表現することでHW検証を可能とすることができるとの結論に達した。

なお、このフェーズで可能なHW検証とは以下を想定している。
・簡易熱シミュレーション
・簡易波形シミュレーション

ここでの次期フォーマットへの要望は以下である。
「要望①　シンボルをLPBフォーマットで記述可能とする。」
「要望②　システム構成図(回路図)をLPBフォーマットで記述可能とする。」

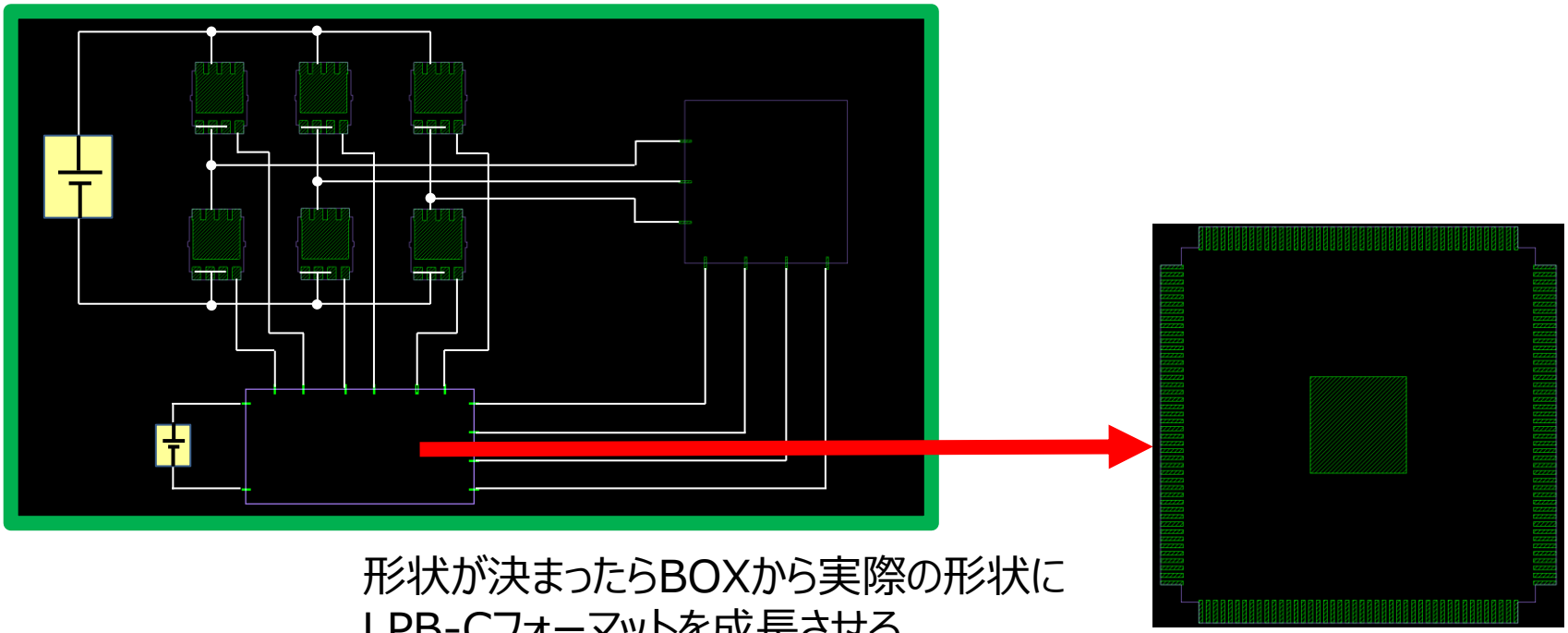
Copyright© JEITA EDA-TC LPB-WG All Rights Reserved 2012-2019

要素設計における検証



Copyright© JEITA EDA-TC LPB-WG All Rights Reserved 2012-2019

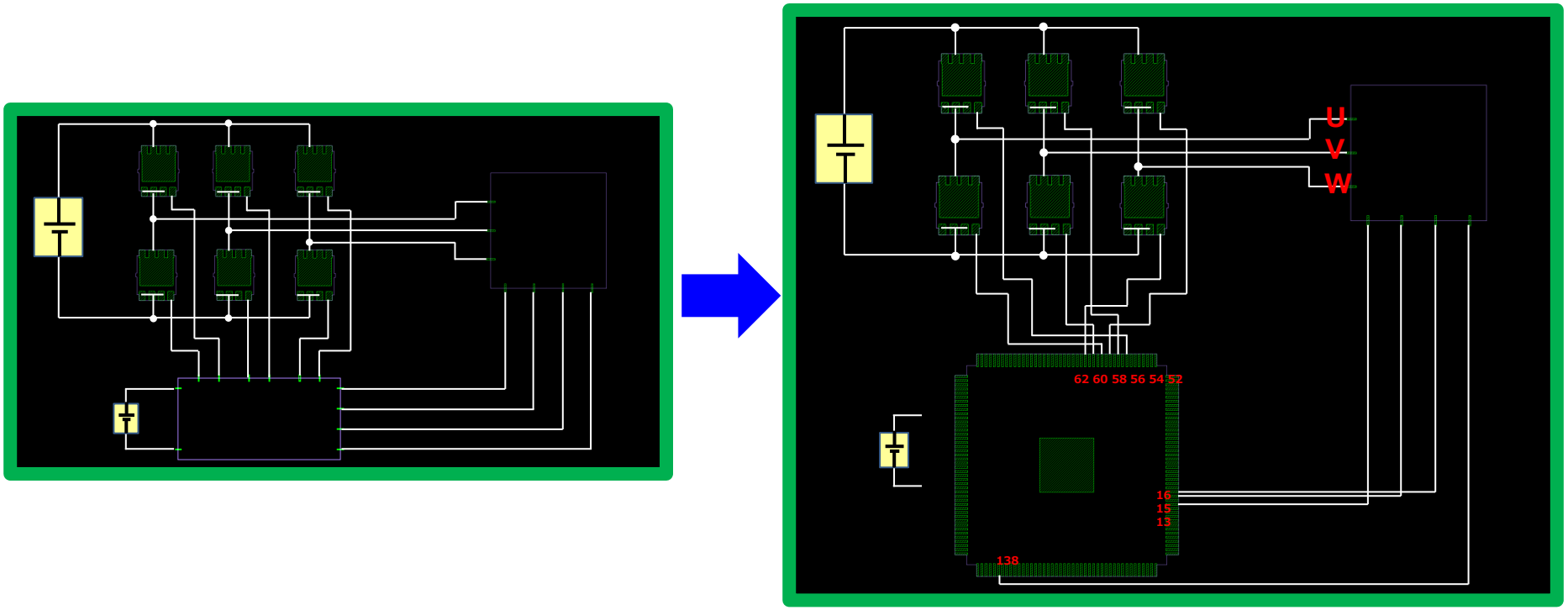
このフェーズになると、部品形状も決まってくるので、ボックスから実際の部品形状にLPB-Cフォーマットを置き換える必要がある。
課題は、現在のLPB-Cフォーマットではモデルを置き換えなければならないことである。
ここでの次期フォーマットへの要望は以下である。
「要望③　シンボルからセルに成長させ、形状もラッピング可能とする。」



形状が決まったらBOXから実際の形状に
LPB-Cフォーマットを成長させる

Copyright© JEITA EDA-TC LPB-WG All Rights Reserved 2012-2019

以下が部品をBOXから、詳細な形状に置き換えた結果である。

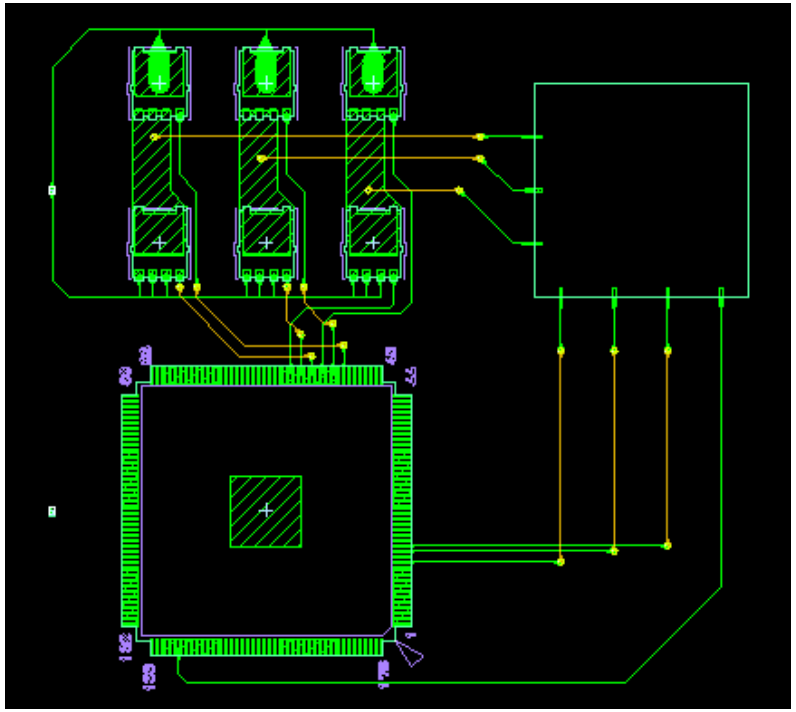


なお、このフェーズで可能なHW検証とは以下を想定している。

- やや詳細な熱シミュレーション
- やや詳細な波形シミュレーション
- 簡易電源ノイズシミュレーション

Copyright© JEITA EDA-TC LPB-WG All Rights Reserved 2012-2019

更に、詳細にレイアウト配線をした結果が以下である。

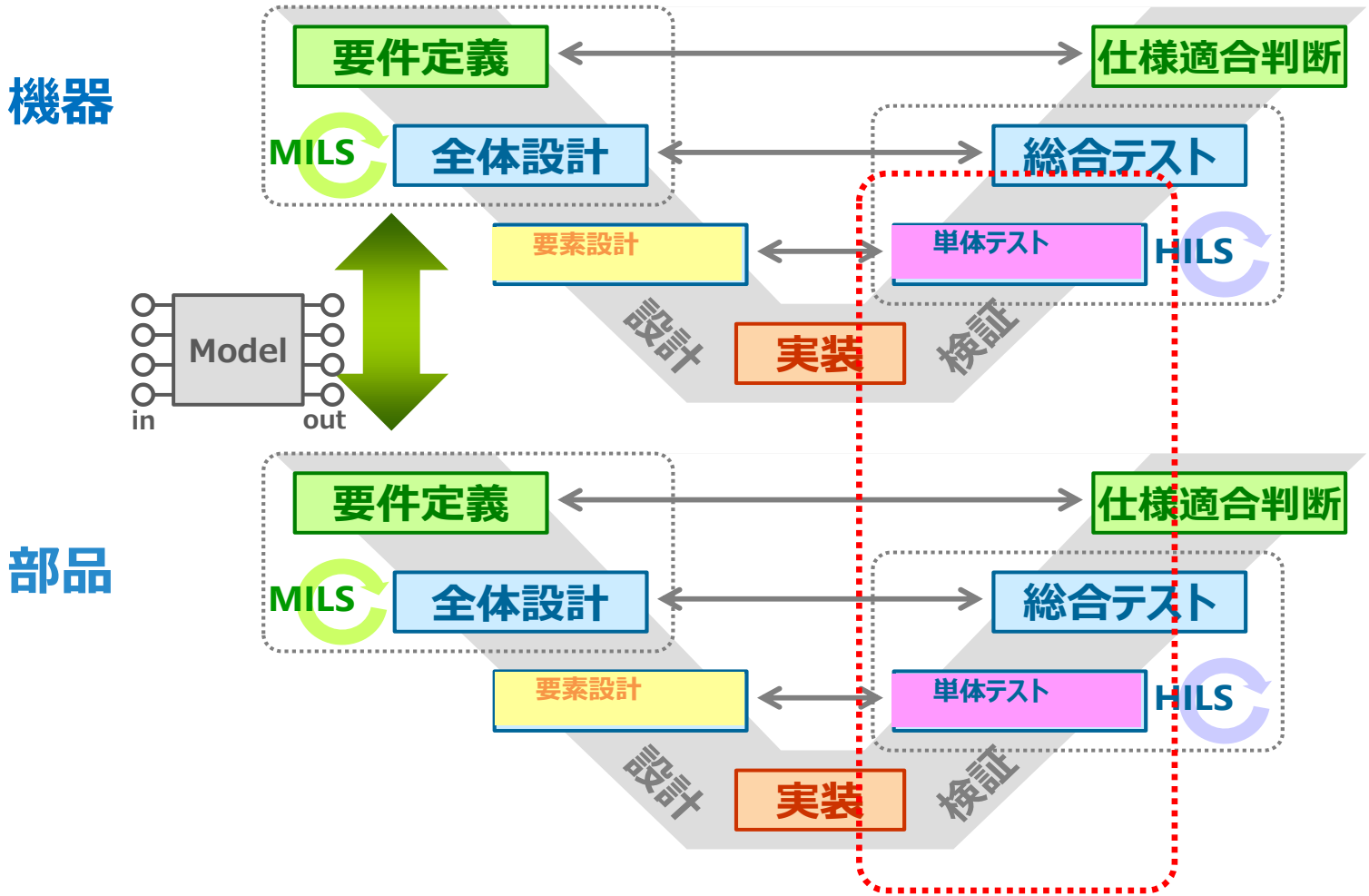


なお、このフェーズで可能なHW検証は以下を想定している。

- 詳細な熱シミュレーション
- 詳細な波形シミュレーション
- やや詳細な電源ノイズシミュレーション
- 簡易EMCシミュレーション

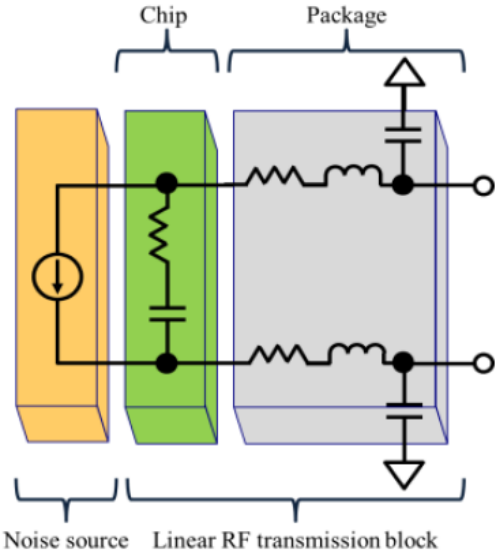
Copyright© JEITA EDA-TC LPB-WG All Rights Reserved 2012-2019

単体テスト における検証

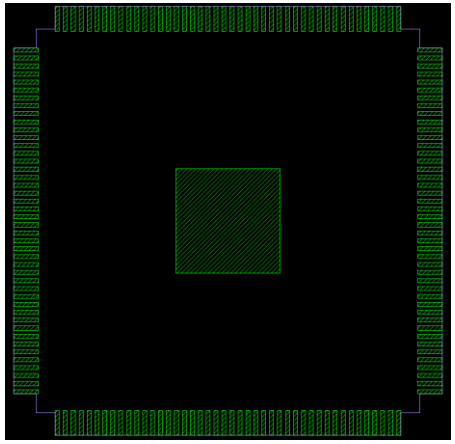


Copyright© JEITA EDA-TC LPB-WG All Rights Reserved 2012-2019

このフェーズになると、実測による半導体モデルが出来てくる。
現在、IEC 62433バウンダリモデルTGがEMCモデル(ESD含む)を進めており、このモデルをLPB-Cフォーマットに取り込むことになる。
その際、動特性(IA)に関しては、動作シナリオや組み合わせ、カップリング(IBC)によって特性が変わるため、静特性(PDN)と動特性(IA)を分けて、IAをシナリオごとに表現する必要がある。課題は、現在のLPB-Cフォーマットではその辺りが表現できないことである。
ここでの次期フォーマットへの要望は以下である。
「要望④　PDNとIAを分け、IAのモデルを複数持たせられることを可能とする。」

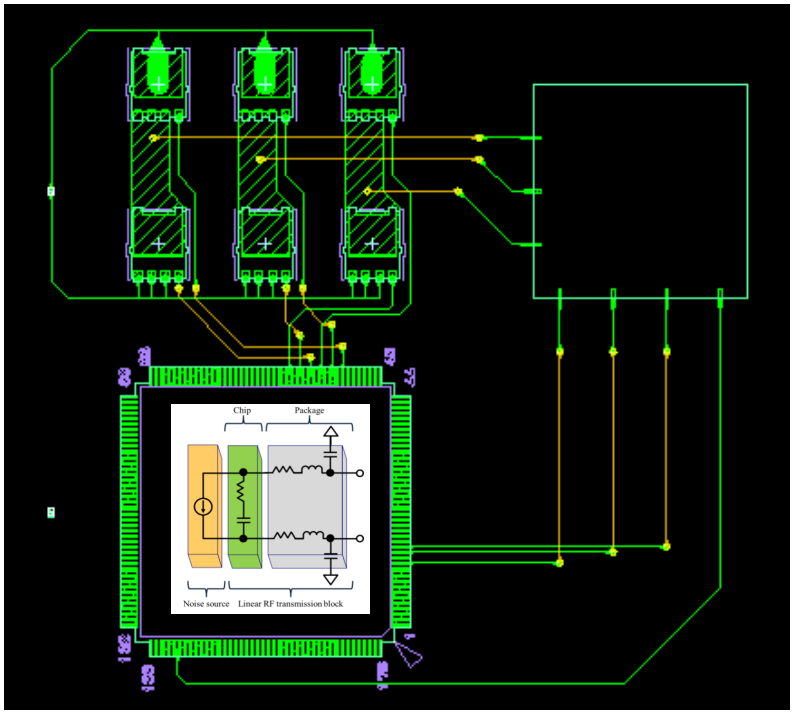


各ピンにEMCモデルを割り当てる



Copyright© JEITA EDA-TC LPB-WG All Rights Reserved 2012-2019

最終的には、以下のようにチップ内に半導体モデルが付加されて、詳細なSimが可能となる。



今後、IEC 62433バウンダリモデルTGと融合を図り、システム全体の検証を達成していく。

なお、このフェーズで可能なHW検証とは以下を想定している。

- 詳細な熱シミュレーション
- 詳細な波形シミュレーション
- 詳細な電源ノイズシミュレーション
- 詳細なEMCシミュレーション

Copyright© JEITA EDA-TC LPB-WG All Rights Reserved 2012-2019

まとめ

3相インバータ回路をモチーフに各設計工程での有効性と、Cフォーマットに対する課題を明確化した。

今後は以下TGと連携し具現化していく。

① IEEE2401-2020TGと連携して、次期フォーマットに対しエンハンスを図っていく。
「要望① シンボルをLPBフォーマットで記述可能とする。」
「要望② システム構成図(回路図)をLPBフォーマットで記述可能とする。」
「要望③ シンボルからセルに成長させ、形状もラッピング可能とする。」
「要望④ PDNとIAを分け、IAのモデルを複数持たせられることを可能とする。」

② IEC 62433バウンダリモデルTGと連携して、作成したEMCモデル(ESD含む)を設計プロセスに組み込み、具体的な効果を計っていく。

Copyright© JEITA EDA-TC LPB-WG All Rights Reserved 2012-2019