

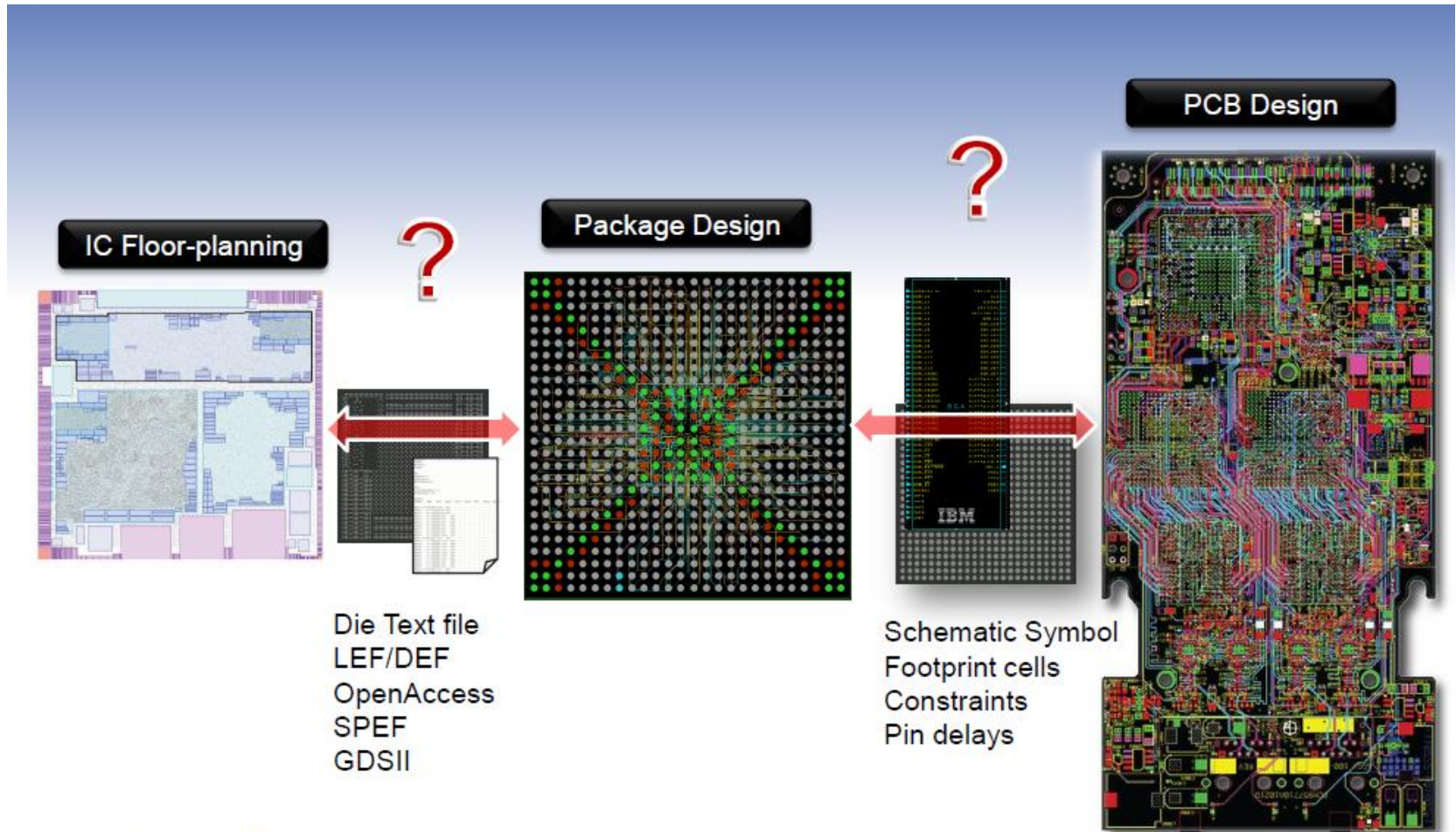
メンター・グラフィックス JEITA LPB Forumプレゼンテーション 市場要求と標準化について

2013年3月6日

メンター・グラフィックス・ジャパン株式会社
マーケティング部

Co-Design Data Exchange

- 各種のData Formatが混在



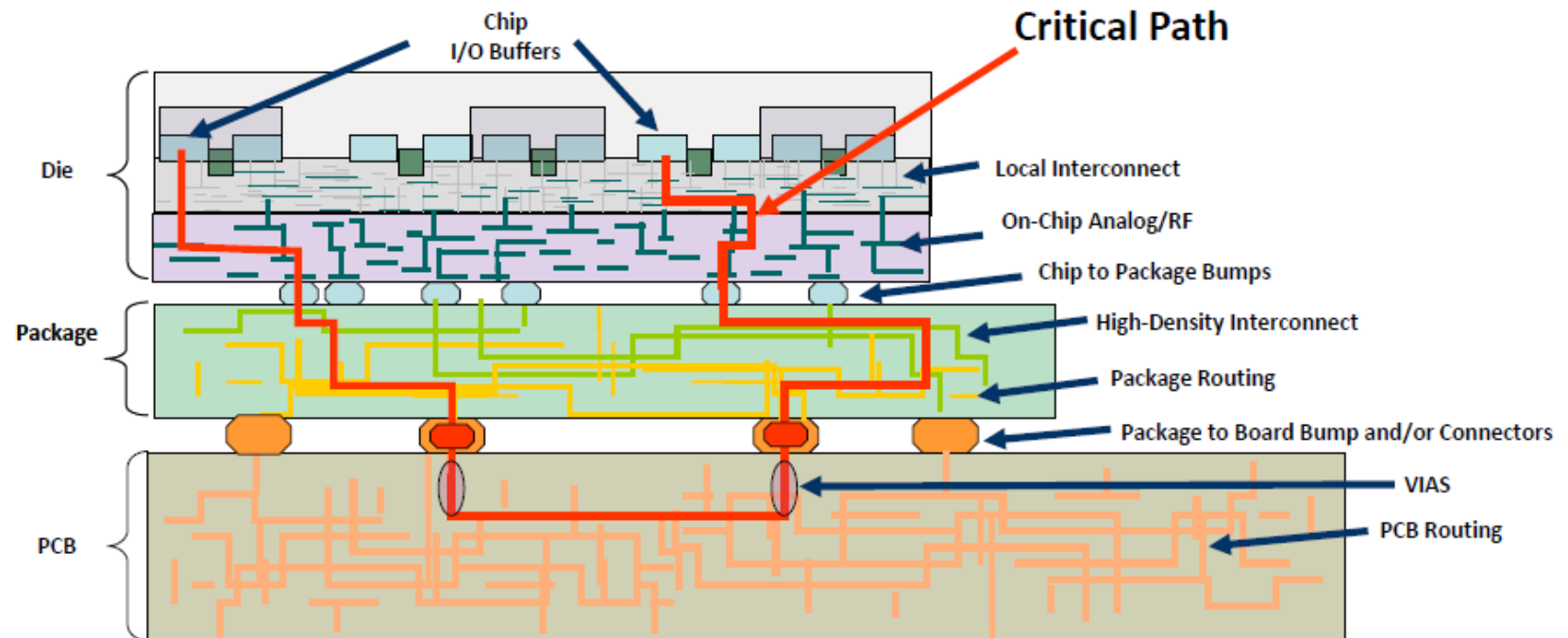
KL, Malaysia July 2011

Chip-Package-PCB Co-Designの市場要求背景

- Flip-Chip...数千以上の信号ピン
 - I/O管理の複雑化
- 新しいPackage技術の出現
 - TSVインターコネクトによる2.5D-3D packagingの選択肢
 - 最適なPackage技術の選択がさらに複雑化
- 高速I/Oを使用したデバイスの急激な増加
 - パワー供給の解析はPCBからChipまでのトータルな検証が必要
 - SI、PI、熱、EMC解析は個々の解析では対応が不十分
- PCB基板設計のボトルネック
 - 複数のPCB基板と複数のPackage選択肢
 - とくにファインピッチ多ピンBGAなど配線が複雑化
- Package検討とコスト
 - 多数あるPackage選択肢から短期間で最適な選択を行う必要性
 - PCB基板設計も視野に入れたPackage検討が必要

高速多ピンデバイス

- 数千以上の信号ピンI/O管理の複雑化
- 高速I/Oの解析
 - SI、PI、熱、EMC解析は個別解析では対応が不十分



PCB基板の設計から製造までを シームレスにつなぐ ODB++フォーマット



基板設計

- Valor® NPI
- Expedition® Enterprise

基板製造

- InCAM®
- Genesis 2000

基板実装

- Valor® MSS

ODB++ Solutions Alliance 設立!!

まとめ

■ LPBフォーマットに関して

- PackageとPCB基板において開発ツール間・ツールベンダー間などでさまざまなフォーマットが混在している
- メンターの市場要求からもChip-Package-PCBの統一フォーマット・設計環境の要求は増えている
- 特に高速・多ピンの半導体を用いた製品設計にはフォーマットの統一は不可欠

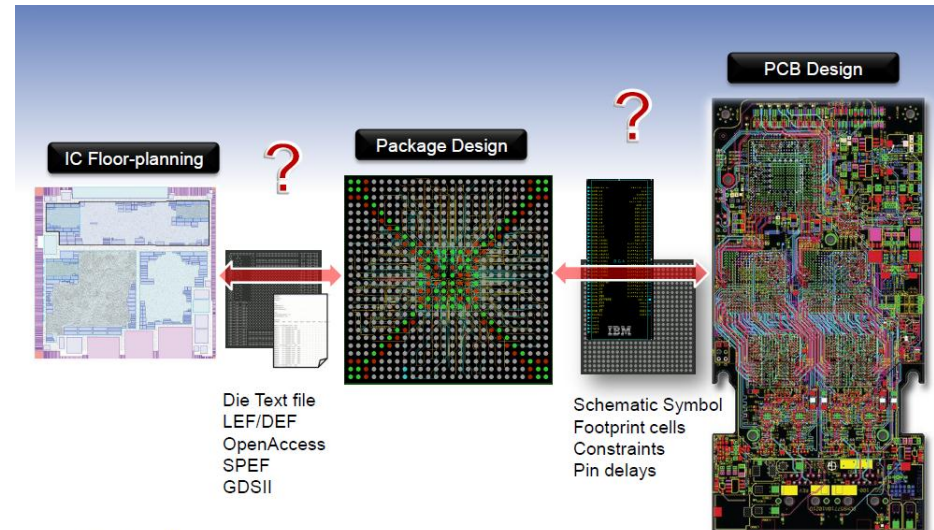
■ 標準化が電気電子機器設計、半導体設計、プリント基板設計・製造市場のさらなる活性化をもたらす

**Mentor
Graphics®**

www.mentor.com

Chip-Package-PCB Co-Designの市場要求背景

- Flip-Chip... 数千以上の信号ピン
 - I/O管理の複雑化
- 新しいPackage技術の出現
 - TSVインターコネクトによる2.5D-3D packagingの選択肢
 - 最適なPackage技術の選択がさらに複雑化
- 高速I/Oを使用したデバイスの急激な増加
 - パワー供給の解析はPCBからChipまでのトータルな検証が必要
 - SI、PI、熱、EMC解析は個々の解析では対応が不十分
- PCB基板設計のボトルネック
 - 複数のPCB基板と複数のPackage選択肢
 - とくにファインピッチ多ピンBGAなど配線が複雑化
- Package検討とコスト
 - 多数あるPackage選択肢から短期間で最適な選択を行う必要性
 - PCB基板設計も視野に入れたPackage検討が必要



KL, Malaysia July 2011