

LPBフォーマットVer.3検討

JEITA-LPB相互設計WG 集中討議

2015.9.11

本日の検討内容

1. 熱(応力)解析展開の検討

- SWGでの議論紹介、追加項目の策定 (60分)

2. 新構造、新テクノロジー対応の検討

- 対応すべき構造、テクノロジーのアイデア検討 (60分)

3. Ver.2.2までの改善要望採択レビュー

- 採択案の説明、質疑応答 (60分)

1. 熱（応力）解析展開の検討

- LPBフォーマットを用いた熱解析のレベル・フェーズ
 - A) 詳細設計での解析のみ対象
 - 詳細なモデルがあればよい
 - B) 構想設計での解析も対象
 - 簡易的な表現やスペックでの指定ができる必要がある
- 標準化戦略SWGでの議論
 - ⇒ B)の構想設計で使いたい
ある程度の簡易表現、スペックでの指定をサポートすべき

1. 熱（応力）解析展開の検討

■ LPBフォーマットを用いた熱解析の範囲・対象

A) LSIとPKGとBoardのみ対象

- メリット：現Ver.と大きく変更なし
- デメリット：筐体(境界条件)の仕様は別管理となる

B) 筐体を入れる

- メリット：仕様として定義できる
- デメリット：3Dを表現できるようにフォーマットの改修必要

■ 標準化戦略SWGでの議論

- 熱解析ツールは独自に筐体を構築するので、LPBフォーマットではボードまでの情報を読み込むだけ、LPBフォーマットに筐体のデータは不要ではないか
- 熱解析に必要な情報は、発熱量と物性値、流体と固体、繊維材料
- 筐体は必要だが、形状ではなくスペックでの指定を検討すべき
- ボードレベルとLSIレベルでも解析に必要な情報は異なるはず
- 簡略化はノウハウを含むため、フォーマットには含めない方が良いのでは

- ⇒ A)の筐体はフォーマットに含めず、3D形状のファイルはM-Formatで紐付けたら
- ⇒ 簡易化手法は含めず、物理形状のままか、熱抵抗、熱容量などの表現を追加する方が良いのでは

1. 熱（応力）解析展開の検討

■ LPBフォーマットを用いた熱解析の目的

A) 消費電力と発熱量の検証

- LSIの消費電力から発熱量見積 ブロック毎の集計
- 動作温度内で最大消費電力の検討
- DIEスタックの熱伝導(DIE間の物性考慮)
- ホットスポット解析
- 定常解析と過渡解析

B) 熱と電気の連成

- 熱と回路Sim(デバイス) DIE内
- 熱と消費電力(リークなど) PKG内
- 熱と電気による変形(反りなど) ボードレベル 温度サイクル考慮

■ 標準化戦略SWGでの議論

- どこまで公開するかでフォーマットが必要かが変わるが、社内利用でもフォーマット化しておかないと流通しない
- DIE内の温度(消費電力)分布を考慮するか(定常、過渡)検討が必要
- 弱連成解析でファイルI/Fの標準化が必要になる

⇒ B)を目的に、A)の中で公開が必要な(すべき)ものを絞り込む

1. 熱（応力）解析展開の検討

- LPBフォーマットを用いた応力解析
 - 標準化戦略SWGでの議論
 - 応力解析は、現状では製品ごとには不要ではないか
- ⇒ 熱解析の課題の洗い出しを見て判断する

2. 新構造、新テクノロジー対応の検討

- LPBフォーマットで対応すべき新構造、新テクノロジーとは
- 標準化戦略SWGでの議論
 - 埋め込み基板、3D-IC、SiPは考慮すべき
 - Si-IPのようなSi素材、TSVの絶縁体の構造などの検討は必要
 - LSIのRDLCの扱いも検討

3. Ver.2.2までの改善要望採択レビュー

No.	Format	内容	Ver.3 対処
1	C-Format	frequencyの用途不明。 また、仕様の記述が、「概要」と「詳細」で合っていない (C-Formatの「概要」タブでは、<specification>内で定義されているが、「詳細」タブ内では、<socket>内で定義されている。	クロックを想定していて、PKG側に端子の出力情報として与えているだけ？ <specification>に入れた方が良い？ 入力としての制限であるならば設計制約に入れるべき？ 最終的な結論は先送り ⇒ 解決済み
2	C-Format	アナログ電源のリプル率など、電圧のmin/max以外の表現ができない	必要性含めて検討する ⇒ 採用 リプル率：出力の規格として(Portの属性)か、入力の許容値として(power_domainの属性)か検討要 恐らく出力、継続検討
3	C-Format	swappable の意味	port入れ替え(I/Oセル入れ替え)可能となる表記を検討する ⇒ 採用 swappableではなく、未決定を表す属性を追加 キーワードは継続検討
4	C-Format	KEEPOUT領域が指定できない	検討する (R-Formatも含めて) ⇒ 採用 要素moduleの中で定義する Keepoutの対象は部品のみ
5	C-Format	差動信号のSkewを定義するとき、Groupでmax.を定義すると、Pos-Negどっちがどっかわからない。PKG-PCBでの帳尻合わせをする場合 コントロールできない。	port の部分にskewを記載し、制約の部分は変えない というやり方はいかがか？ ⇒ 採用 portgroupに差動属性を追加、Pos/Negの属性も追加、指定する
6	C-Format	C-FormatにはLayer定義が無いため、Layer指定ができない - padstack の ref_shape - component の placement	部品内蔵等含めた対応を考える ⇒ 採用 要素mountに値「MIDDLE」追加、基準面からのz方向の部品積載順番の属性を追加、ユーザが値「正の整数 (TOPとBOTTOMは外に向かって数字が大きくなる、MIDDLEはTOP側からの順番とする)」を指定する
7	C-Format	次の設計フェーズに移れるかなど、判断結果の記述「Fixed」「Locked」などのプロパティを付けるか	全フォーマット対象、エレメントに指定、下位エレメントを含む ⇒ 採用 キーワードは継続検討
8	C-Format	Portのアトリビュートに内部に接続しないスルーを追加	⇒ 採用 Ver.2.2で対応
9	C-Format	差動信号の専用定義	⇒ 採用 No.5と同じ

3. Ver.2.2までの改善要望採択レビュー

No.	Format	内容	Ver.3 対処
10	C-Format	Power_domainで電源とGNDのペアとして指定できない	⇒ 採用 power_domainを要素「power」「ground」に分け、それぞれに属性portと属性min/typ/maxを指定する 複数指定可とする
11	R-Format	Bonding Padを長円で表現できない	検討する ⇒ 不採用
12	R-Format	Die Pad層を二次元的に正しく表現できない	必要性含めて検討する ⇒ 不採用
13	R-Format	モールドの高さ定義が不明確	高さ基準を変更できるようにするか検討する ⇒ 不採用
14	R-Format	KEEPOUT領域が指定できない	検討する (C-Formatも含めて) ⇒ 採用 要素moduleの中で定義する Keepoutの対象は配線、VIAのみ
15	R-Format	bondingwire_def と ball_def で英語表記方法が異なる	機を見て見直す ⇒ 採用 対応済み
16	R-Format	デザインルールのエリア指定など、ユーザ由来と製造由来との区別 複数(ファイル)のエリア指定の場合の優先度	⇒ 採用 優先順位を付ける属性を追加する 値は正の整数 (大きい方が優先) 省略可能、省略時は「default」エリアは「0」、それ以外のエリアは「1」とする 同値の複数ルールは包含のみ許し、狭い領域を優先とする 属性のキーワードは継続検討
17	N-Format	各端子がどの電源系に属しているかの記述	⇒ 採用 オプションとして指定可能にする 電源系は /* PG_NET=「domain」 */ で指示 「domain」はユーザ指定 信号系に /* pow=「domain」 gnd=「domain」 */ で電源系を指定 pow、gndなどのキーワードは継続検討
18	M-Format	設計バージョンの履歴管理をフォーマット記述がサポートするか	⇒ 採用 セットを複数許可する、現状のフェーズとclass毎のフェーズを追加 キーワードは継続検討

3. Ver.2.2までの改善要望採択レビュー

No.	Format	内容	Ver.3 対処
19	C-Format	Reference記述でTouchStoneファイルの直接指定をポートするか	⇒ 採用 要素formatに値「TOUCHSTONE」を追加
20	C-Format	容量値や抵抗値など部品の特性値を記述できるようにするか	⇒ 検討中 2-Portの特性値に限り記載可能にする。Reference記述ではなく、デフォルト定義を行う。C、R、Lのみ指定可能、直列とする
21	C-Format	placementの部品名は何を用いるか 品名、製品名とは別に各社独自の名前に対応すべき	⇒ 検討中 社内部品管理用の名称を記載可能にする。PlacementにSymbol名を追加して対応。ref_module名は製品名=部品のmodule名

上記3件は、2015年度のC-FormatのReference組込み自動化検討の中で提案された項目

3. Ver.2.2までの改善要望採択レビュー

No.	Format	内容	Ver.3 対処
2	C-Format	アナログ電源のリップル率など、電圧のmin/max以外の表現ができない	必要性含めて検討する ⇒ 採用 リップル率：出力の規格として(Portの属性)か、入力の許容値として(power_domainの属性)か検討要 恐らく出力、継続検討

電源ICの出力電圧・最大電流の規格

```
<port ....>  
  <voltage typ="実力値" ripple_rate="リップル率" />  
  <max_current typ="実力値"  
</port>
```

一般的なICの電源制約

```
<powerdomain_group  
  ripple_rate="許容リップル率。狙い値"  
>
```

3. Ver.2.2までの改善要望採択レビュー

No.	Format	内容	Ver.3 対処
3	C-Format	swappable の意味	port入れ替え(I/Oセル入れ替え)可能となる表記を検討する ⇒ 採用 swappableではなく、未決定を表す属性を追加 キーワードは継続 検討

ICの端子のグループ(idで参照)と信号のグループ(nameで参照)をセットにする。

```
<port_assignment>
```

```
<ref_port name="SIG1"/>  
<ref_port name="SIG2"/>  
<ref_port name="SIG3"/>
```

これらの信号は、

```
<ref_port id="A1"/>  
<ref_port id="A2"/>  
<ref_port id="A3"/>
```

これらの端子に自由
に割り当ててよい

```
</port_assignment>
```

3. Ver.2.2までの改善要望採択レビュー

No.	Format	内容	Ver.3 対処
4	C-Format	KEEPOUT領域が指定できない	検討する (R-Formatも含めて) ⇒ 採用 要素moduleの中で定義する Keepoutの対象は部品のみ
14	R-Format	KEEPOUT領域が指定できない	検討する (C-Formatも含めて) ⇒ 採用 要素moduleの中で定義する Keepoutの対象は配線、VIAのみ

C-Format

```
<module>  
  <keepout>  
    <placement stack="部品積載順" shape_id="参照shape id" x="X座標" y="y座標" />  
  </keepout>  
</module>
```

R-Format

```
<constrainrule>  
  <keepout>  
    <routing layer="レイヤ名" shape_id="参照shape id" x="X座標" y="y座標" />  
  </keepout>  
</constrainrule>
```

3. Ver.2.2までの改善要望採択レビュー

No.	Format	内容	Ver.3 対処
5	C-Format	差動信号のSkewを定義するとき、Groupでmax.を定義すると、Pos-Negどっちがどっちかわからない。PKG-PCBでの帳尻合わせをする場合 コントロールできない。	port の部分にskewを記載し、制約の部分は変えないというやり方はいかがか？ ⇒ 採用 portgroupに差動属性を追加、Pos/Negの属性も追加、指定する
9	C-Format	差動信号の専用定義	⇒ 採用 No.5と同じ

<portgroup> に作動属性を追加

信号の極性を表すため <ref_port> にpolarityを追加 極性は必要か？

```
<portgroup>  
  <differential/>  
  <ref_port  
    polarity="極性" ..... 極性は NEGATIVE , POSITIVE  
  />  
</portgroup>
```

3. Ver.2.2までの改善要望採択レビュー

No.	Format	内容	Ver.3 対処
6	C-Format	C-FormatにはLayer定義が無いため、Layer指定ができない - padstack の ref_shape - component の placement	部品内蔵等含めた対応を考える ⇒ 採用 要素mountに値「MIDDLE」追加、基準面からのz方向の部品積載順番の属性を追加、ユーザが値「正の整数（TOPとBOTTOMは外に向かって数字が大きくなる、MIDDLEはTOP側からの順番とする）」を指定する

<placement> を修正する

```
<placement
```

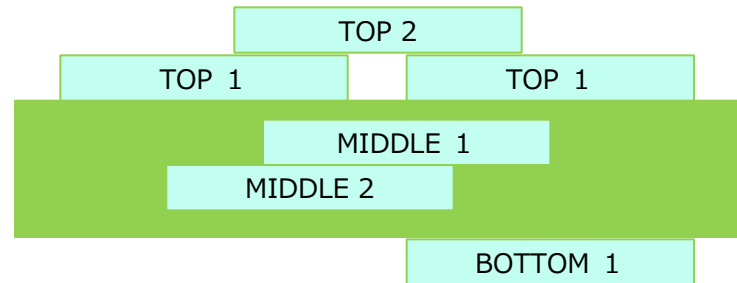
```
mount=“配置面”
```

```
stack=“部品積載順”
```

```
/>
```

配置面 = TOP, BOTTOM, **MIDDLE**

Z座標との関係は？



3. Ver.2.2までの改善要望採択レビュー

No.	Format	内容	Ver.3 対処
7	C-Format	次の設計フェーズに移れるかなど、判断結果の記述「Fixed」「Locked」などのプロパティを付けるか	全フォーマット対象、エレメントに指定、下位エレメントを含む ⇒ 採用 キーワードは継続検討

全フォーマットの<header> に属性を追加

```
<header
```

```
  permission="状態"          状態 = EDITABLE ,  LOCKED
```

```
/>
```

EDITABLE : 修正可能

LOCKED : 修正不可

3. Ver.2.2までの改善要望採択レビュー

No.	Format	内容	Ver.3 対処
10	C-Format	Power_domainで電源とGNDのペアとして指定できない	⇒ 採用 power_domainを要素「power」「ground」に分け、それぞれに属性portと属性min/typ/maxを指定する 複数指定可とする

<powerdomain_group> のポート参照を修正する

<portdomain_group

port_name="..."
port_id="...."
group_name="..."



<powerdomain_group

pwr_port_name=".."
pwr_port_id="..."
pwr_group_name="..."

} 電源端子の参照

gnd_port_name="...."
gnd_port_id="...."
gnd_group_name="..."

} グランド端子の参照

min="..."
type="..."
max="....."



pwr_min="..."
pwr_typ="..."
pwr_max="..."

} 電源側の制約

gnd_min="..."
gnd_typ="....."
gnd_max="...."

} グランド側の制約

ripple_rate="...."

ripple_rate="..."

} リップル率

3. Ver.2.2までの改善要望採択レビュー

No.	Format	内容	Ver.3 対処
16	R-Format	デザインルールエリア指定など、ユーザ由来と製造由来との区別 複数(ファイル)のエリア指定の場合の優先度	⇒ 採用 優先順位を付ける属性を追加する 値は正の整数（大きい方が優先） 省略可能、省略時は「default」エリアは「0」、それ以外のエリアは「1」とする 同値の複数ルールは包含のみ許し、狭い領域を優先とする 属性のキーワードは継続検討

<design_rule_area> に優先度を追加

<design_rule_area

priority="優先順位"

優先順位 = 0, 1, 2., 3. 4.

3. Ver.2.2までの改善要望採択レビュー

No.	Format	内容	Ver.3 対処
17	N-Format	各端子がどの電源系に属しているかの記述	⇒ 採用 オプションとして指定可能にする 電源系は /* PG_NET=「domain」 */ で指示 「domain」はユーザ指定 信号系に /* pow=「domain」 gnd=「domain」 */ で電源系を指定 pow、gndなどのキーワードは継続検討

Verilogに追加

```
module xxxxx (A, B, C, D, AVDD, AVSS, DVDD, DVSS)
  in A ; /* POW=analog_1.8 */
  out B; /* POW=analog_1.8 */
  in C ; /* POW=digital_1.2 */
  out D ; /* POW=digital_1.2 */
  inout AVDD; /* PG_NET=anaolog_1.8 */
  inout AVSS ;/* PG_NET=analog_1.8 */
  inout DVDD; /* PG_NET=digital_1.2 */
  inout DVSS ; /* PG_NET=digital_1.2 */
```

3. Ver.2.2までの改善要望採択レビュー

No.	Format	内容	Ver.3 対処
18	M-Format	設計バージョンの履歴管理をフォーマット記述がサポートするか	⇒ 採用 セットを複数許可する、現状のフェーズとclass毎のフェーズを追加 キーワードは継続検討

<current_phase>を追加、現状の設計フェーズを指定。

<class>に<phase>を追加、そのクラスのフェーズを指定する。

```
<LPB_MFORMAT>
```

```
<header .... />
```

```
<current_phase name="xxxx" />
```

```
<class phase="..." comment="....." >
```

```
...
```

```
</class>
```

現在の設計フェーズ

複数定義可能

3. Ver.2.2までの改善要望採択レビュー

No.	Format	内容	Ver.3 対処
19	C-Format	Reference記述でTouchStoneファイルの直接指定をポートするか	⇒ 採用 要素formatに値「TOUCHSTONE」を追加

<reference>にTouchStoneを指定可能とし、SパラのPort順で呼び出す。

```
<reference xmlns:touchstone="http://www.jeita.or.jp/LPB/touchstone" reffile="XXX.s2p"
  format="TOUCHSTONE" >
  <connection socket_name="YYY" port_id="A"> <touchstone:ref_port portid="1"/> </connection>
  <connection socket_name="YYY" port_id="B"> <touchstone:ref_port portid="2"/> </connection>
</reference>
```

3. Ver.2.2までの改善要望採択レビュー

No.	Format	内容	Ver.3 対処
20	C-Format	容量値や抵抗値など部品の特性値を記述できるようにするか	⇒ 検討中 2-Portの特性値に限り記載可能にする。Reference記述ではなく、デフォルト定義を行う。C、R、Lのみ指定可能、直列とする

<specification>に<resistance>,<capacitance>,<inductance>を追加する。

<unit>にresistanceとcapacitanceを追加する。

```
<unit>
```

```
<resistance unit="ohm" />
```

```
<capacitance unit="pF" />
```

```
</unit>
```

```
<specification>
```

```
<resistance min="最小値" typ="狙い値" max="最大値" />
```

```
<capacitance min="最小値" typ="狙い値" max="最大値" />
```

```
<inductance min="最小値" typ="狙い値" max="最大値" />
```

```
</specification>
```

3. Ver.2.2までの改善要望採択レビュー

No.	Format	内容	Ver.3 対処
21	C-Format	placementの部品名は何を用いるか 品名、製品名とは別に各社独自の名前に対応すべき	⇒ 検討中 社内部品管理用の名称を記載可能にする。Placementに Symbol名を追加して対応。ref_module名は製品名=部品のmodule名

<placement>に<symbol>を追加し、社内管理用とする。

<ref_module>が省略時は、<symbol>をref_moduleとして扱う。

x座標、y座標はオプションとする

<placement>

symbol="シンボル名"

ref_module="モジュール名"

inst="インスタンス名"

...

</placement>

年間スケジュール

■ 標準化戦略SWGで継続検討

➤ 標準化戦略SWG予定

5月[済]、6月[済]、8月[済]、10月[予定]、12月、2月

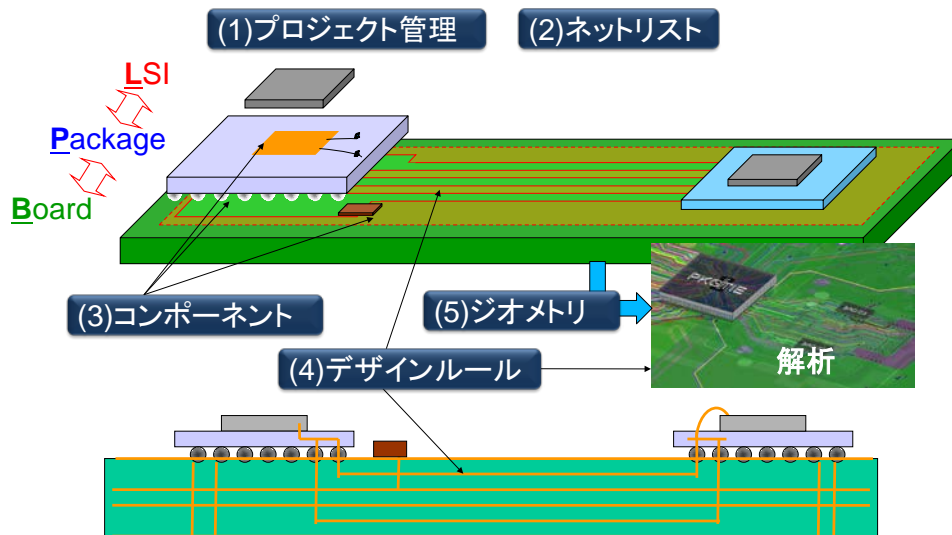
	4月	5月	6月	7月	8月	9月	10月	11月	12月	'16/ 1月	2月	3月	4月～
SWG 開催		▲	▲		▲	△	△		△		△		
V3.0 Update		2014提案項目精査・3D対応検討			たたき台資料作成	集中討議	フォーラムHPで公開		まとめ・Excel検討資料作成				

補足資料

C-FormatのReference組込み自動化

■ LPB標準フォーマットの概要：下記5種類のファイルで構成

フォーマット種別		概要	フォーマット書式
(1)プロジェクト管理	M-Format	LPB全体のファイル管理	XML (独自)
(2)ネットリスト	N-Format	ネット接続記述	Verilog-HDL (既存) ※電源・GNDはコメントで注記
(3)コンポーネント	C-Format	部品・制約・端子情報	XML (独自)
(4)デザインルール	R-Format	設計ルール・材料特性情報	XML (独自)
(5)ジオメトリ	G-Format	解析用形状データ	XFL Ver.1.0 (アパッチ殿からドネーション頂いている)



Board、Package、LSIそれぞれがLPB標準フォーマットを持つ
M-Format、N-Format、C-Format、R-Format、G-Format
LSI、Packageなどには、LPB標準フォーマット外の外部モデルもある
例えば、ディスクリートのLRC回路、Sパラ、または容量/抵抗値などや
LSIの動作記述:Verilog、チップモデル:CPM、IBISなどがある

Ver.2.2 が、2015/9にIEEEで標準化承認!!

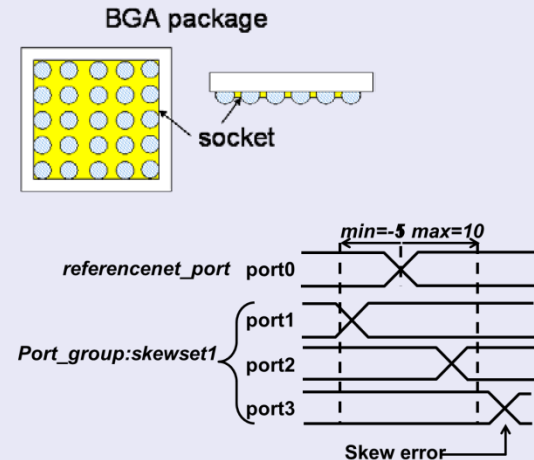
C-FormatのReference組込み自動化

■ コンポーネント (C-Format) 概要

概要

部品の端子情報、制約を定義

- 外部端子の物理情報を定義し、端子名や設計制約を関連付ける
- 更に、**SPICEやDXFなど、他フォーマットで記述されたモデルの関連付けも可能**
- 設計の段階ごとに成長するファイル (追記・修正で意思を伝達)
- XMLによるJEITAオリジナル記述



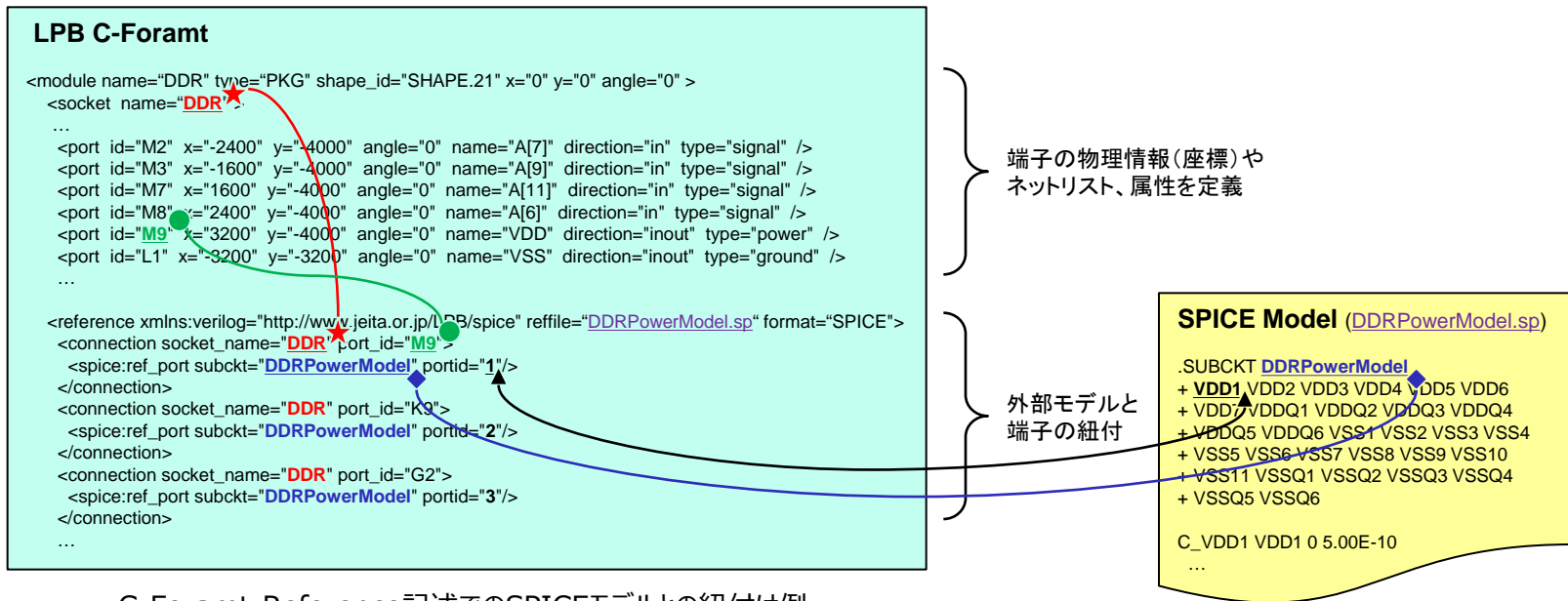
記述例

```
<module name="SOC_PKG" type="PKG" shape_id="PKG_BODY" >
  <socket name="SOC_PKG" >
    <port id="A5" x="-8500" y="12500" angle="0" name="FKBDO[5]" />
    <port id="A6" x="-7500" y="12500" angle="0" name="FKBDO[2]" />
    <constraint>
      <impedance group_name="FKB_DIN" type="single" min="40" typ="50" max="60"/>
      <delay group_name="FKB_DIN" min="100" typ="150" max="200" />
    </constraint>
  </socket>
</module>
```

C-FormatのReference組込み自動化

■ C-Format : Reference記述の機能

- LPBは物理形状や端子間接続を標準化したもので、モデル自体の定義は対象外だが、外部のモデルを参照し、物理情報(端子)に紐付けるReference記述がC-Formatにある
(対応モデル : verilog, def, spice, dxf, gds, xfl, ibis, xml, jlpb)



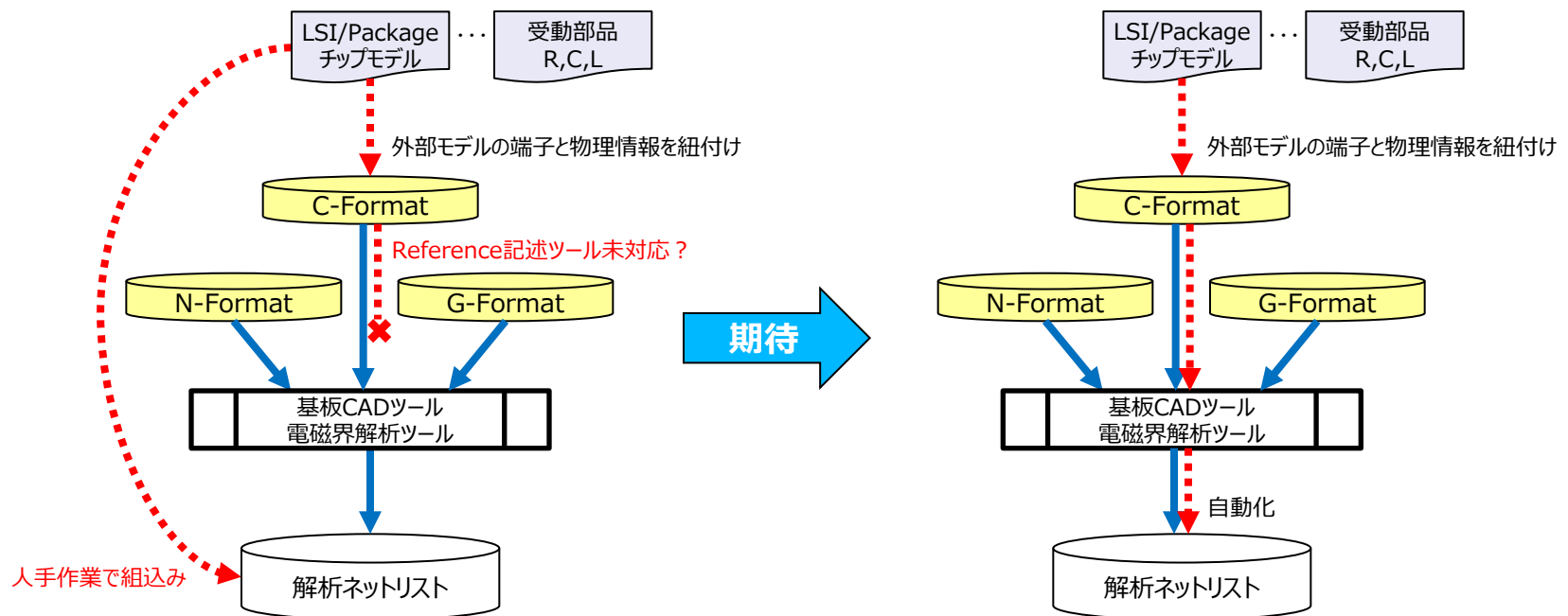
C-Format:Reference記述でのSPICEモデルとの紐付け例

- ★ C-Formatのソケット名を指定
- ◆ SPICEのSUBCKT名を指定
- C-FormatのポートIDを指定
- ▲ SPICEの端子の順番を指定

C-FormatのReference組込み自動化

■ C-Format : Reference記述の現状

- 電磁界解析の結果と、LSI/Packageのチップモデルの組上げや、Board上の受動部品のR、C、L値などの設定に人手作業がある



- C-FormatのReference (IBISやCPMなどのチップモデルを参照し、ピンの物理情報に紐付ける)記述を用いた自動化に期待・・・実績なし = 記述能力未検証

C-FormatのReference組込み自動化

■ C-Formatについて

- CADとしてC-Formatで部品表との関係は
 - C-Formatにplacementで配置情報が書ける
 - CADツールが部品としてのC-Formatを読めればよい
 - 構想設計での軽い扱いが前提、でも詳細設計へのつながりも考慮すべし
- C-Formatのplacementの部品名は何を用いるか
 - C-Formatのmoduleの名前で定義されたものを用いる、今は品名製品名とは別に各社独自の名前に対応すべき
 - **修正課題とする**
- Touchstone対応は、受動部品のコンデンサは直接Spara、抵抗値や容量値も同様
 - SPICEでのラッパーを想定している
 - **修正課題とする**

外部モデル接続サンプルについて

■ シナリオ

プリント基板のG-Formatとコンデンサおよびアレイ抵抗のC-FormatとSPICEモデルを入力し、ツールをセットアップする自動化スクリプトを検討してください。

ただし、次のシナリオを想定しています

- アートワーク時には、詳細な部品乗数は未定。
- 乗数はシミュレーションをしながら決定する。

したがって、入力するG-Format(**LPB2012GFMT_TOP_step9.xfl**) が使用しているコンデンサおよびアレイ抵抗のC-Formatはダミーです。

ツールに入力後、各受動部品を適切な実部品のモデルに置き換えてください。



外部モデル接続サンプルについて

■ 基板のLPB標準フォーマット

ファイル名	説明
LPB2012GFMT_TOP_step9_r1.xfl	基板のG-Formatファイルです。これを入力して解析を行ってください。 他のM/C/R/N-Formatファイルは必要に応じて入力してください。
LPB2012MFMT_TOP_step9.xml	M-Formatファイルです。
LPB2012CFMT_TOP_step9.xml	C-Formatファイルです。
LPB2012RFMT_TOP_step9.xml	R-Formatファイルです。基板の層厚などG-Formatと重なる情報も含んでいます。 重なる場合はR-Formatを優先してください。
LPB2012NFMT_TOP_step7.v	N-Formatファイルです。

外部モデル接続サンプルについて

■ 部品のLPB標準フォーマット

ファイル名	説明
from_ICVendor	FKB48のLPB-Formatです。今回は使わないと思います。
from_PartVendor	受動部品やソケットなどのLPB-Formatです。 コンデンサとアレイ抵抗はダミーです。 SPICEモデルは含まれていません。
from_MemoryVendor	DDRメモリのLPB-Formatです。 CPMに相当するSPICEモデルが含まれています。 他ポートモデルの入力を検証のため、このSPICEモデルを入力してください。
PARTS	コンデンサとアレイ抵抗の実部品のC-FormatとSPICEモデルです。 解析時に、ここの部品のC-FormatおよびSPICEモデルに置き換えてください。
PartList.xlsx	ダミー部品と実部品の対応表、置換可能な部品リストです。

外部モデル接続サンプルについて

■ コンデンサ SPICEサブサーキット

```
.SUBCKT C0603JB0J474M030BC_s n1 n2  
C1 n1 11 4.70000000E-07  
L1 n2 12 3.00000000E-10  
R1 11 12 1.79178355E-02  
R2 n1 11 2.12000000E+08  
.ENDS C0603JB0J474M030BC_s
```

■ コンデンサ Sパラ用HSPICEサブサーキット

```
.subckt C0603JB0J474M030BC_s2p n1 n2  
  
S_C0603JB0J474M030BC n1 n2 0 mname=s_model_C0603JB0J474M030BC  
.model s_model_C0603JB0J474M030BC S tstonefile="./C0603JB0J474M030BC.s2p"  
  
.ends C0603JB0J474M030BC_s2p
```

■ コンデンサ Sパラ用Spectreサブサーキット

```
subckt C0603JB0J474M030BC_s2p (n1 n2)  
  
S_C0603JB0J474M030BC (n1 n2) s_model_C0603JB0J474M030BC  
model s_model_C0603JB0J474M030BC nport file="./C0603JB0J474M030BC.s2p" datafmt=touchstone  
  
ends C0603JB0J474M030BC_s2p
```

外部モデル接続サンプルについて

■ コンデンサ C-Format (抜粋)

```
<module name="C0603JB0J474M030BC" type="OTHER" shape_id="SHAPE.19" x="0" y="0" angle="0" >
  <socket name="IO" >
    <default>
      <port_shape padstack_id="PAD.20" />
    </default>
    <port id="1" x="-225" y="0" angle="0" />
    <port id="2" x="225" y="0" angle="0" />
  </socket>
  <reference xmlns:spice="http://www.jeita.or.jp/LPB/spice" reffile="C0603JB0J474M030BC_p.mod" format="SPICE" >
    <connection socket_name="IO" port_id="1"> <spice:ref_port subckt="C0603JB0J474M030BC_p" portid="1"/> </connection>
    <connection socket_name="IO" port_id="2"> <spice:ref_port subckt="C0603JB0J474M030BC_p" portid="2"/> </connection>
  </reference>
  <reference xmlns:spice="http://www.jeita.or.jp/LPB/spice" reffile="C0603JB0J474M030BC_s.mod" format="SPICE" >
    <connection socket_name="IO" port_id="1"> <spice:ref_port subckt="C0603JB0J474M030BC_s" portid="1"/> </connection>
    <connection socket_name="IO" port_id="2"> <spice:ref_port subckt="C0603JB0J474M030BC_s" portid="2"/> </connection>
  </reference>
  <reference xmlns:spice="http://www.jeita.or.jp/LPB/spice" reffile="C0603JB0J474M030BC_s2p_h.sp" format="SPICE" >
    <connection socket_name="IO" port_id="1"> <spice:ref_port subckt="C0603JB0J474M030BC_s2p" portid="1"/> </connection>
    <connection socket_name="IO" port_id="2"> <spice:ref_port subckt="C0603JB0J474M030BC_s2p" portid="2"/> </connection>
  </reference>
  <reference xmlns:spice="http://www.jeita.or.jp/LPB/spice" reffile="C0603JB0J474M030BC_s2p_s.sp" format="SPICE" >
    <connection socket_name="IO" port_id="1"> <spice:ref_port subckt="C0603JB0J474M030BC_s2p" portid="1"/> </connection>
    <connection socket_name="IO" port_id="2"> <spice:ref_port subckt="C0603JB0J474M030BC_s2p" portid="2"/> </connection>
  </reference>
</module>
```

SPICEモデルの参照



HSPICE形式でWrapしたSパラモデルの参照

Spector形式でWrapしたSパラモデルの参照

V3.0に反映する内容の検討

コンデンサ(C0603JB0J474M0303BC)のC-Formatには、
V3.0で導入予定の、TouchStoneファイルを直接参照する記述が含まれています。

```
<module name="C0603JB0J474M0303BC" type="OTHER" shape_id="SHAPE.19" x="0" y="0" angle="0" >
  <socket name="IO" >
    <default>
      <port_shape padstack_id="PAD.20" />
    </default>
    <port id="1" x="-225" y="0" angle="0" />
    <port id="2" x="225" y="0" angle="0" />
  </socket>
  <reference xmlns:spice="http://www.jeita.or.jp/LPB/spice" reffile="C0603JB0J474M0303BC_p.mod" format="SPICE" >
    <connection socket_name="IO" port_id="1"> <spice:ref_port subckt="C0603JB0J474M0303BC_p" portid="1"/> </connection>
    <connection socket_name="IO" port_id="2"> <spice:ref_port subckt="C0603JB0J474M0303BC_p" portid="2"/> </connection>
  </reference>
  <reference xmlns:spice="http://www.jeita.or.jp/LPB/spice" reffile="C0603JB0J474M0303BC_s.mod" format="SPICE" >
    <connection socket_name="IO" port_id="1"> <spice:ref_port subckt="C0603JB0J474M0303BC_s" portid="1"/> </connection>
    <connection socket_name="IO" port_id="2"> <spice:ref_port subckt="C0603JB0J474M0303BC_s" portid="2"/> </connection>
  </reference>
  <reference xmlns:spice="http://www.jeita.or.jp/LPB/spice" reffile="C0603JB0J474M0303BC_s2p_h.sp" format="SPICE" >
    <connection socket_name="IO" port_id="1"> <spice:ref_port subckt="C0603JB0J474M0303BC_s2p" portid="1"/> </connection>
    <connection socket_name="IO" port_id="2"> <spice:ref_port subckt="C0603JB0J474M0303BC_s2p" portid="2"/> </connection>
  </reference>
  <reference xmlns:spice="http://www.jeita.or.jp/LPB/spice" reffile="C0603JB0J474M0303BC_s2p_s.sp" format="SPICE" >
    <connection socket_name="IO" port_id="1"> <spice:ref_port subckt="C0603JB0J474M0303BC_s2p" portid="1"/> </connection>
    <connection socket_name="IO" port_id="2"> <spice:ref_port subckt="C0603JB0J474M0303BC_s2p" portid="2"/> </connection>
  </reference>
  <!-- For TouchStone start -->
  <reference xmlns:touchstone="http://www.jeita.or.jp/LPB/touchstone" reffile="C0603JB0J474M0303BC.s2p" format="TOUCHSTONE" >
    <connection socket_name="IO" port_id="1"> <touchstone:ref_port portid="1"/> </connection>
    <connection socket_name="IO" port_id="2"> <touchstone:ref_port portid="2"/> </connection>
  </reference>
  <!-- For TouchStone end -->
</module>
</JEITA_LPB_CFORMAT>
```

他規格との連携 リエゾン活動

■ LEN：前年をふまえた継続・発展テーマの設定

➤ 半導体EMC-SCとの連携

現状(Ver.2.2)のC-Formatは、IECのチップモデル(ICEM、ICIM)に対応している

ただし、運用上の検討はConducted Emission(≒CPMとして)のみ
IECのチップモデル(RadiatedやImmunity)について、Format拡張の要否確認が必要

⇒ IECの標準化を見据えて、検討しておく

半導体EMC-SCのデータを用いた実証実験の要否

⇒ 今年度のチップモデルを用いた実証実験に必要、継続する
(C-FormatのReference組込み自動化検証)

➤ ナノ世代物理設計WGとの連携

2015年の活動として、チップレベルの熱モデルを検討

⇒ 熱解析への展開検討で連携

他規格との連携 リエゾン活動

- ECセンター-IBIS委員会(IBISサミットの幹事)との連携構築
 - 現状は、C-FormatのReferenceとしてIBISをサポート
実際にIBIS(IBIS以外も)を用いた適用例がない
 - ⇒ IBISを用いた事例構築などのコラボ実施を検討
C-FormatのReference組込み自動化の対象
 - ⇒ IBISのゴールデンサンプルがECセンターから公開されているが
HP上はクローズ、ECセンターに依頼する必要あり