JEITA 第13回LPBフォーラム

IEC 62433/バウンダリモデルTG からのご報告

2021/3/5

JEITA　半導体＆システム設計技術委員会

IEC62433/バウンダリモデルTG

野村 毅

Copyright© JEITA SD-TC All Rights Reserved 2020-2021

Contents

Introduction

- **IEC 62433/バウンダリモデルTGのご紹介**
  - ✓ TGの目的）LSIメーカーとセットメーカが協調設計を行うモデルベース設計においてLSIのモデルとはどうあるべきかを議論
- **システムとデバイスのEMC評価とモデルの対応**
  - ✓ TGでの議論）IEC 62433で規定されているEMCのモデルを手がかりとして検討
- **システムのEMIメカニズム**
  - ✓ 一般的に「伝導性エミッション」を要因とするノイズメカニズムが重要
- **伝導性エミッションモデルの規定**
  - ✓ 伝導性エミッションモデルはIEC 62433 Part2に規定されている「ICEM-CE」

Radiated Emissions Modelling

- **事例**
  - ✓ 事例1）Heatsinkの放射
  - ✓ 事例2）基板の実装面
  - ✓ 事例3）ケーブルへの結合や自家中毒問題
- **LSIの放射性エミッションモデルの必要条件**
  - ✓ 放射性エミッションモデルの活用シーンには、LSI近傍に導体が存在する
- **IEC 62433でのLSI放射性エミッションモデルの規定**
  - ✓ 放射性エミッションモデルはIEC 62433 Part3に規定されている「ICEM-RE」
- **IEC 62433 Psrt3（Radiated Emission Modelling）ICEM-RE**
  - ✓ IEC 62433 part3が提唱するモデルは、LSIをダイポールとカレントループで表現
  - ✓ Modelを作成する方法（実測から作成する方法）
- **解析Toolのアプローチ**
  - ✓ 何種かの方法が提案されているが、LSIモデルを簡略化せずに解析する方法以外は、妥当性の検証が必要である。

Conclusion

- **今後の取り組み**
  - ✓ LSIメーカーとセットメーカーは、解析課題を共有することで、その用途に最適なモデルを定義するという協調の姿も重要だと考えている。

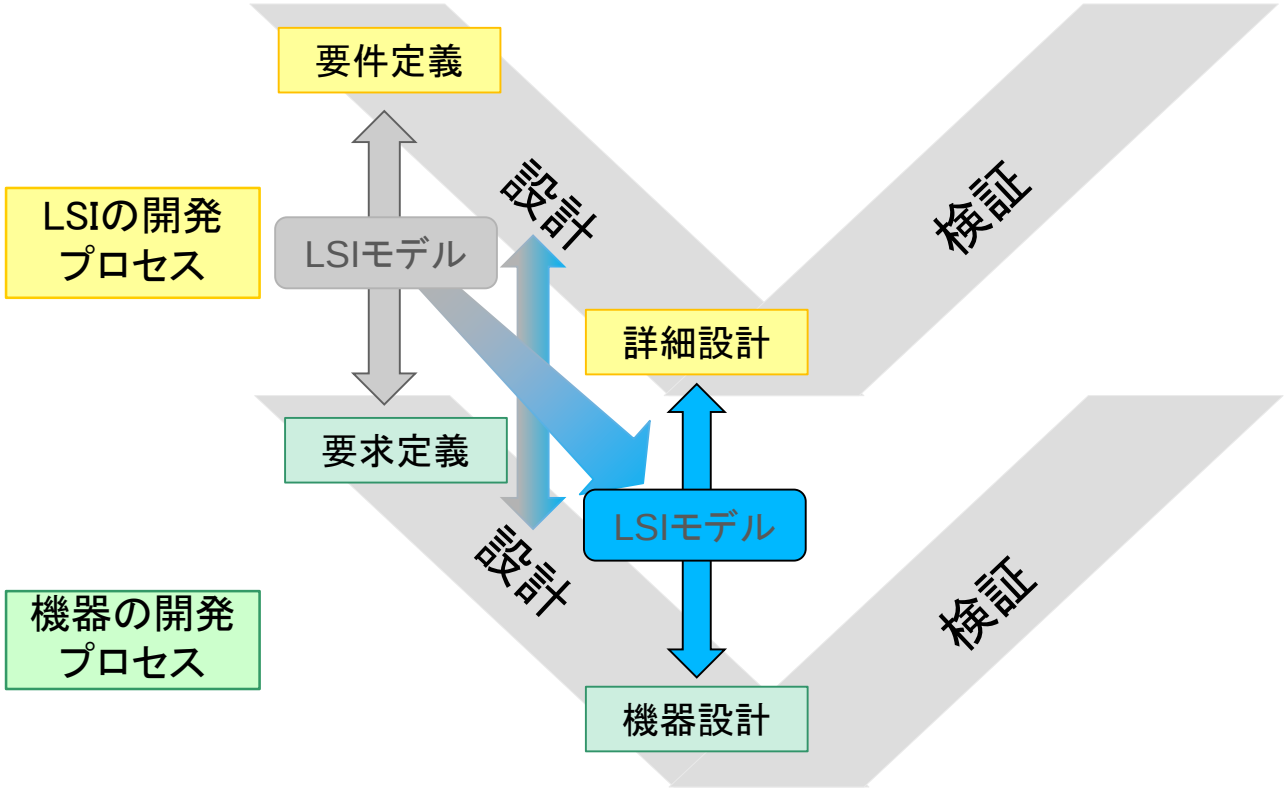
Copyright© JEITA SD-TC All Rights Reserved 2020-2021

INTRODUCTION

Copyright© JEITA SD-TC All Rights Reserved 2020-2021

◆ IEC 62433/バウンダリモデルTGのご紹介

TGの目的）
LSIメーカーとセットメーカが協調設計を実現するための姿を描く



LSIメーカーとセットメーカーがモデルベース設計を行うための情報の交換を実現するにはLSIモデル⇒バウンダリモデルが重要。設計初期から取り交わしを行い、詳細設計に移行するに従いLSIモデルは適切な粒度・精度がある。

◆ システムとデバイスのEMC評価とモデルの対応

TGでの議論）IEC 62433で規定されているEMCのモデルを手がかりとして検討

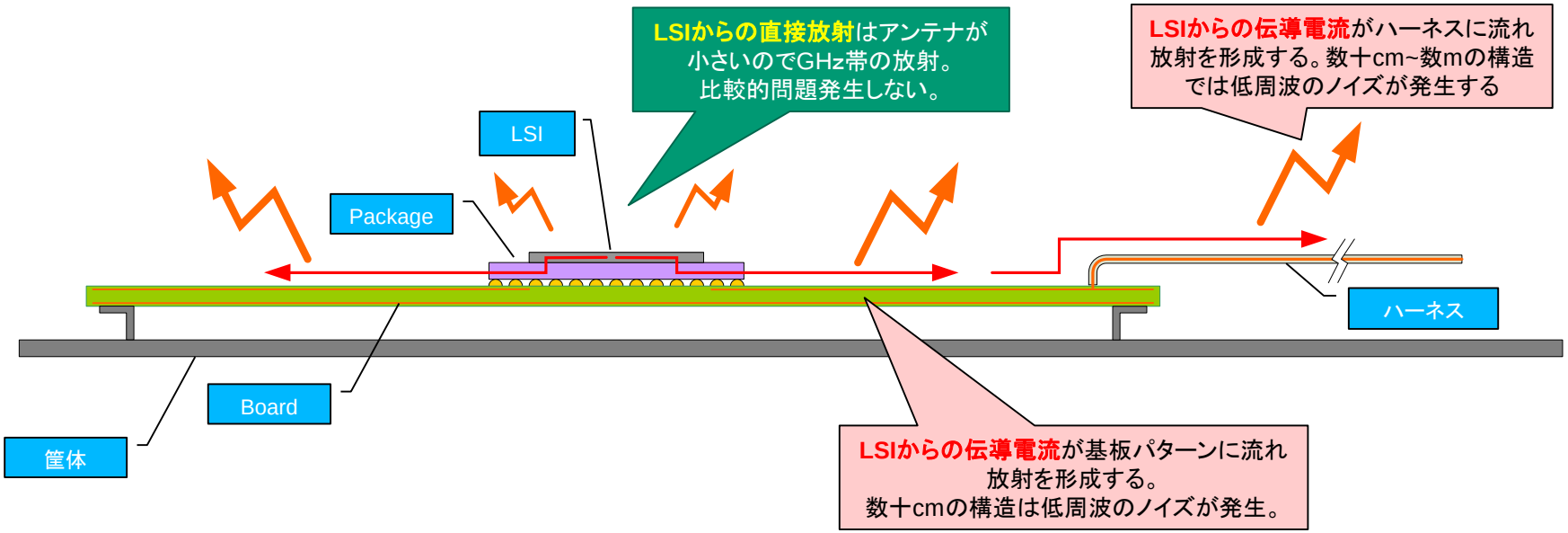
System	Device（LSI）	
	Measurement	Modelling
CISPR32 放射電界	IEC 61967-4　1Ω/150Ω法	IEC62433-2 ICEM-CE
	IEC 61967-5　WBFC法	
	IEC 61967-6　MP法	
	IEC 61967-2　TEMセル法	IEC62433-3 ICEM-RE
	IEC 61967-3　表面走査法	
	IEC 61967-8　ICストリップライン法	
CISPR35 逆放射電界	IEC 62132-3　BCI法	IEC62433-4 ICIM-CI
	IEC 62132-4　DPI法	
	IEC 62132-5　WBFC法	
	IEC 62132-2　TEMセル法	IEC62433-5 ICIM-RI
	IEC 62132-8　ICストリップライン法	
IEC 61000-4-2 静電気放電	ISO10605 IEC 62132-4　DPI法?	IEC62433-4 ICIM-CI
	IEC 62215-3　トランジェントパルス法	IEC62433-6 ICIM-CPI

「システムのEMC性能の評価規格」に対してLSIのEMC性能を規定するため「測定規格」「モデリング規格」が提案されている。

Copyright© JEITA CSD-TC All Rights Reserved 2020-2021

◆システムのEMIメカニズム

一般的に「伝導性エミッション」を要因とするノイズメカニズムが重要



・EMIの解析を行う際、基板パターンの放射、ハーネスの放射メカニズムを表現するには、LSIから導体を通じて流れる電流のモデル「伝導性エミッションモデル」が必要。

Copyright© JEITA SD-TC All Rights Reserved 2020-2021

◆ 伝導性エミッションモデルの規定

伝導性エミッションモデルはIEC 62433 Part2に規定されている「ICEM-CE」

System	Device（LSI）	
	Measurement	Modelling
CISPR32 放射電界	IEC 61967-4　1Ω/150Ω法	IEC62433-2 ICEM-CE
	IEC 61967-5　WBFC法	
	IEC 61967-6　MP法	
	IEC 61967-2　TEMセル法	IEC62433-3 ICEM-RE
	IEC 61967-3　表面走査法	
	IEC 61967-8　ICストリップライン法	
CISPR35 逆放射電界	IEC 62132-3　BCI法	IEC62433-4 ICIM-CI
	IEC 62132-4　DPI法	
	IEC 62132-5　WBFC法	
	IEC 62132-2　TEMセル法	IEC62433-5 ICIM-RI
	IEC 62132-8　ICストリップライン法	
IEC 61000-4-2 静電気放電	ISO10605 IEC 62132-4　DPI法?	IEC62433-4 ICIM-CI
	IEC 62215-3　トランジェントパルス法	IEC62433-6 ICIM-CPI

伝導エミッションモデルは、IEC 62433 Part2 ICEM-CEとして規定されており、MP法の実測やLSI設計データから導出することが可能。モデルも流通している。

Copyright© JEITA SD-TC All Rights Reserved 2020-2021

最近の問題発生事例では、LSIの直接放射をノイズ源とするノイズメカニズムが重要に！

RADIATED EMISSIONS MODELLING

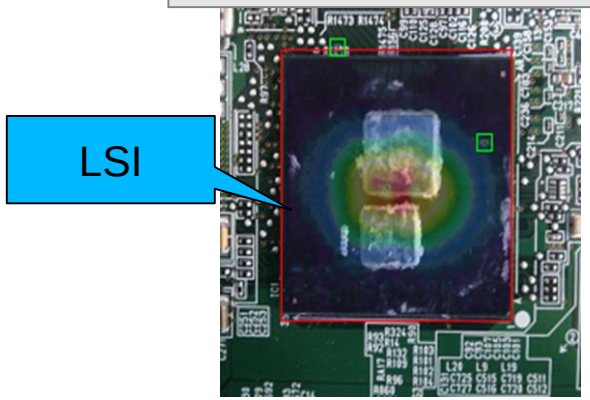
Copyright© JEITA SD-TC All Rights Reserved 2020-2021

◆事例1）

事例1）Heatsinkの放射

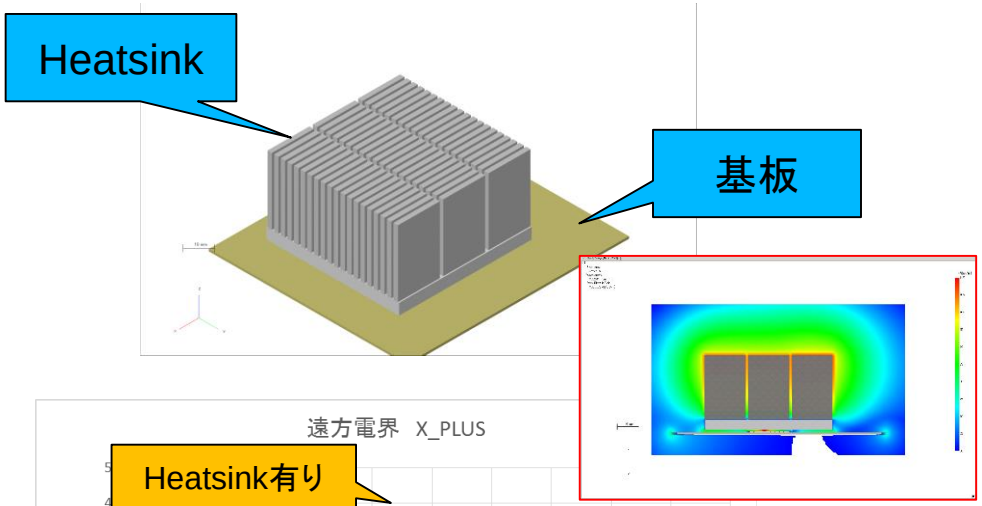
GHz帯域のEMI問題の発生事例

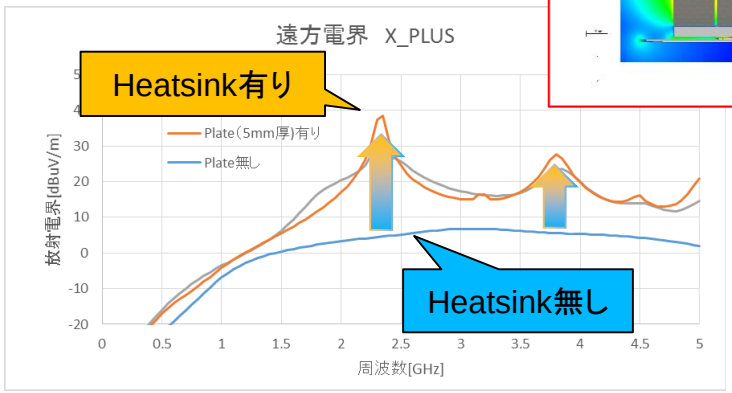
LSIの近磁界測定結果



LSI間のCLKをノイズ源：Packageの問題

電磁界解析で放射の増加を検証



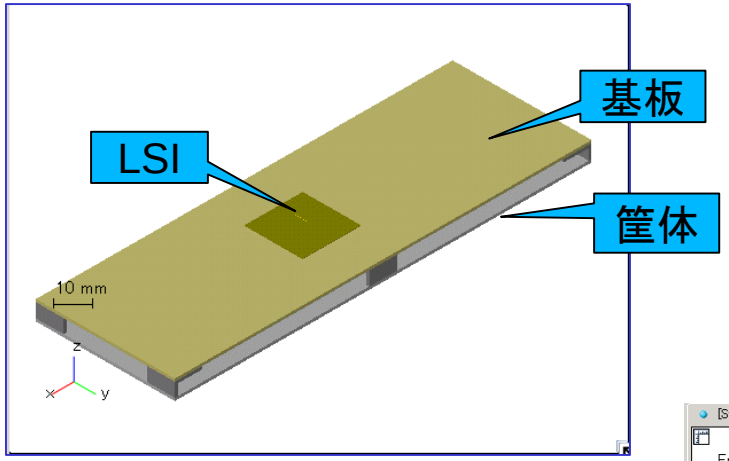


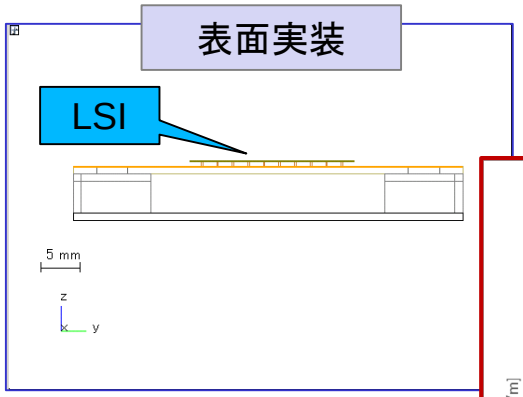
Heatsinkを付加することで20dBの放射電界の増加を確認

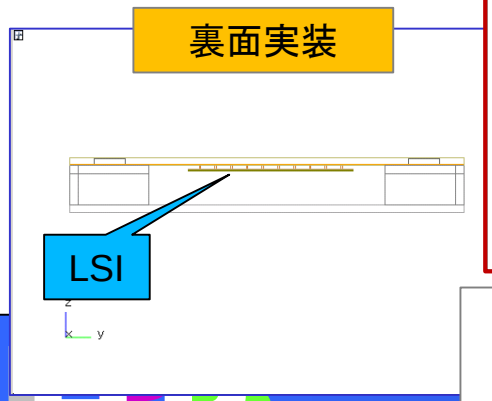
Copyright© JEITA SD-TC All Rights Reserved 2020-2021

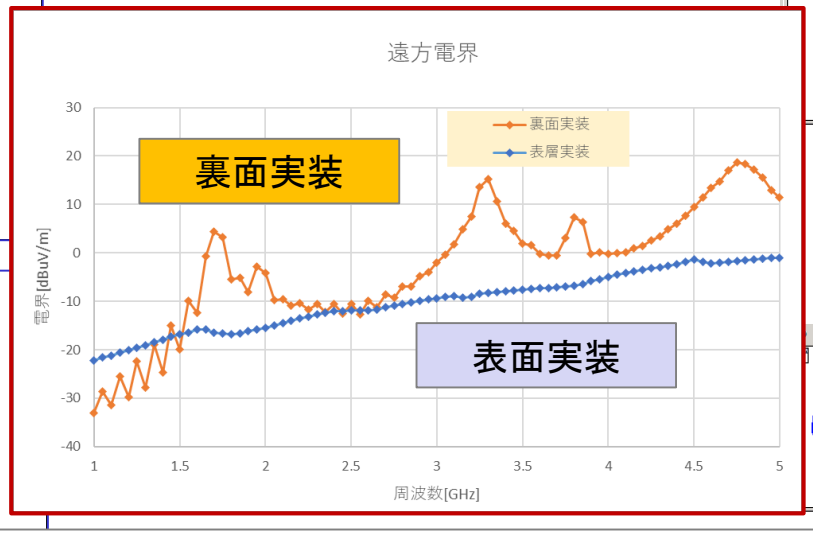
事例2）

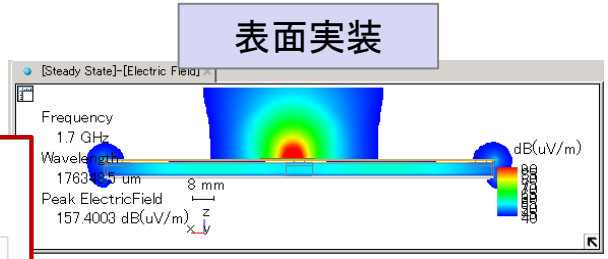
事例2）基板の実装面

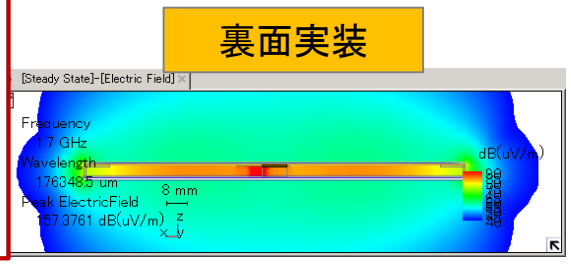












基板の裏面にLSIを実装することで
基板と筐体の共振による放射が増加する

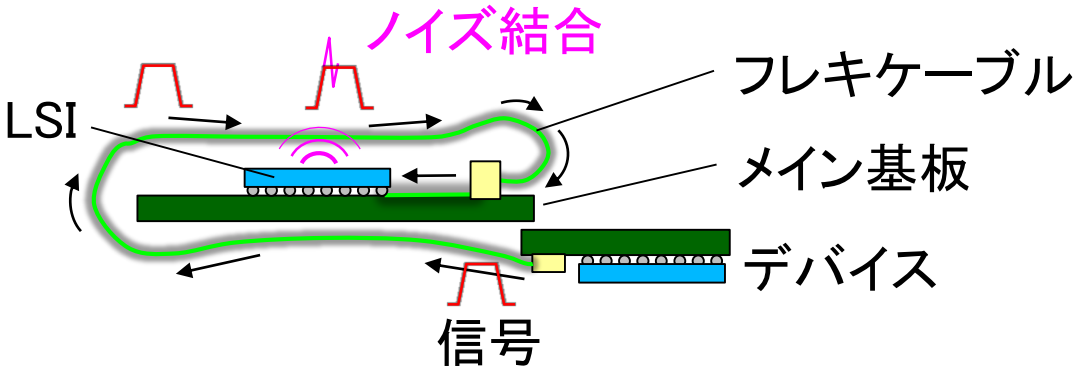
◆事例3）

事例3）ケーブルへの結合や自家中毒問題

製品

LSI直上にフレキケーブル

配線の模式図



・LSI端子配置、機器筐体の制約により、LSI直上にフレキケーブルを配線

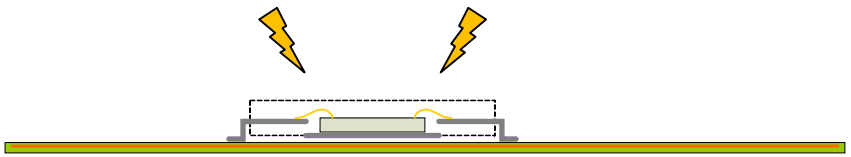
・放射性エミッションモデルを活用し、フレキケーブルを通る信号への影響を解析したい
・対策部品（フレキケーブルの多層化、磁性体シート）の効果を事前に見積もりたい

Copyright© JEITA SD-TC All Rights Reserved 2020-2021

◆ LSIの放射性エミッションモデルの要件

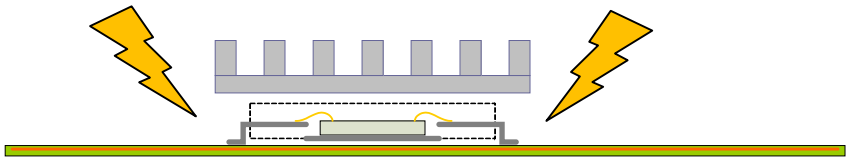
放射性エミッションモデルの活用シーンには、LSI近傍に導体が存在する

LSI近傍に金属物が無い場合



比較的放射エミッションは
問題にならない

LSI近傍に金属物がある場合



金属物の共振

放射性エミッションが問題になる

放射性エミッションモデルは、導体が近傍にあっても通用するモデルであるか？
が重要な要件となる

Copyright© JEITA SD-TC All Rights Reserved 2020-2021

◆ IEC 62433でのLSIの放射性エミッションモデルの規定

放射性エミッションモデルはIEC 62433 Part3に規定されている「ICEM-RE」

System	Device（LSI）	
	Measurement	Modelling
CISPR32 放射電界	IEC 61967-4　1Ω/150Ω法	IEC62433-2 ICEM-CE
	IEC 61967-5　WBFC法	
	IEC 61967-6　MP法	
	IEC 61967-2　TEMセル法	IEC62433-3 ICEM-RE
	IEC 61967-3　表面走査法	
	IEC 61967-8　ICストリップライン法	
CISPR35 逆放射電界	IEC 62132-3　BCI法	IEC62433-4 ICIM-CI
	IEC 62132-4　DPI法	
	IEC 62132-5　WBFC法	
	IEC 62132-2　TEMセル法	IEC62433-5 ICIM-RI
	IEC 62132-8　ICストリップライン法	
IEC 61000-4-2 静電気放電	ISO10605 IEC 62132-4　DPI法?	IEC62433-4 ICIM-CI
	IEC 62215-3　トランジェントパルス法	IEC62433-6 ICIM-CPI

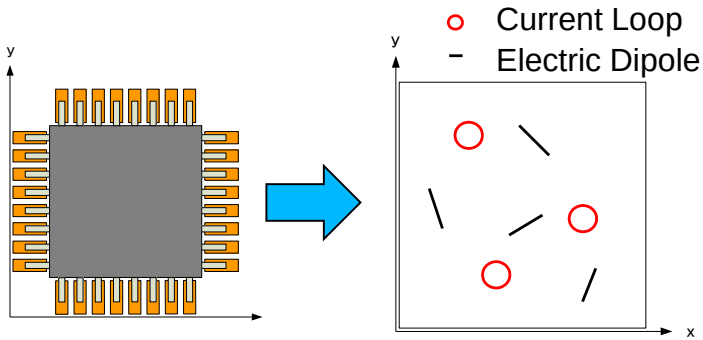
LSIの放射性エミッションモデルはPart3に規定されている、「ICEM-RE」。
LSIの表面の電磁界走査による実測ベースのモデル作成手段も規定されている。

Copyright© JEITA SD-TC All Rights Reserved 2020-2021

◆ IEC 62433 part3（Radiated Emissions Modelling）ICEM-RE

IEC 62433 part3が規定するモデルは、LSIをダイポールとカレントループで表現

LSIをダイポールアンテナとカレントループに置き換える



XML形式でモデルを記述

```
<Pdn>
<Unit>mm</Unit>
<Submodel Frequency_value="500MHz">
<List>
<Vector Type="Electric";Name="Dipole1">
<Start>(0,0,0)</Start>
<End>(.2,.2,0)</End>
</Vector>
<Vector Type="Electric";Name="Dipole2">
<Start>(1,1,0)</Start>
<End>(1.5,1,0)</End>
```

ダイポールの座標を記述

```
<Vector Type="Electric";Name="Dipole1">
<Start>(0,0,0)</Start>
<End>(.2,.2,0)</End>
</Vector>
```

```
<Ia>
<Unit>uA</Unit>
<Submodel Frequency_value="100"
Frequency_unit="MHz">
<List>
<Vector Type="Electric";Name="Dipole1">
<Amplitude>230</Amplitude>
<Phase>32</Phase>
</Vector>
<Vector Type="Electric";Name="Dipole2">
<Amplitude>450</Amplitude>
<Phase>25</Phase>
</Vector>
```

ダイポールの電流源と位相を記述

```
<Vector Type="Electric";Name="Dipole1">
<Amplitude>230</Amplitude>
<Phase>32</Phase>
</Vector>
```

Copyright© JEITA SD-TC All Rights Rese

◆ IEC 62433part3（Radiated Emissions Modelling）ICEM-RE

モデルを作成する方法（実測からモデルを作成する方法）

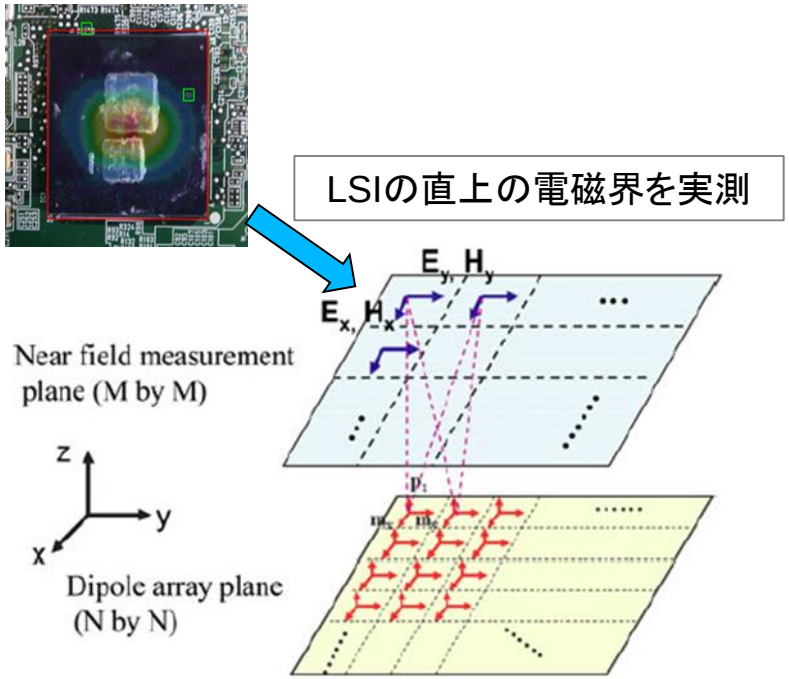


Fig. 1. Equivalent source model using a dipole array.

LSIの位置のダイポールに変換

electric dipoleの計算

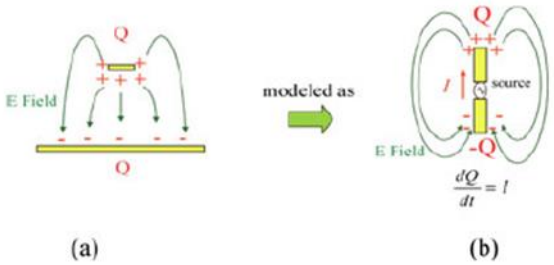


Fig. 12. Calculation of an electric dipole moment: (a) charge distribution and electric field; (b) equivalent electric dipole.

Magnetic dipoleの計算

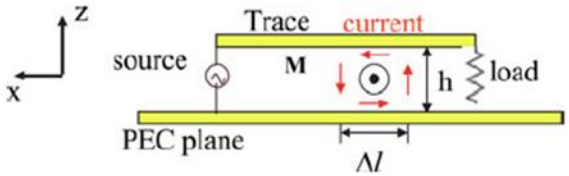


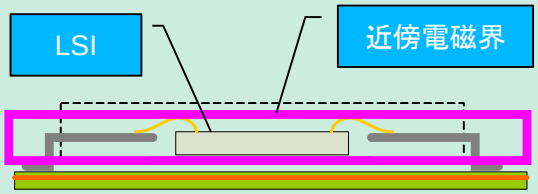
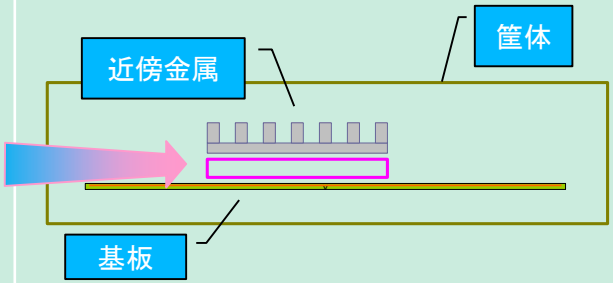
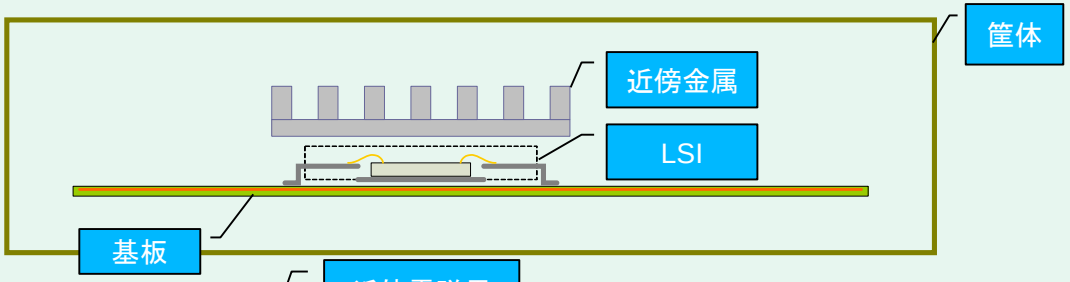
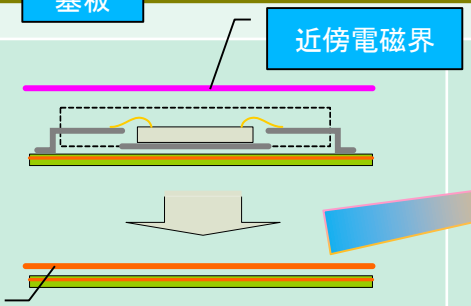
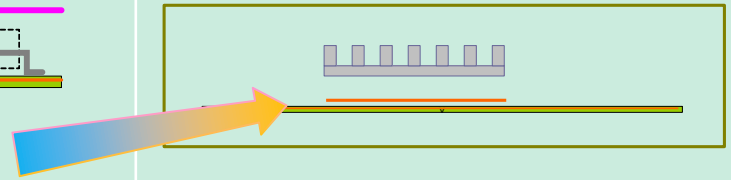
Fig. 13. Calculation of a magnetic dipole moment.

Z. Yu, J. A. Mix, S. Sajuyigbe, K. P. Slattery and J. Fan, "An Improved Dipole-Moment Model Based on Near-Field Scanning for Characterizing Near-Field Coupling and Far-Field Radiation From an IC," in IEEE Transactions on Electromagnetic Compatibility, vol. 55, no. 1, pp. 97-108, Feb. 2013, doi: 10.1109/TEMC.2012.2207726.

Copyright© JEITA SD-TC All Rights Reserved 2020-2021

◆ 解析Toolのアプローチ

何種類かの方法が提案されているが、LSIモデルを簡略化せずに解析する方法以外は、妥当性の検証が必要である。

	LSI設計Tool（2.5DTool）	3D電磁界Tool	
手法A			LSIの近傍電磁界の解析データを3D電磁界ToolにExport。LSI近傍に金属物が存在するときは適用できない。
手法B			LSI、基板、筐体などスケールの異なる対象を部分メッシュ技術を適用して大規模に解析。リソースやTool依存
IEC 62433 Part3			LSIの位置に簡略化モデルを再定義するので、近傍の金属が存在する場合でも妥当な解が得られるのでは？

ダイポール＆ループ
アンテナアレイ

Copyright© JEITA SD-TC All Rights Reserved 2020-2021

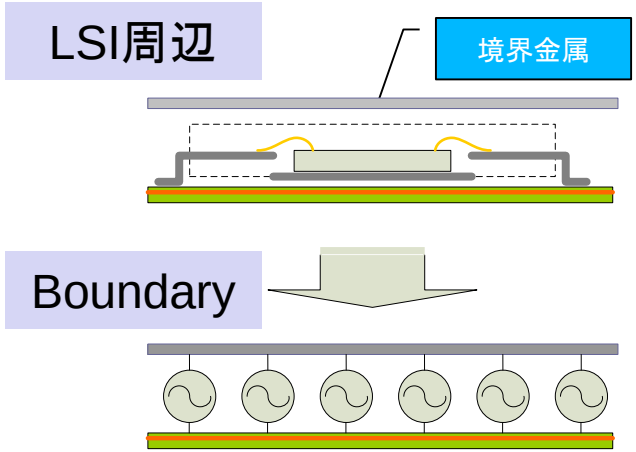
CONCLUSION

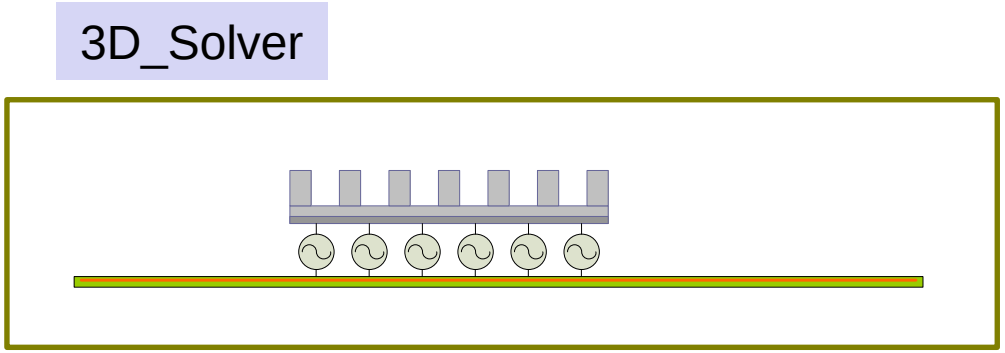
Copyright© JEITA SD-TC All Rights Reserved 2020-2021

◆ 今後の取り組み

LSIメーカーとセットメーカーは、解析課題を共有することで、その用途に最適なモデルを定義するという協調の姿も重要だと考えています。

- IEC62433 Part3はバウンダリとして縮退化と汎用性を兼ね備えたモデルである可能性があり妥当性検証を進める。
- Heatsink解析に特化したモデルを策定する。





Heatsink解析に特化するのであればLSI周辺の金属を含めた簡略化モデルも考えられる。

Copyright© JEITA SD-TC All Rights Reserved 2020-2021

ご清聴ありがとうございました。

Copyright© JEITA SD-TC All Rights Reserved 2020-2021