第２部

LPBフォーラム 2022
EMC＆電源設計実証TG

2023年3月3日

半導体＆システム開発技術SC
システムフロントローディングWG

EMC設計実証TG

電源設計実証TG

Copyright© JEITA SSD-SC All Rights Reserved 2022-2023

EMCのフロントローディング

Copyright© JEITA SSD-SC All Rights Reserved 2022-2023

我々の目指すフロントローディング

19年のLPBフォーラムを振り返って

モデルを使用した設計スタイルのフロントローディング化

株式会社デンソー　市川浩司氏

システムフロントローディングWG
発足時の発表です

WGの原点と言える発表
ですので振り返ってみた
いと思います

20190308　第11回LPBフォーラム資料

2019/3/8

講演資料

- [ディスカッション] LPBの今後について
  座長　東芝デバイス&ストレージ(株)　冨島 敦史 氏
  -半導体/セットメーカーの協調設計に対しLPBへ期待すること
  コニカミノルタ(株)　野村 毅 氏
  -モデルを使用した設計スタイルのフロントローディング化
  (株)デンソー　市川 浩司 氏

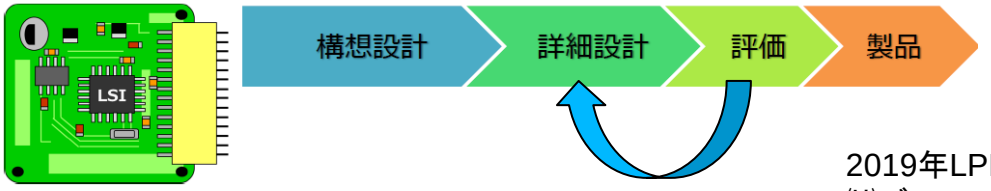
※詳細はHPからダウンロードしてください

Copyright© JEITA SSD-SC All Rights Reserved 2022-2023

我々の目指すフロントローディング

19年のLPBフォーラムを振り返って

フロントローディングができていない状態



2019年LPBフォーラム
㈱デンソー　市川氏　発表より

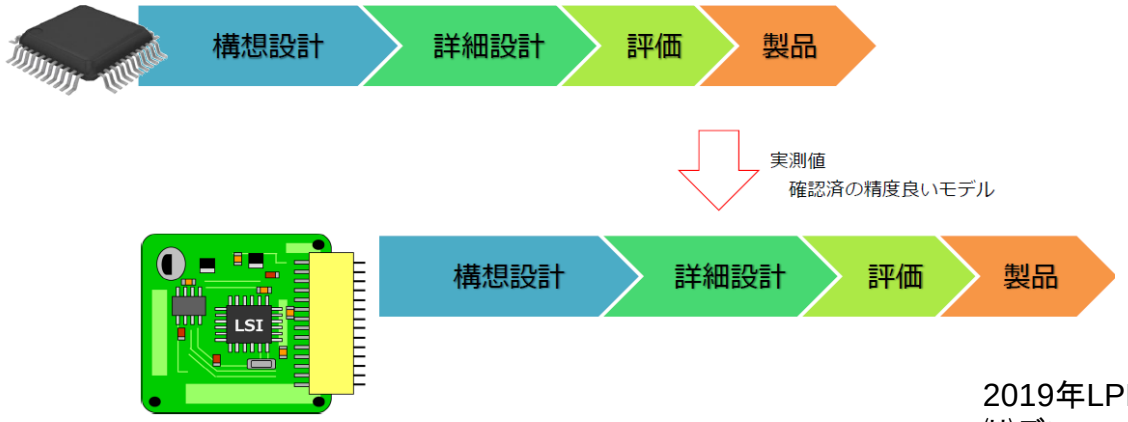
イタレーションが発生する可能性があります

Copyright© JEITA SSD-SC All Rights Reserved 2022-2023

我々の目指すフロントローディング

19年のLPBフォーラムを振り返って

精度の高いモデルがある場合のフロントローディング



2019年LPBフォーラム
㈱デンソー　市川氏　発表より

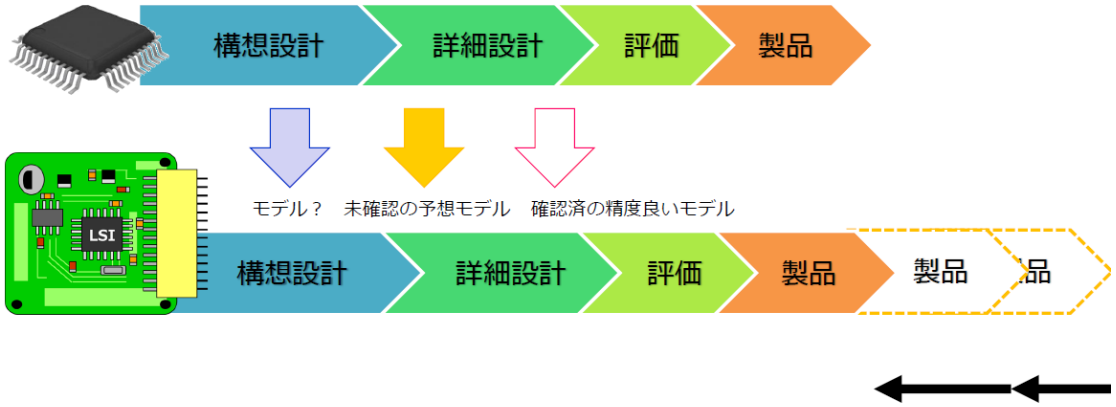
基板の詳細設計時に精度の高いモデルを使ったシミュレーションができます

Copyright© JEITA SSD-SC All Rights Reserved 2022-2023

我々の目指すフロントローディング

19年のLPBフォーラムを振り返って

今後のシステム設計プロセスはLSIと基板・機器設計が同時に進む



IC/機器の構想段階でEMCリスクを抽出：

2019年LPBフォーラム
㈱デンソー　市川氏　発表より

構想設計段階で使えるモデルは存在していない

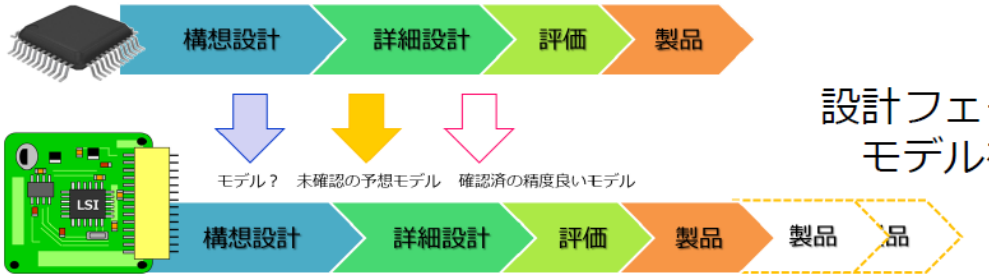
本WGでは、構想段階モデルから詳細モデルまでを議論したい

Copyright© JEITA SSD-SC All Rights Reserved 2022-2023

我々の目指すフロントローディング

19年のLPBフォーラムを振り返って

LSIのモデルの成長イメージ



2019年LPBフォーラム
㈱デンソー　市川氏　発表より

設計フェーズに応じて
モデルを入れ替え

	仕様モデル 設計目標モデル	設計モデル	性能検証 モデル
使用目的	構想	設計	検証
ﾉｲｽﾞ源	BISSクラス IEC62433	**設計結果**で モデリング CPM,IBIS IEC62433	**設計/評価結果** でモデリング CPM,IBIS IEC62433
内部ｲﾝﾋﾟｰﾀﾞﾝｽ	設計狙い値		
耐性	BISSクラス IEC62433		

本WGでは、設計フェーズに応じてモデルを入れ替えていく考え方を具体化する

我々の目指すフロントローディング

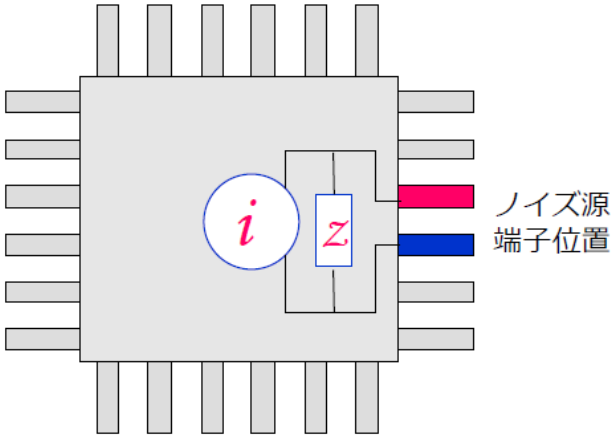
19年のLPBフォーラムを振り返って

構想段階のLSIモデルのイメージ

2019年LPBフォーラム
㈱デンソー　市川氏　発表より

例えば、PKGと端子位置を仮設定すれば適当なモデルは準備可能
このモデルを用いて機器設計を進める、半導体はこれを目指して開発を進める。

EMIモデル



IC/PKGインピーダンス
ノイズ源大きさ
} BISS EMIレベル

BISSスペック　150Ω法（IEC 61967-4）

Conducted emission 150Ω method limit line set for all IC function modules

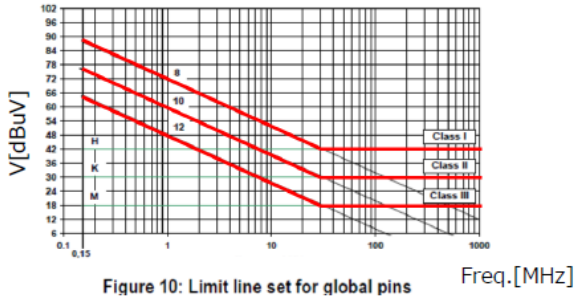


Figure 10: Limit line set for global pins

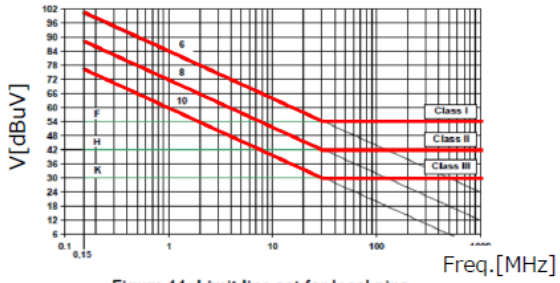


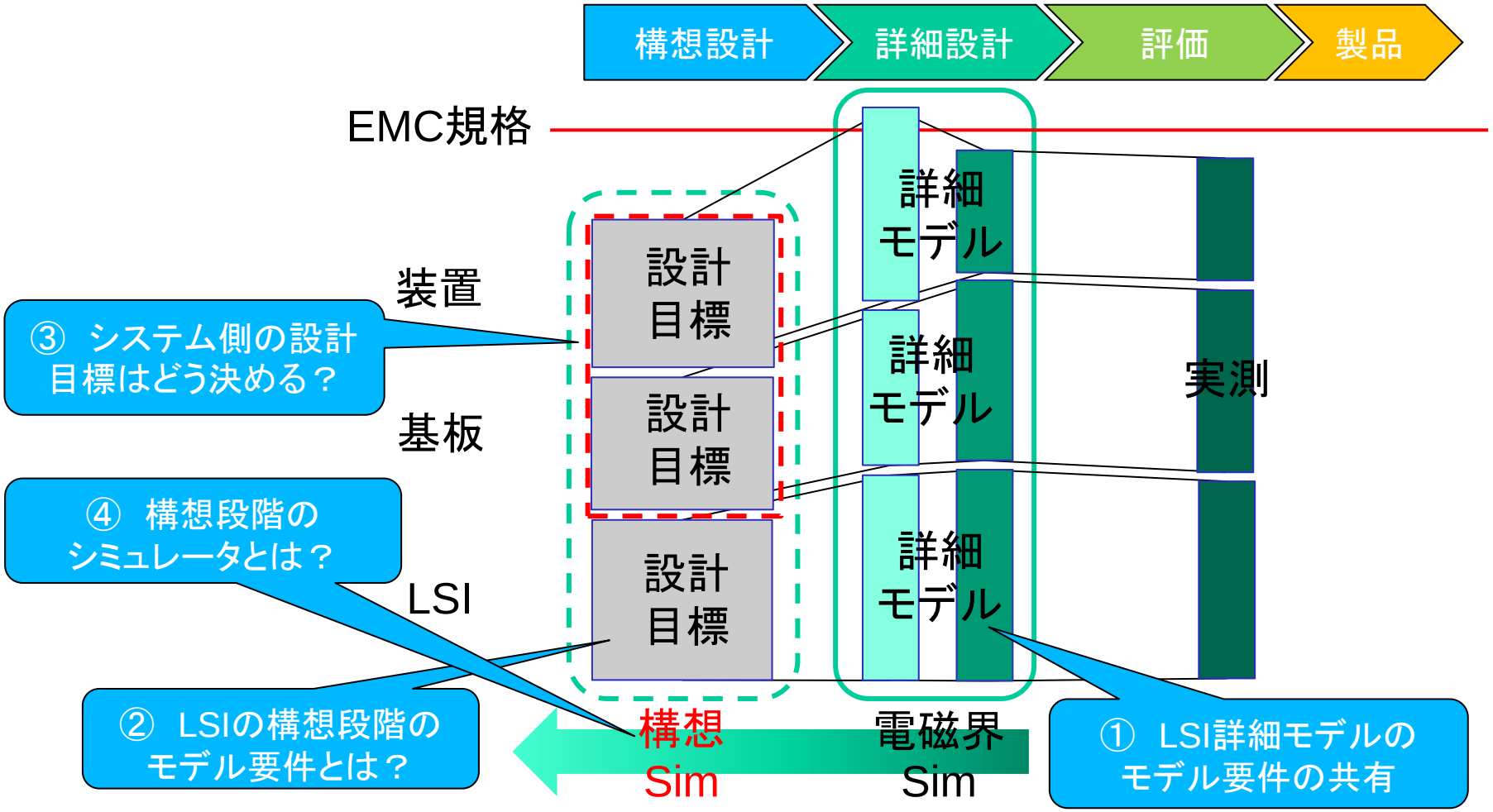
Figure 11: Limit line set for local pins

本WGでは、構想設計のモデルを定義していきたい

Copyright© JEITA SSD-SC All Rights Reserved 2022-2023

我々の目指すフロントローディング

構想設計から評価までの流れと主な課題

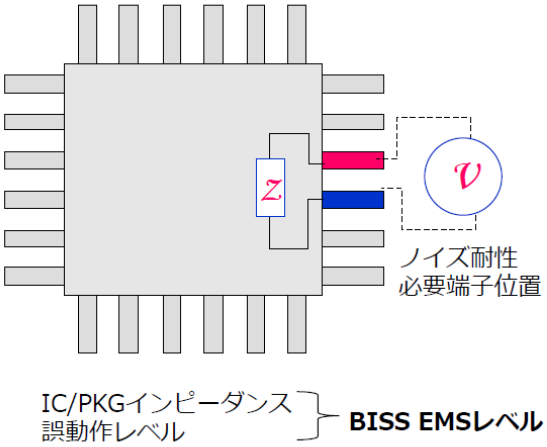


EMC・電源実証設計TGでは、まずLSI詳細モデルのモデル要件を把握
構想段階で仕様から導出できるモデル要件を決める

我々の目指すフロントローディング

構想設計での目標設定の例

EMSモデル



BISSスペック　　DPI法（IEC 62132-4）

Conducted immunity DPI method limit line set for all IC function modules

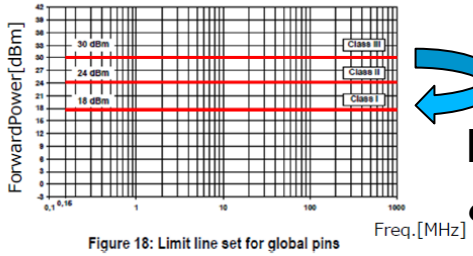


Figure 18: Limit line set for global pins

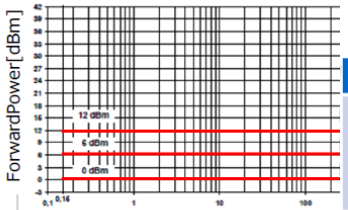
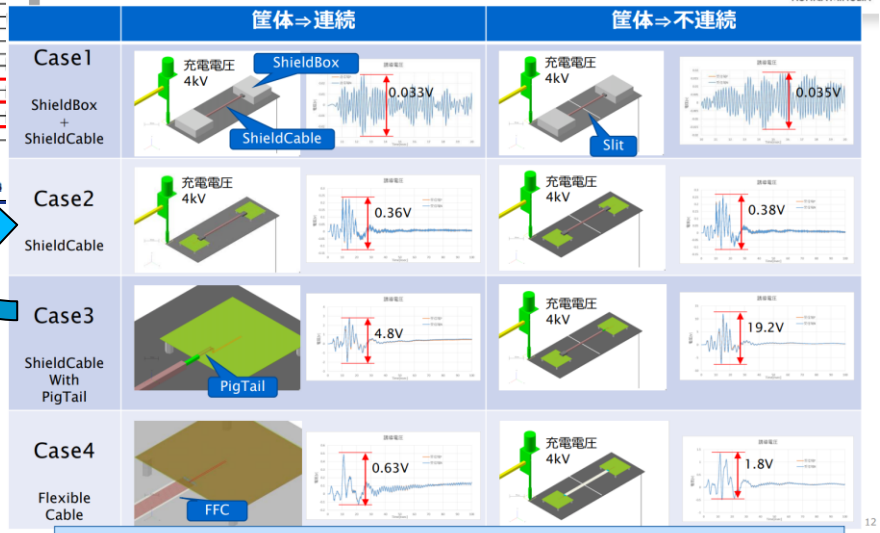


Figure 19: Limit line set for local pins

IFの変更を検討
ex.)FPD-LinkからSerDes

LSIのノイズ耐量が6dBm下がることをLSIのBISSスペックで把握

シミュレーションによる誘導電圧の見積もり



伝送手段、筐体構造による誘導電圧の差を分析可能

2019年LPBフォーラム
㈱デンソー　市川氏　発表より

装置の実装設計でリカバー
現状の実装構造より12dB以上の
誘導電圧の改善できる実装に変更

定量的な、EMCの達成見込みが検討できる姿をめざしたい

Copyright© JEITA SSD-SC All Rights Reserved 2022-2023

ここまでのまとめ

- 本WGでは、構想段階モデルから詳細モデルまでを議論したい
- 本WGでは、設計フェーズに応じてモデルを入れ替えていく考え方を具体化する
- 本WGでは、構想設計のモデルを定義していきたい

Copyright© JEITA SSD-SC All Rights Reserved 2022-2023

今期の取り組みと成果

Copyright© JEITA SSD-SC All Rights Reserved 2022-2023

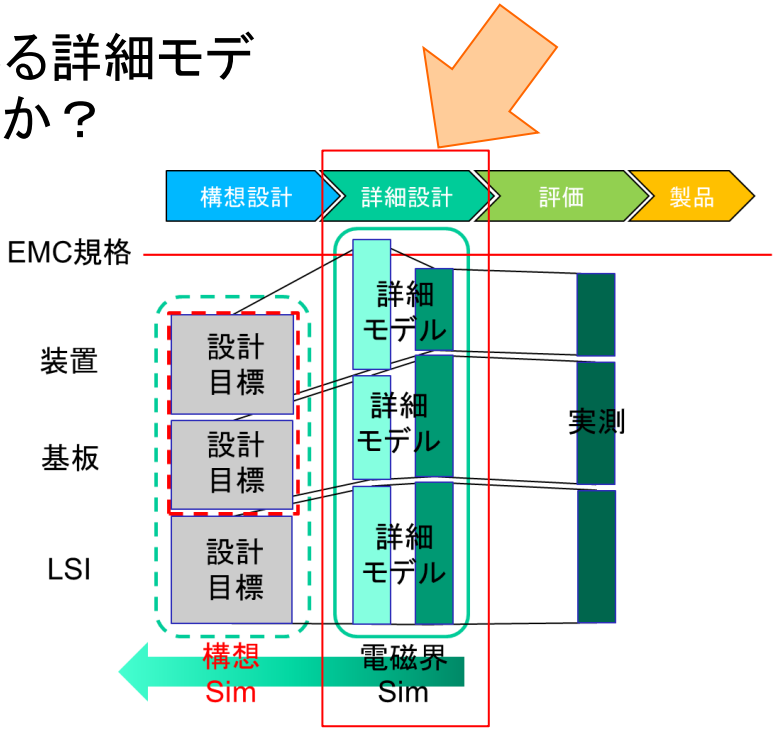
22年度の目標と手法

22年の取り組み

LSIの詳細モデルのモデル要件の検証

EMCに特化したモデル要件を検証する

世の中に既に提供されている詳細モデルはどの程度まで使えるのか？



◆提供されているLSIモデルを使い実際に解析を行い、実測との相関を検証する

◆モデル要件として不足しているものを明らかにしたい

構想設計モデルを考える土台作り

Copyright© JEITA SSD-SC All Rights Reserved 2022-2023

22年度の目標と手法

検証方法1）基本的進め方

◆具体的なモチーフを設定することで議論や課題を具現化する

◆試作物・測定をJEITAの所有とすることで各社の秘密保持にまつわる議論の阻害を排除

Copyright© JEITA SSD-SC All Rights Reserved 2022-2023

評価対象

検証手法2）モチーフ

◆A社製DCDCコンバーターをモチーフとする

デバイスモデルDX推進SCとモチーフを共用することで検討リソースを削減する

SC間でモチーフを共有することで異なる視点からの検討を行う

デバイスモデルDX推進SCの「モデル要件」視点

半導体＆システム設計技術SCの「設計フロー」視点

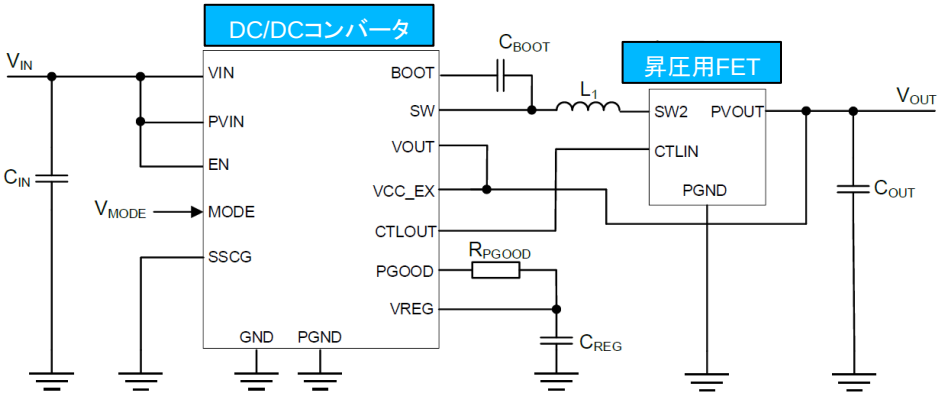
Copyright© JEITA SSD-SC All Rights Reserved 2022-2023

評価対象

検証手法2）モチーフ

モチーフの説明

A社製
DC-DCコンバータの概要



車載向け　昇降圧のDCDCコンバータ（専用FET使用時）	
入力電圧	2.75V~36V
出力電圧	5.0V（TYP）
出力電流	2A（MAX）
スイッチング周波数	2.2MHz（固定）

Copyright© JEITA SSD-SC All Rights Reserved 2022-2023

評価対象

検証手法2）モチーフ

PSpiceのモデルとともに
詳細なApplication Noteを提供

2. Output Ripple Voltage (Buck-Boost)

Simulation Setting
Type: Transient
Run Time: 1msec
(Maximum Step Size: 5ns)

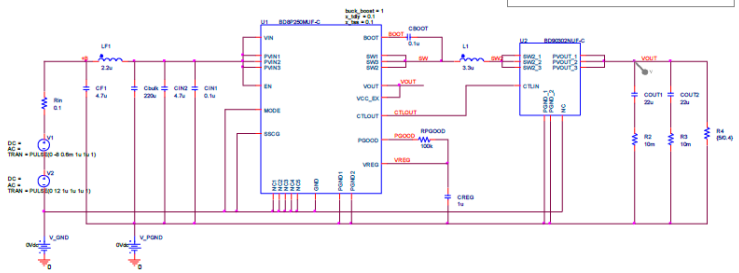


Figure 5.
Simulation Schematic 2

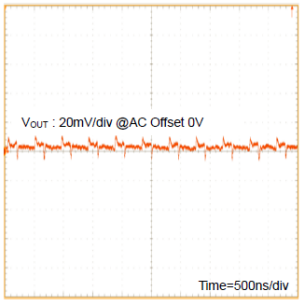


Figure 6.
Output Ripple Voltage (Buck-Boost)
(Measured Waveform)

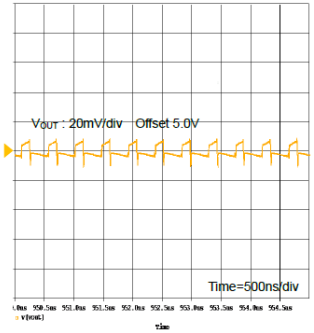


Figure 7.
Output Ripple Voltage (Buck-Boost)
(SPICE Simulation)

実測波形と解析波形が比較されており
どの程度の精度でシミュレーションができるかが理解できる

以下のテスト回路を網羅
1. 出力リップル
2. モード切り替え時の出力変動
3. 出力変動に対するレスポンス
4. 入力変動に対するレスポンス
5. 位相補償特性

いわゆる機能評価モデル
EMCの検証は行われていない

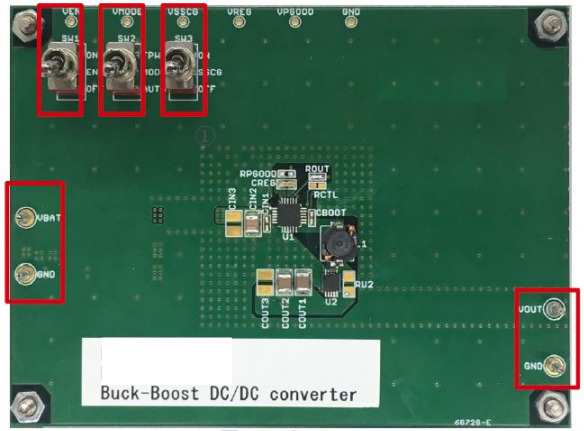
EMCシミュレーションには適さない可能性が高い

Copyright© JEITA SSD-SC All Rights Reserved 2022-2023

評価対象

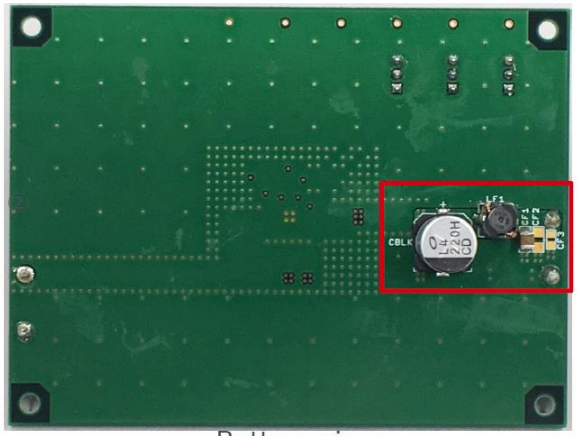
検証手法2）モチーフ

評価基板の提供



Top view

③



Bottom view

実測と解析との比較が実施できる

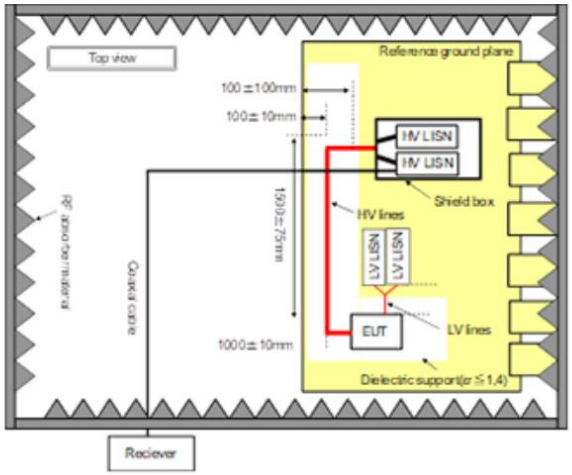
Copyright© JEITA SSD-SC All Rights Reserved 2022-2023

評価方法

検証の進めかた

EMC実測の条件

伝導エミッション　電圧法



CISPR25　車載機器の伝導エミッション測定に準拠した測定を行う

Copyright© JEITA SSD-SC All Rights Reserved 2022-2023

評価方法

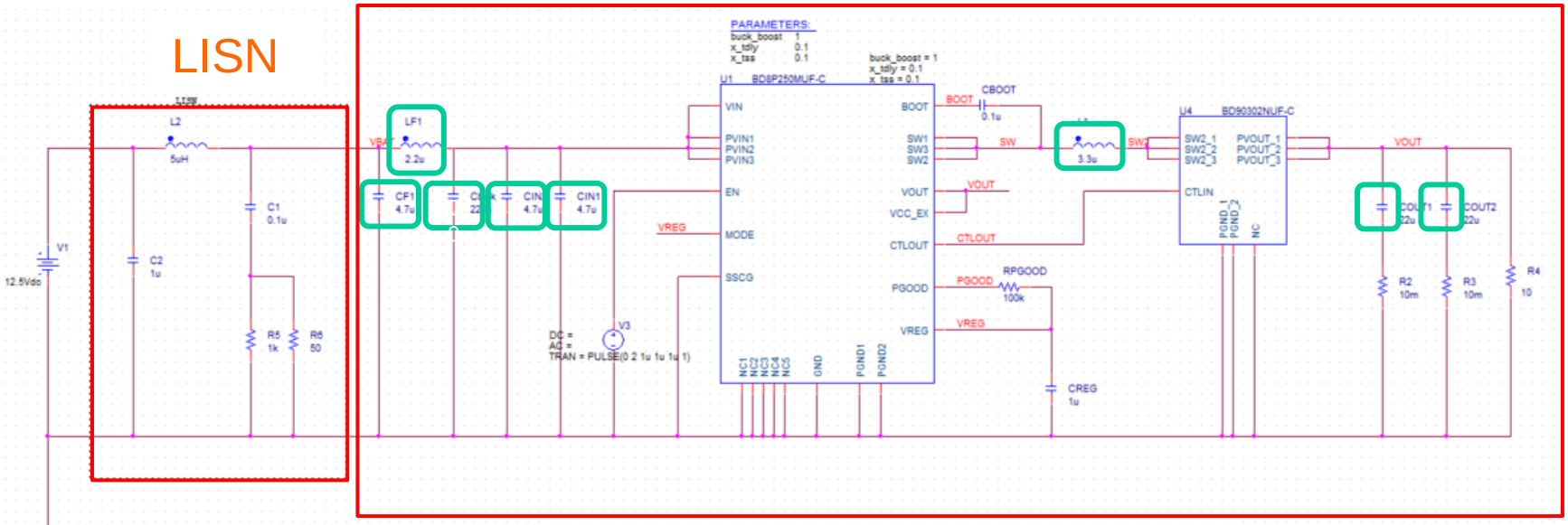
検証の進めかた

EMC解析の方法

セット側のモデル要件は基板と受動部品の高周波特性

<u>A社ご提供のTEST回路にLISNを付加</u>

基板パターンの高周波特性も必要



□高周波特性が必要な受動部品

Copyright© JEITA SSD-SC All Rights Reserved 2022-2023

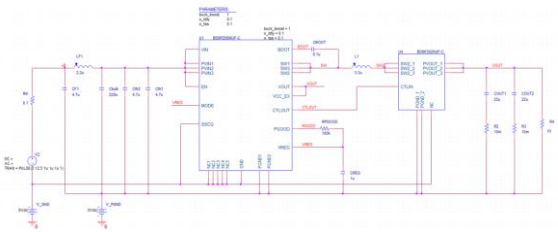
評価方法

検証の進めかた

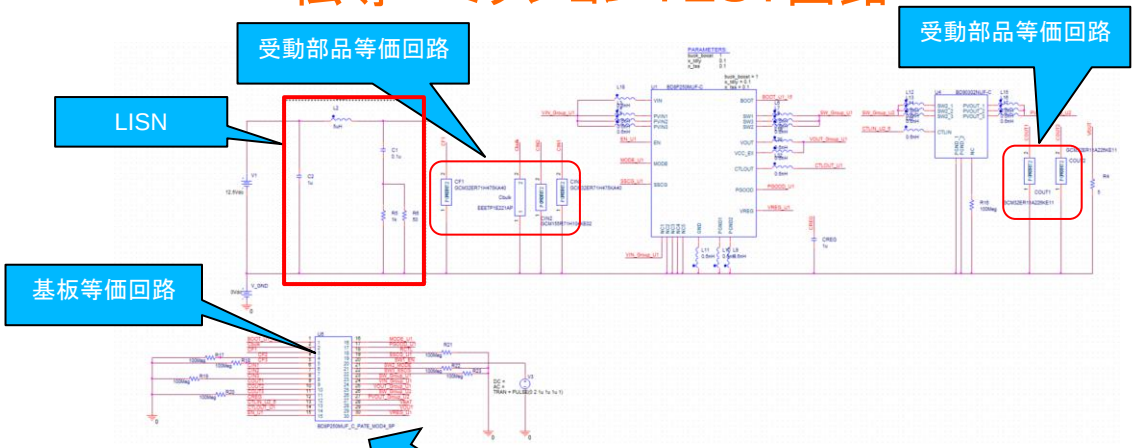
EMC解析の方法　提供される詳細モデルがPspiceなのでPspiceで解き切る

伝導エミッションTEST回路

A社ご提供のTEST回路



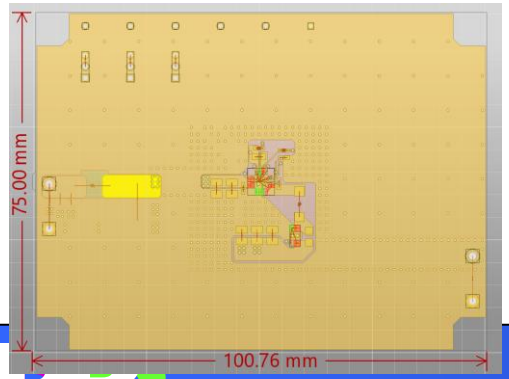
Pspice暗号化モデル



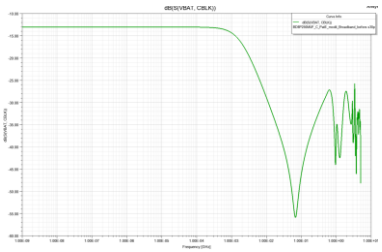
等価回路化

A社ご提供の基板モデル

電磁界シミュレータ



Spara導出



```
.subckt BD8P250MUF_C_PatE_mod3_sp 1 2 3 4 5 6 7 8 9 10 11 12 13 14 15 16 17 18
+ 19 20 21 22 23 24 25 26 27 28 29 30 31 32 33 34 35 36 37 38 39 40 41 42
Vam1 1 n2 dc 0
Rport1 n2 0 50
Vam2 2 n4 dc 0
Rport2 n4 0 50
Vam3 3 n6 dc 0
Rport3 n6 0 50
Vam4 4 n8 dc 0
Rport4 n8 0 50
Vam5 5 n10 dc 0
Rport5 n10 0 50
Vam6 6 n12 dc 0
Rport6 n12 0 50
Vam7 7 n14 dc 0
Rport7 n14 0 50
Vam8 8 n16 dc 0
Rport8 n16 0 50
Vam9 9 n18 dc 0
Rport9 n18 0 50
Vam10 10 n20 dc 0
Rport10 n20 0 50
Vam11 11 n22 dc 0
Rport11 n22 0 50
Vam12 12 n24 dc 0
Rport12 n24 0 50
Vam13 13 n26 dc 0
Rport13 n26 0 50
Vam14 14 n28 dc 0
Rport14 n28 0 50
Vam15 15 n30 dc 0
Rport15 n30 0 50
Vam16 16 n32 dc 0
Rport16 n32 0 50
Vam17 17 n34 dc 0
Rport17 n34 0 50
Vam18 18 n36 dc 0
Rport18 n36 0 50
Vam19 19 n38 dc 0
```

Copyright© JEITA SSD-SC All Rights Reserved 2022-202

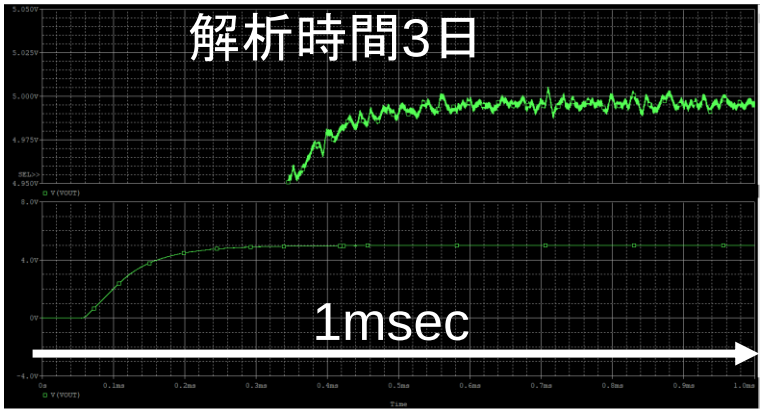
今期の成果

解析上の課題

実際に解析を行い見えてきた課題

基板の等価回路の解析時間が長すぎる

基板の等価回路規模の適正化が必要



放射エミッションで3D電磁界解析モデルのPortに電圧源を戻すことになる

Pspiceと電磁界Toolの連携ができていないので面倒

半導体メーカーで解析ができ、相関検証が行われているモデルを提供いただくべき

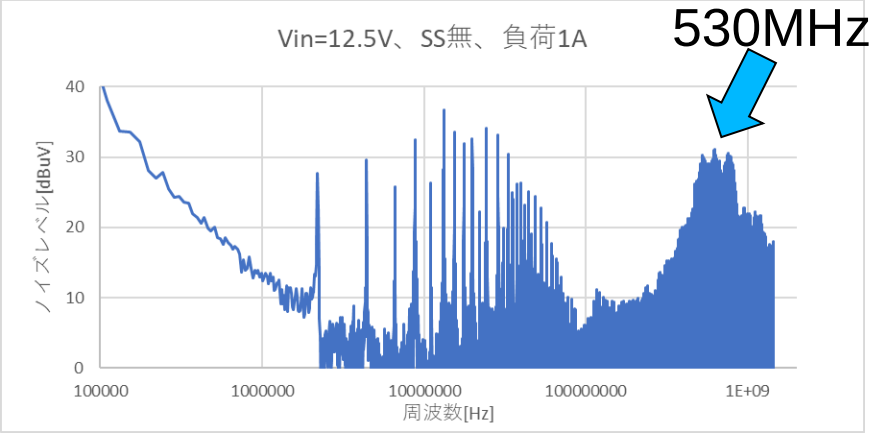
EMCを目的とするのであれば提供されるモデルの形式も変わるかもしれない

今期の成果

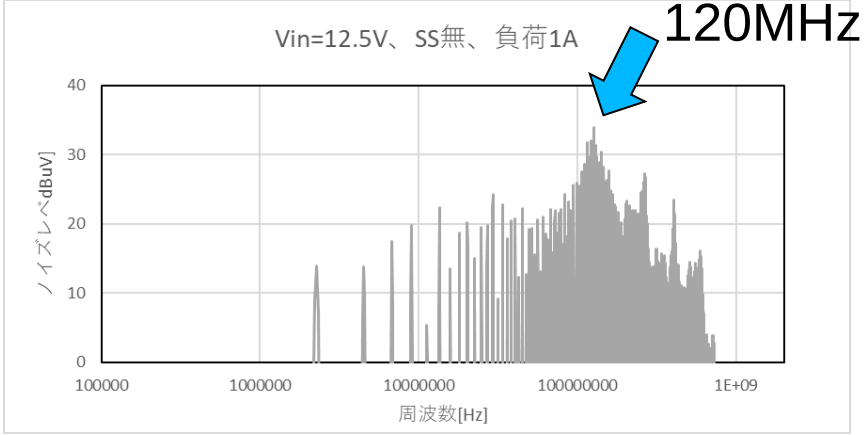
解析結果

解析の妥当性

伝導性エミッション解析結果



伝導性エミッション測定結果

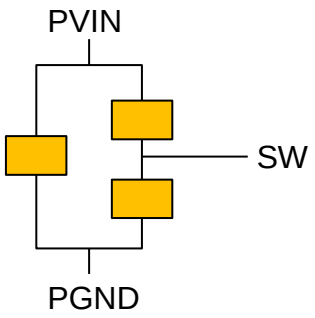


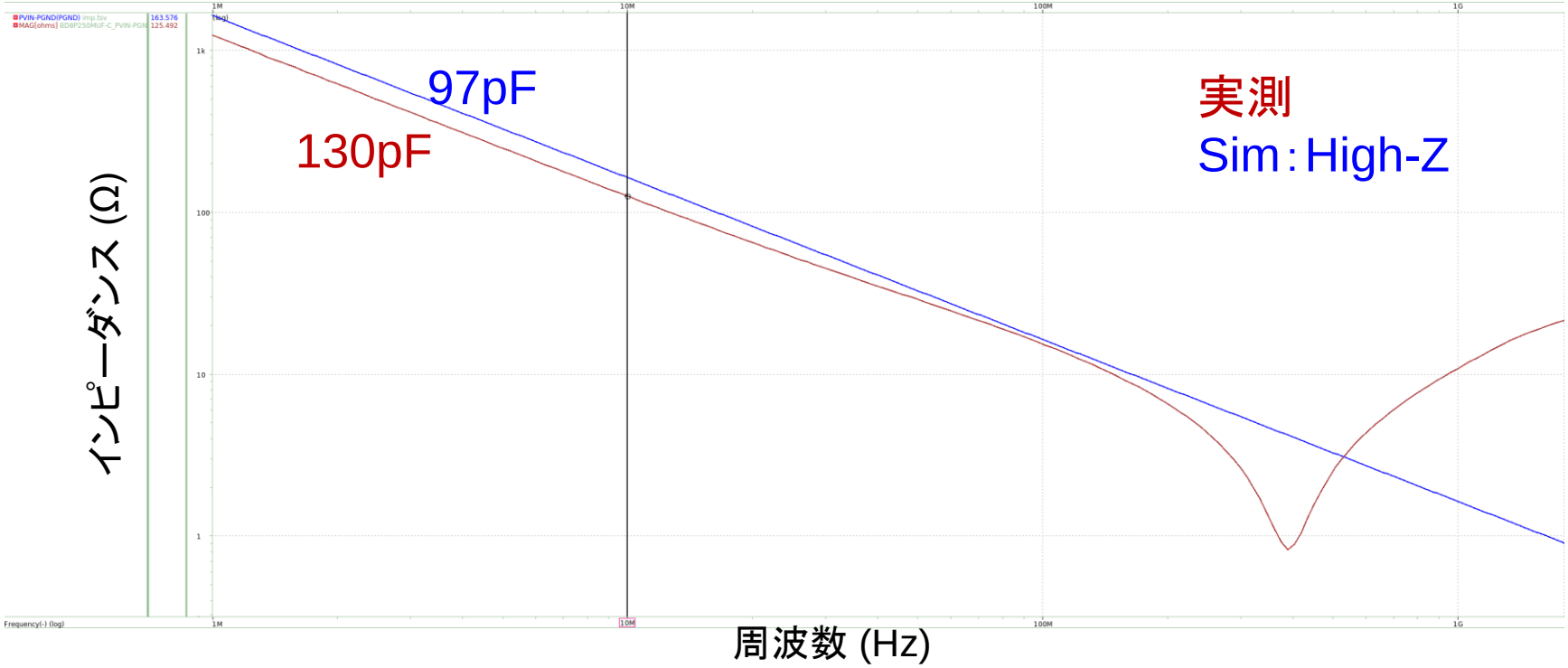
エミッションのレベルは大外れしていないが、共振の発生周波数が再現できていない
改めて、エミッションの再現には半導体メーカに対して、何を解析したいかという要件定義が必要であると認識

Copyright© JEITA SSD-SC All Rights Reserved 2022-2023

実測 vs Simモデル：PVIN-PGND間インピーダンス

Simモデルにインダクタンス成分はなし

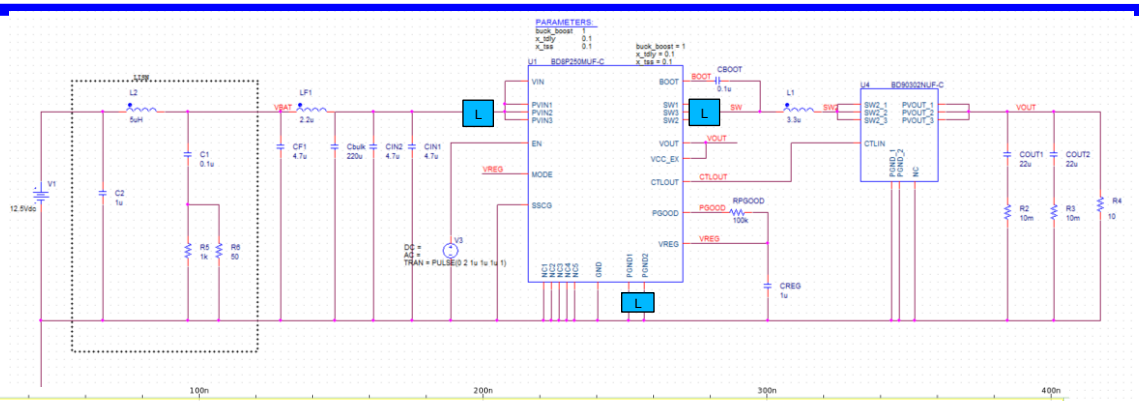


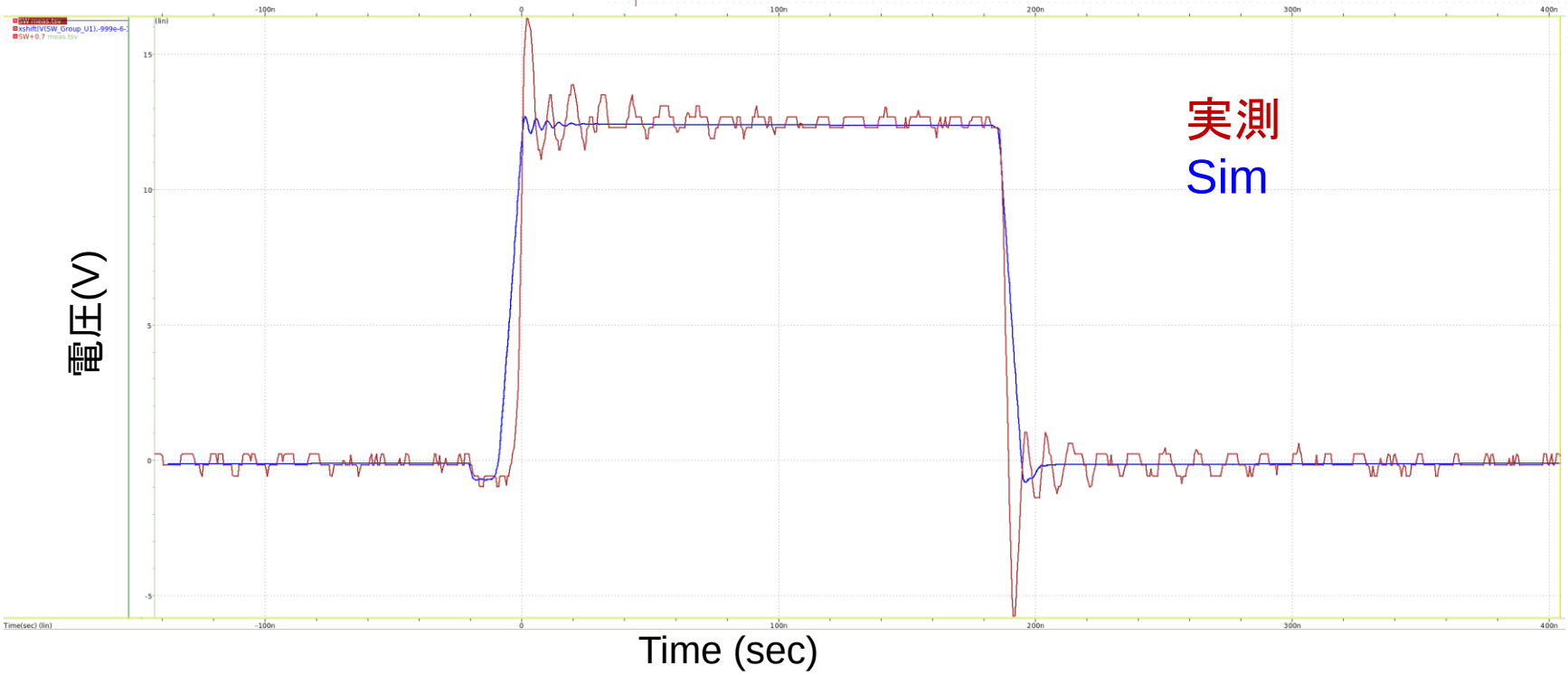


Copyright© JEITA SSD-SC All Rights Reserved 2022-2023

実測 vs Sim : SW過渡波形

Simは実測よりもスルーレートがなだらか



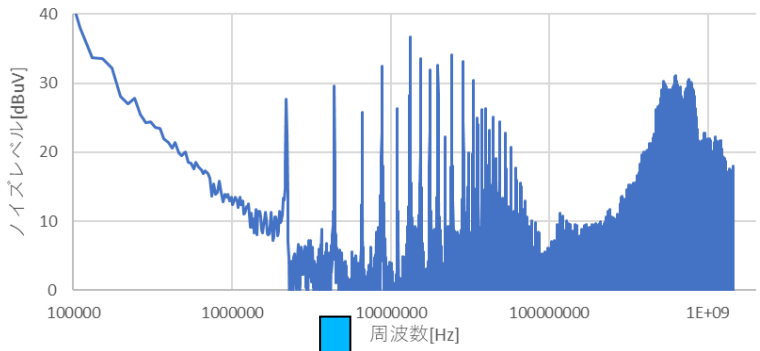


今後の進め方

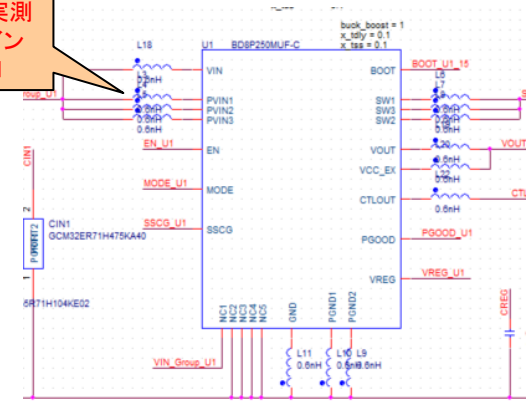
実測／解析の相関検証

現モチーフ＋α（実証からの推定）でどこまで相関がとれるか？

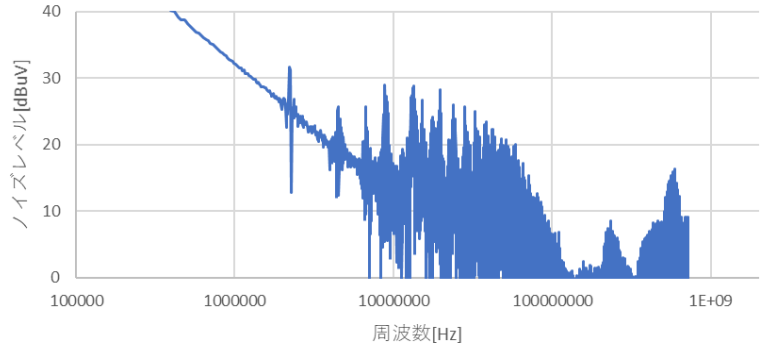
解析／端子インダクタ無



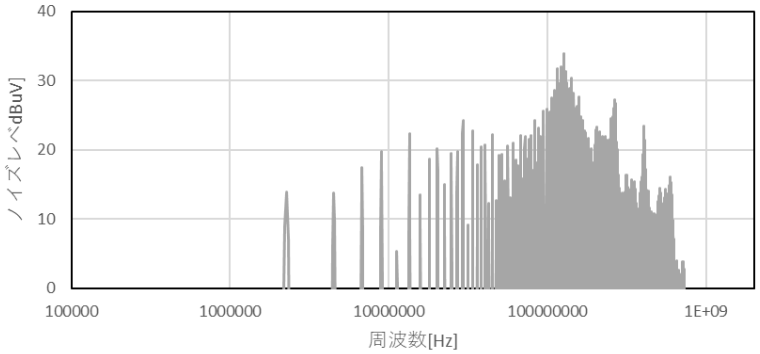
主要な端子に実測から推測したインダクタを追加



解析／端子インダクタ0.6nH



実測



実測結果から推測されるモデル要件を付加して相関の改善を図る

Copyright© JEITA SSD-SC All Rights Reserved 2022-2023

今期の成果

MBSE手法による設計評価課題の共有

セットメーカーから半導体メーカーへ意思の疎通が不足している事例となった。

そもそも解析の目的や条件を半導体メーカーに伝達できているのだろうか？

こんな設計要求ではこんな課題があって
ここにモデルを使いたい

半導体メーカーへ
モデル要件の伝達が重要

Copyright© JEITA SSD-SC All Rights Reserved 2022-2023

ここまでのまとめ

- LSIの詳細モデルのモチーフとしてDCDCConvを選定
- SC間でモチーフを共有し多角的に検討
- 本TGでは特にEMCの実測と解析の相関を検証
- 得られた成果
  - ✓ 提供されたモデルによっては解析の負荷が大きくなる　目的を明確にすることで提供されるモデル形式が最適化されることが望ましい
  - ✓ 実測と解析の相関検証結果が提供されるべき
  - ✓ 伝導エミッションの実測と解析を比較すると、エミッションレベルは大外れしないものの共振周波数などは合わない
  - ✓ 解析用途、モデル要件をしっかり説明した上で提供いただくことが需要であると再確認した

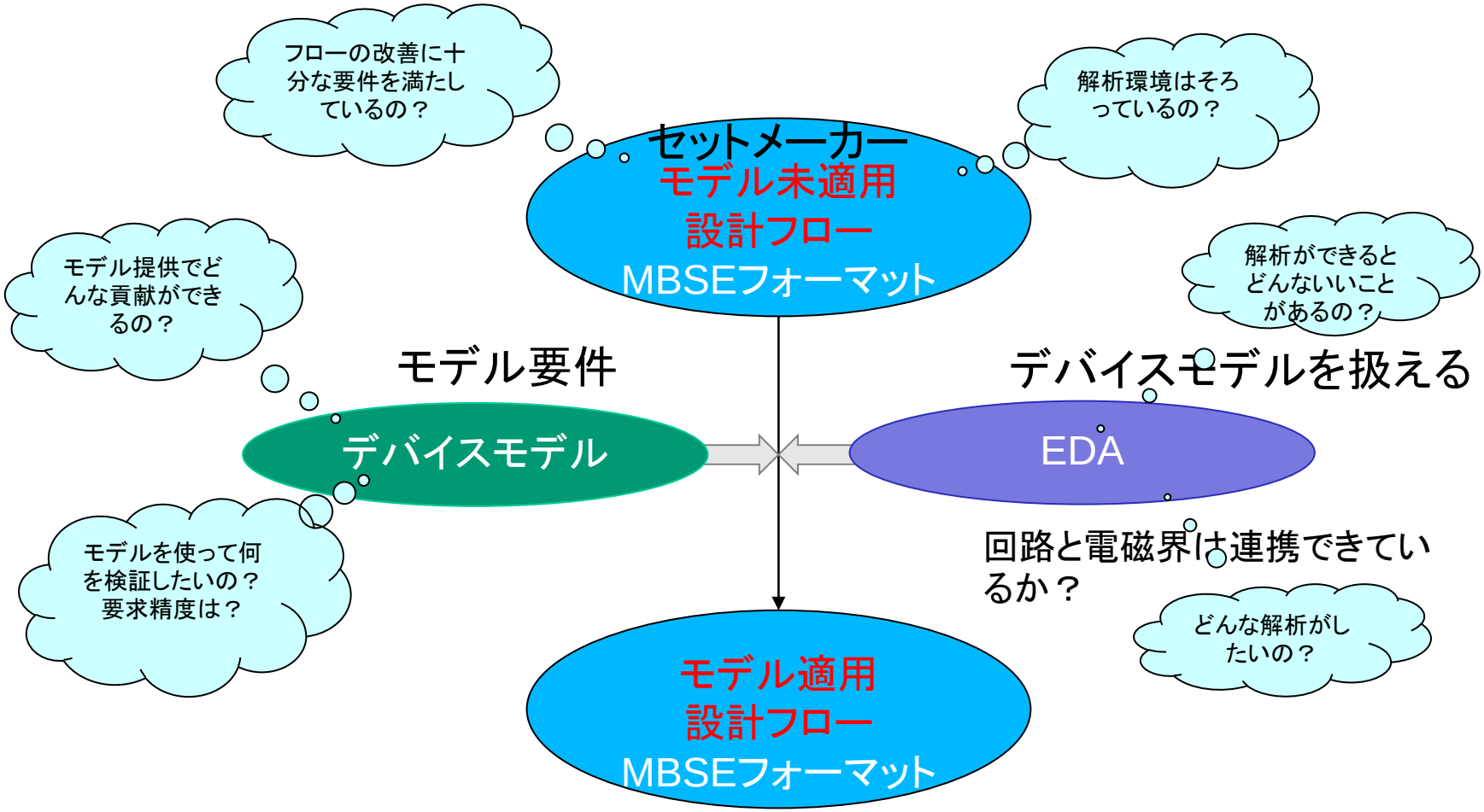
Copyright© JEITA SSD-SC All Rights Reserved 2022-2023

TGからの提言

Copyright© JEITA SSD-SC All Rights Reserved 2022-2023

EMC＆電源実証TGからの提言

デバイス・セット・EDAの相互理解のためにMBSEを活用できないか？



必要十分なモデルを入手できたら設計・評価がこうなるという姿を示す

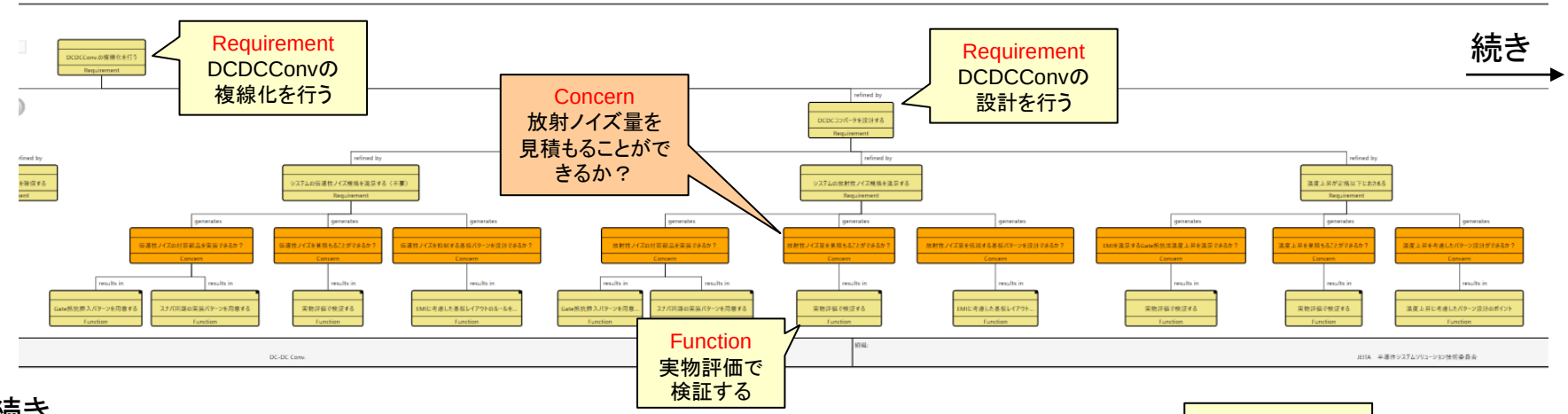
Copyright© JEITA SSD-SC All Rights Reserved 2022-2023

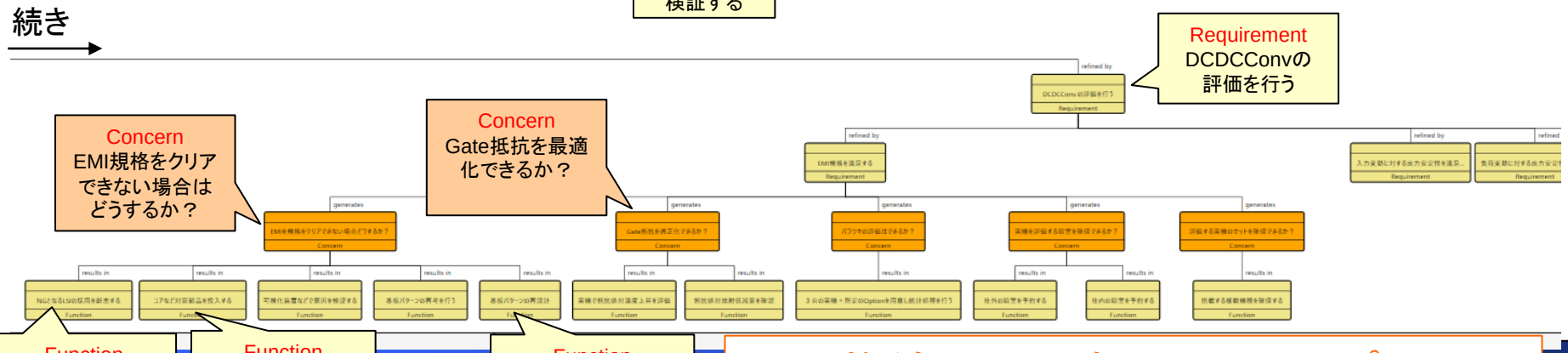
EMC＆電源実証TGからの提言

1. モデル活用の具体化

セットメーカーへの提言　　MBSEを活用した設計フローの具体化

例）EMIモデルが提供されない設計・評価フローの課題





複線化の失敗／コストアップ／
イタレーションの発生を防止したい

Copyright© JEITA SSD-SC All R

EMC＆電源実証TGからの提言

モデル未適用
設計フロー
MBSEフォーマット

モデル要件

デバイスモデルを扱える

デバイスモデル

EDA

フローの改善に十分な要件
を満たしていること

目的に合った解析ができること

評価
モデル
は？

A社様提供モデル
モデルフォーマット：Pspice暗号化モデル
解析結果と実測の照合データも提供されている
・出力リップル
・入出力変動に対する安定性
・間欠Modeの安定性（切り替え時含む）

部品情報
集積回路TGから等価回路を提供
基板パターン
SIwaveで解析→NetworkDataExplorerで等価回路を導出
電磁界解析
3D解析モデルの作成
Pspice→電圧スペクトラム→HFSSで遠方界

EMIの解析結果（もちろん実測も）は
提供されていない

モデル適用後
設計フロー
MBSEフォーマット

評価モデル／測定条件を決めないとモデルの妥当性検証ができない

Copyright© JEITA SSD-SC All Rights Reserved 2022-2023

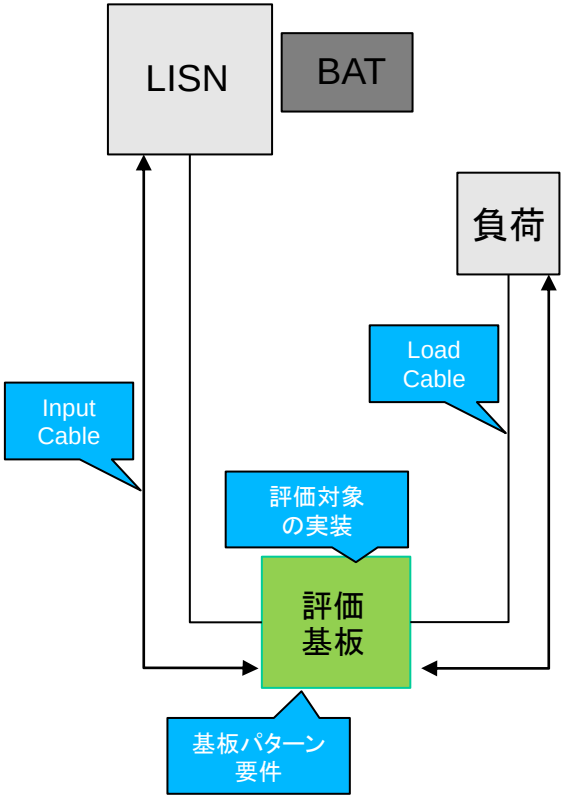
EMC＆電源実証TGからの提言

2. モデル評価ゴールの具体化

TEGの具体化　電力系LSIの場合

	実装条件
Motor Drv.	
DCDC Conv.	
LED Drv.	

EMC評価に足る最小限の構造



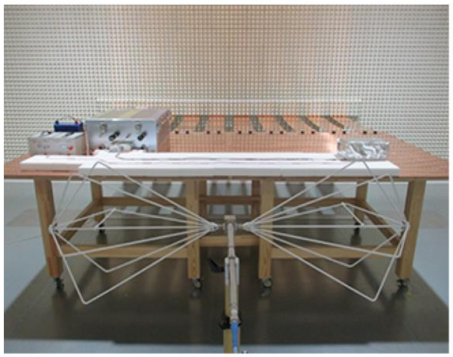
装置の評価をGoalとはできないので必要最低限の要素の入った中間点を評価Goalとしたい

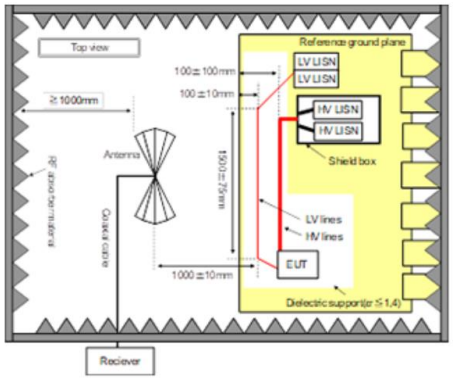
EMC＆電源実証TGからの提言

2. モデル評価ゴールの具体化

セットメーカーと半導体メーカーへ　EMC解析の共通ゴールの設定

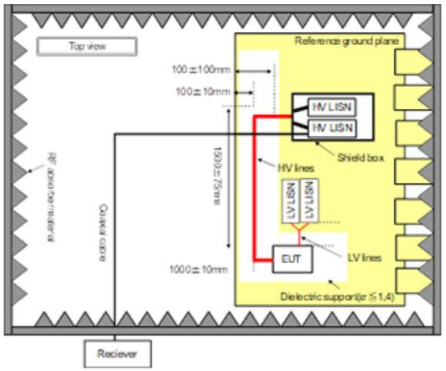
放射エミッション





例）バイコニカルアンテナの場合

伝導エミッション



実測と解析が比較されていれば、どの程度の精度でシミュレーションができるかが理解できる

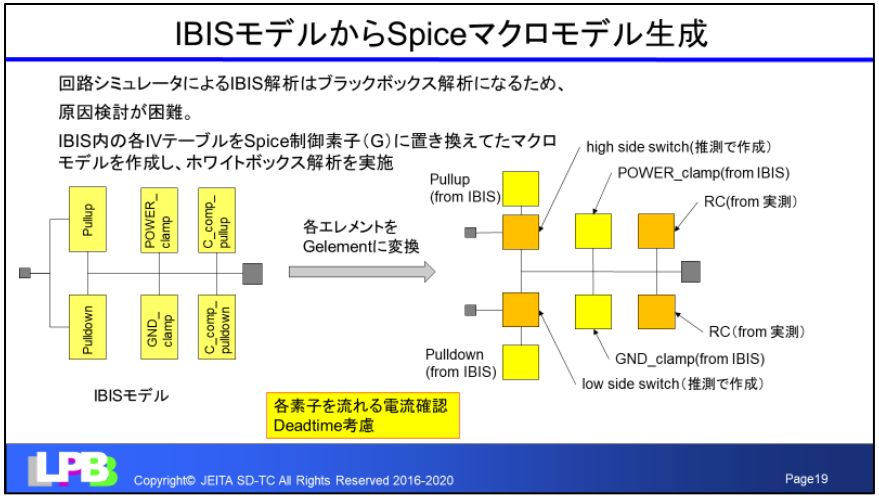
そのための解析モデルの検証Goalを設定したい

車載機器のエミッション規格CISPR25の測定をGoalに設定

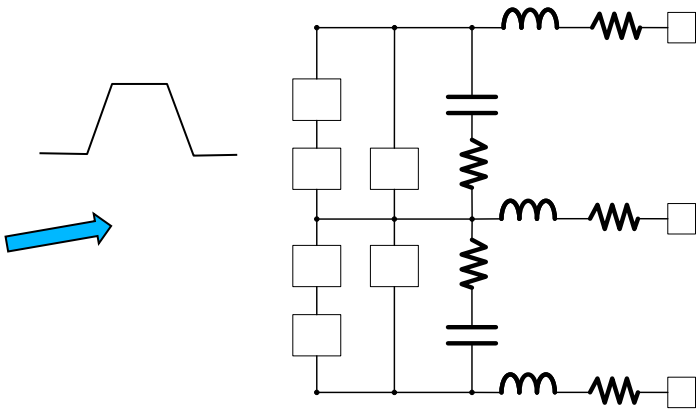
EMC＆電源実証TGからの提言

3. 構想設計モデル

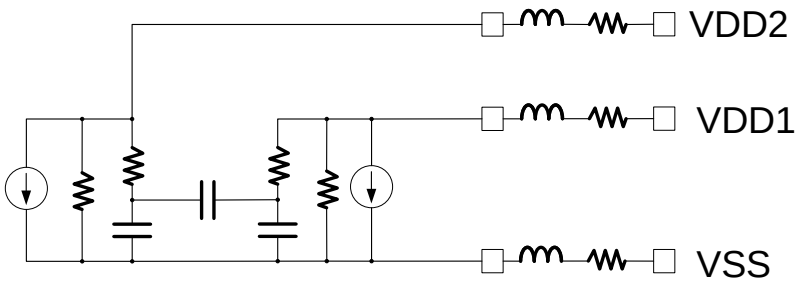
半導体メーカーへ　構想段階で使用できる解析モデルをつくり妥当性を検討



JEITA 第13回LPBフォーラム



I/Oモデル



電源モデル (I/O電源含む)

ここまでのまとめ

- セットメーカーは、MBSEを活用して設計課題、モデル活用の意義を半導体メーカーと共有しよう
- セットメーカーと半導体メーカーで共有できるEMCの相関検証Goalを決めよう
- 半導体メーカーは、DCDCコンバータをはじめとする電力系デバイスの構想段階のEMCモデルを提案しよう

Copyright© JEITA SSD-SC All Rights Reserved 2022-2023

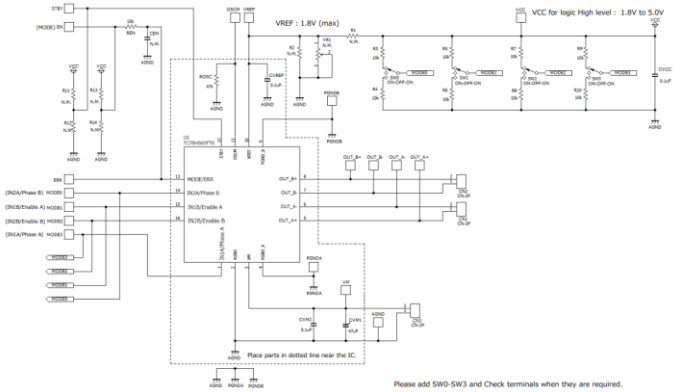
今後の進め方

Copyright© JEITA SSD-SC All Rights Reserved 2022-2023

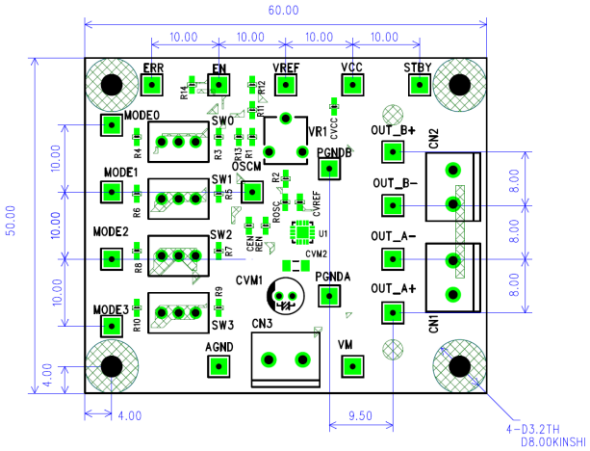
今後の進め方

実測／解析の相関検証

◆ 他のモチーフ（他メーカー）の検証



電力系デバイス
　モータードライバー
　LEDドライバー
　etc.
他のメーカーの検討



◆ セットメーカーの皆さんにはモチーフを提案いただく
◆ 半導体メーカーの皆さんモチーフとなるモデルを提案いただきたい

Copyright© JEITA SSD-SC All Rights Reserved 2022-2023

今後の進め方

設計評価フローの作成

◆ 設計Caseに応じたRequirementとConcern、Functionの整備

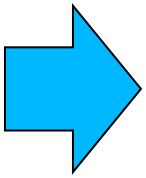
新規デバイス採用の場合

BCP対応の場合

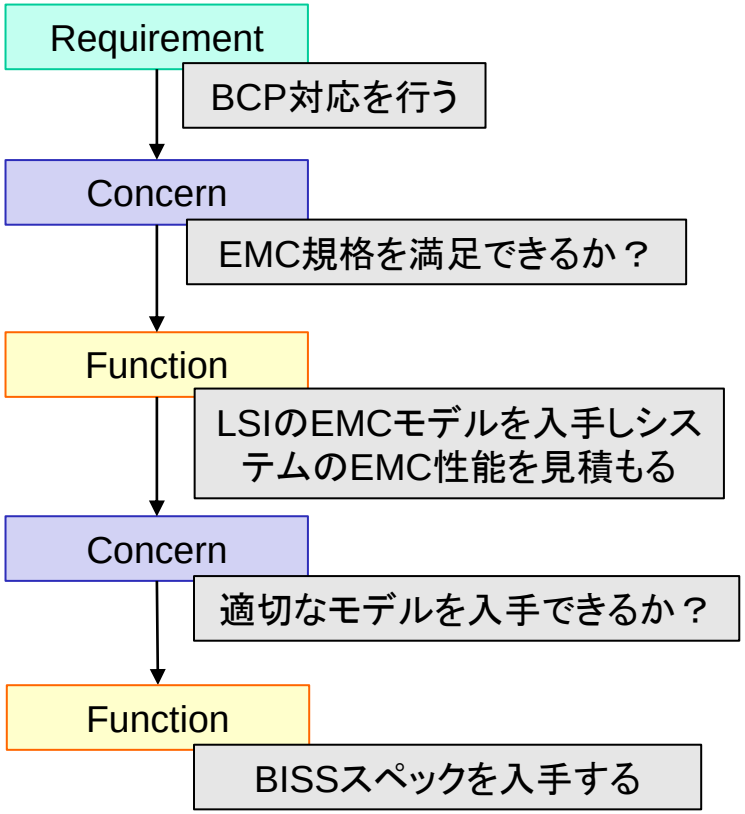
EOLの場合

コストダウンの場合（基板CD）

ノイズ原因解明の場合



設計Caseの例



◆ セットメーカー皆さんには設計Caseを提案していただきたい

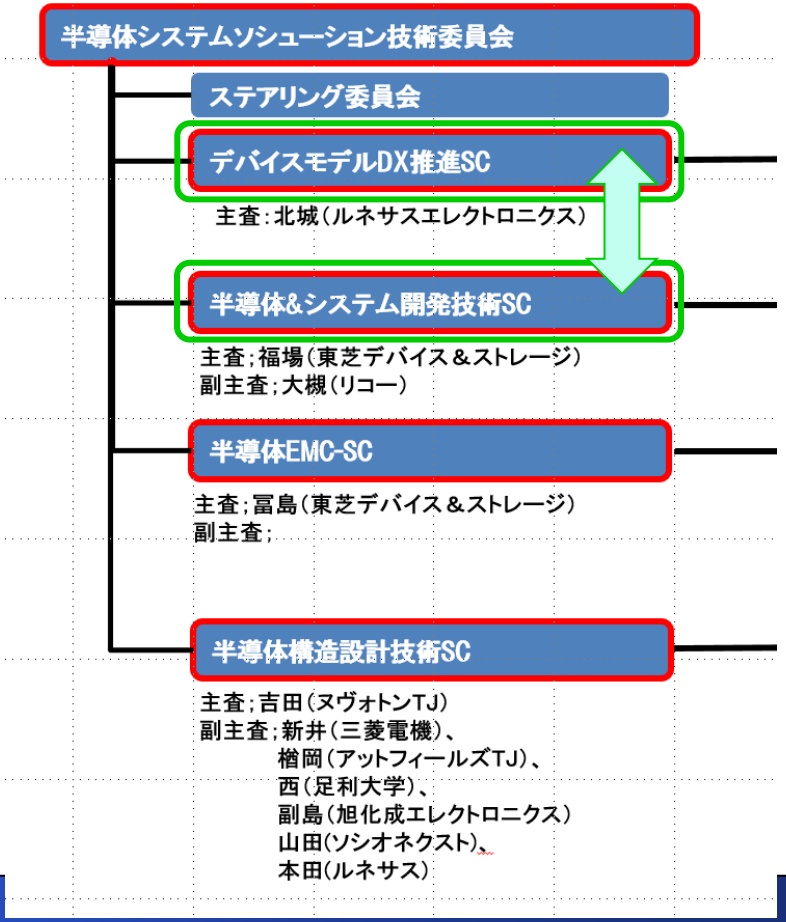
Copyright© JEITA SSD-SC All Rights Reserved 2022-2023

今後の進め方

設計評価フローの作成

デバイスモデルDX推進SCとの設計要件の整合

- 詳細モデルで必要になった要件を共有
- 構想設計モデル案を共有



Copyright© JEITA SSD-SC All Rights Reserved 2022-2023

全体を振り返って

- 本TGの今期・今後の活動を通じてご意見などいただけますと幸いです

Copyright© JEITA SSD-SC All Rights Reserved 2022-2023