

LPB Workshop2024  
MBSE的手法によるPI設計のフロントローディング

JEITA（電子情報技術産業協会）  
半導体&システム開発サブコミッティ  
システムフロントローディングWG

- システムフロントローディングWGの狙い
- Power Integrity Frontloading  
(MFPの画像処理基板をイメージして)

# システムフロントローディングWGの狙い

# JEITA 半導体 & システム開発Sub-Committeeの狙い

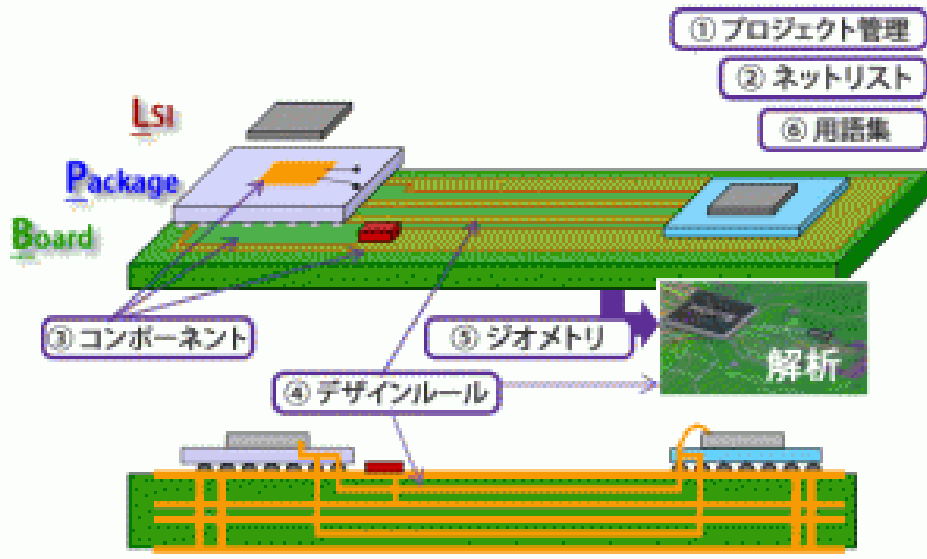


● LSI+Package+Board 開発において、QCDの最大化を実現する開発プラットフォームを構築する



# LPBフォーマットの国際標準化

IEC 63055/IEEE 2401規格化  
日本初(発) EDA標準



**M**anagement of Project : M-Format  
**N**etlist : N-Format  
**C**omponent : C-Format  
**R**ule of Design : R-Format  
**G**eometry : G-Format

・LPB協調設計に必要な5種類の設計データのフォーマットを標準化

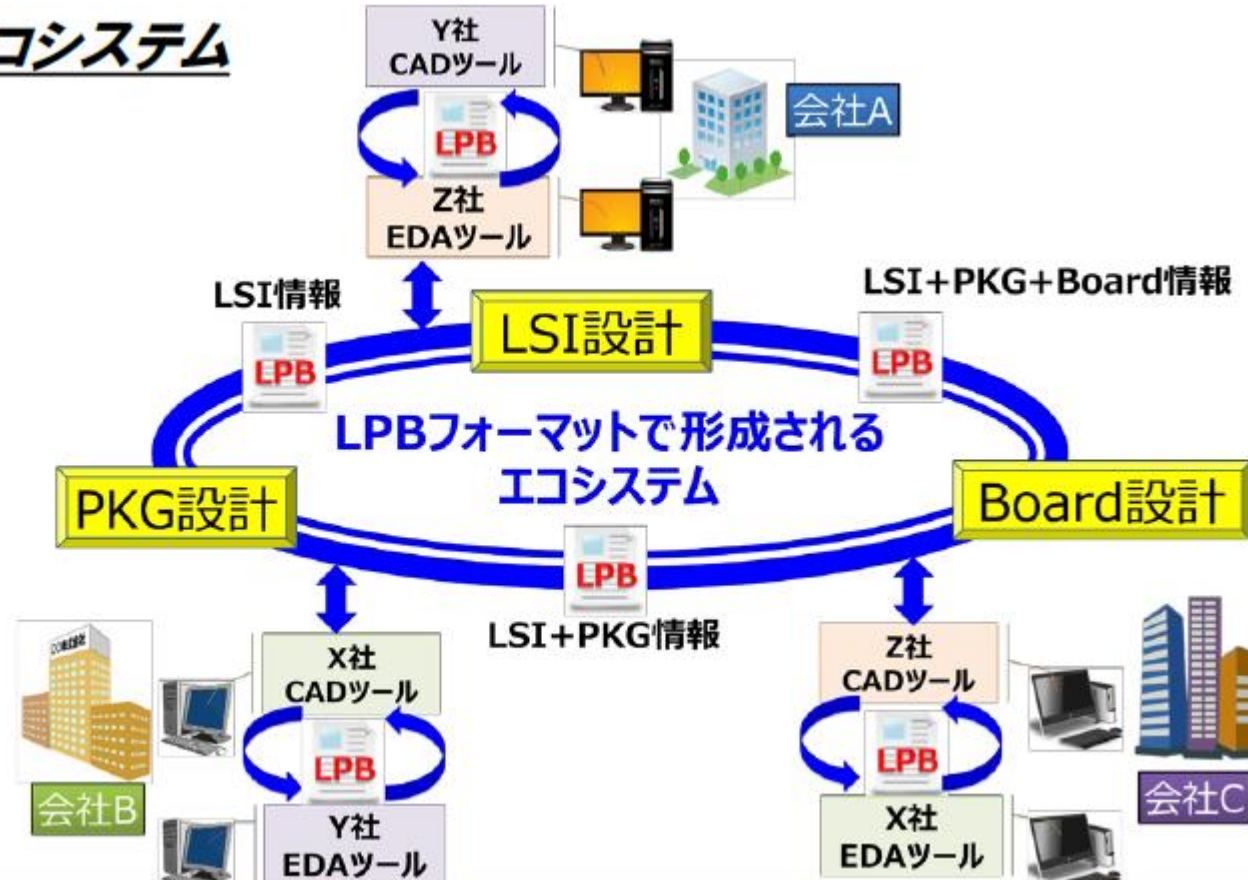


・CAD間のデータ受け渡し、Simulatorセットアップが容易化し、効率的に協調設計を実現

JEITA LPBフォーマット, <http://jeita-sdtdc.com/committee-activity/lpbinterface-wg/jeita-lpb-stdformat/>

# LPB Format 円滑に協調設計を行うためのツール

## ・設計エコシステム

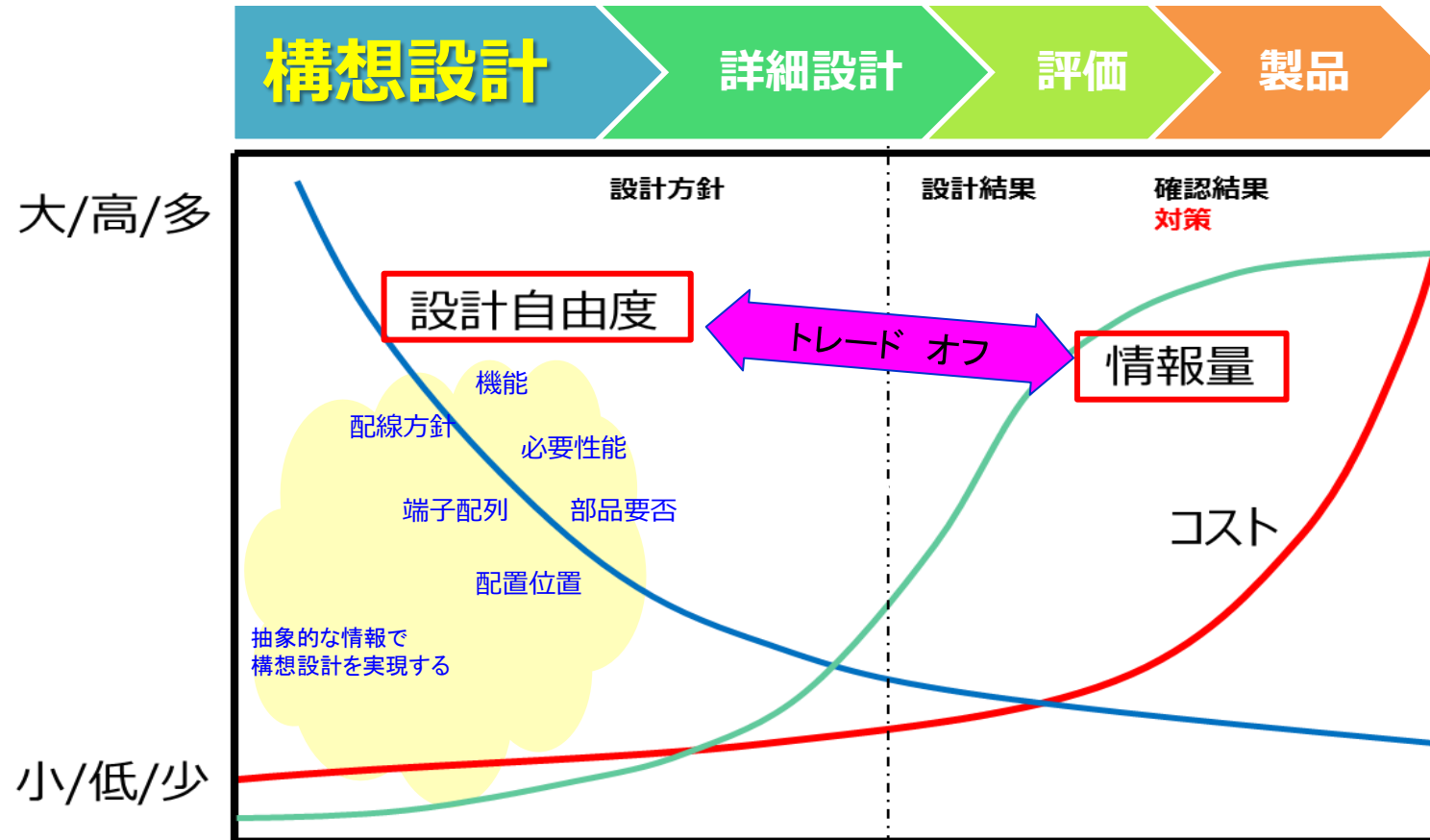


第11回 LPBフォーラム[2019/03/08] 資料より抜粋

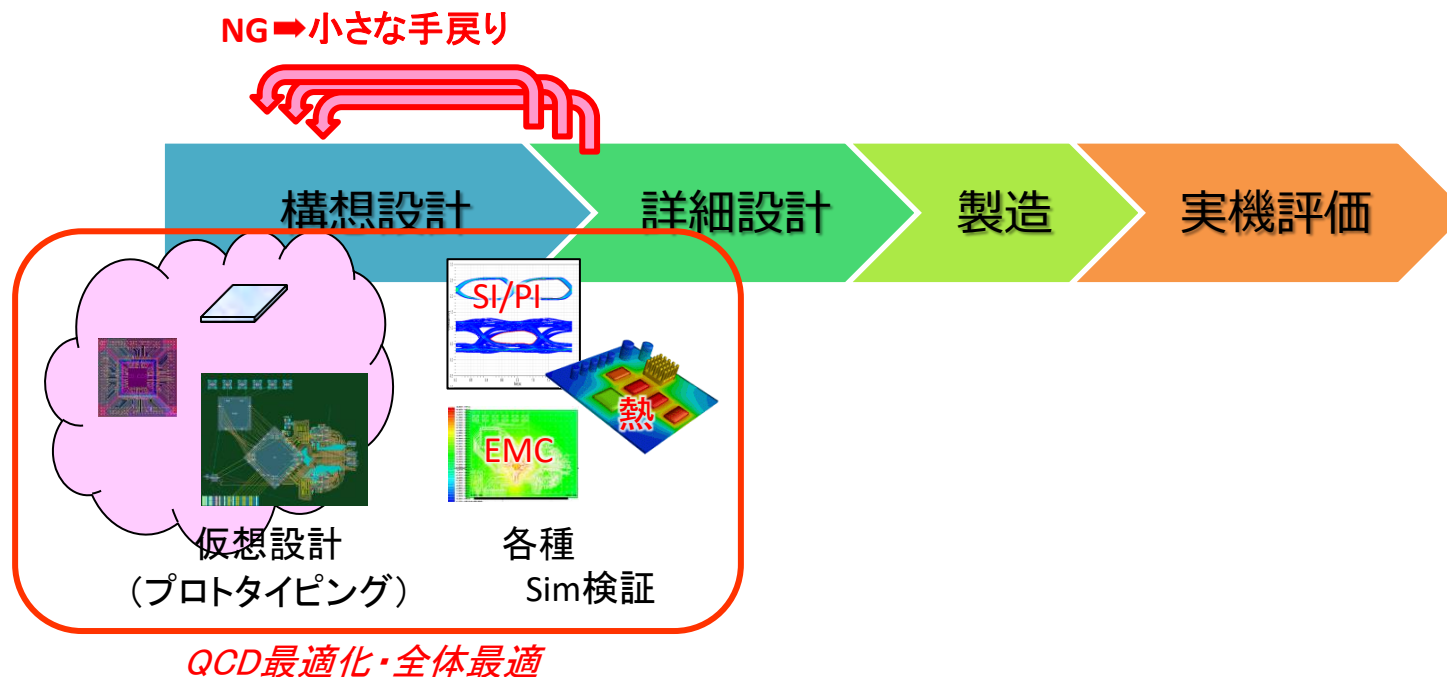
共通フォーマットを用いることで、CAD/EDA間のモデル連携効率化  
設計やシミュレーション検証を円滑化し、QCD最適化を実現する

# QCDの最大化を目指して ⇒ フロントローディング設計

QCDが最大化する形態を選択できるように、設計自由度が高い構想設計段階で検討を行いたい



# フロントローディングの課題



課題 1 : 技術領域によっては、Sim技術が確立していない

課題 2 : ゴール (最適化された状態) に到達できない

課題 3 : 構想段階での情報収集プロセス、分担が明らかでない

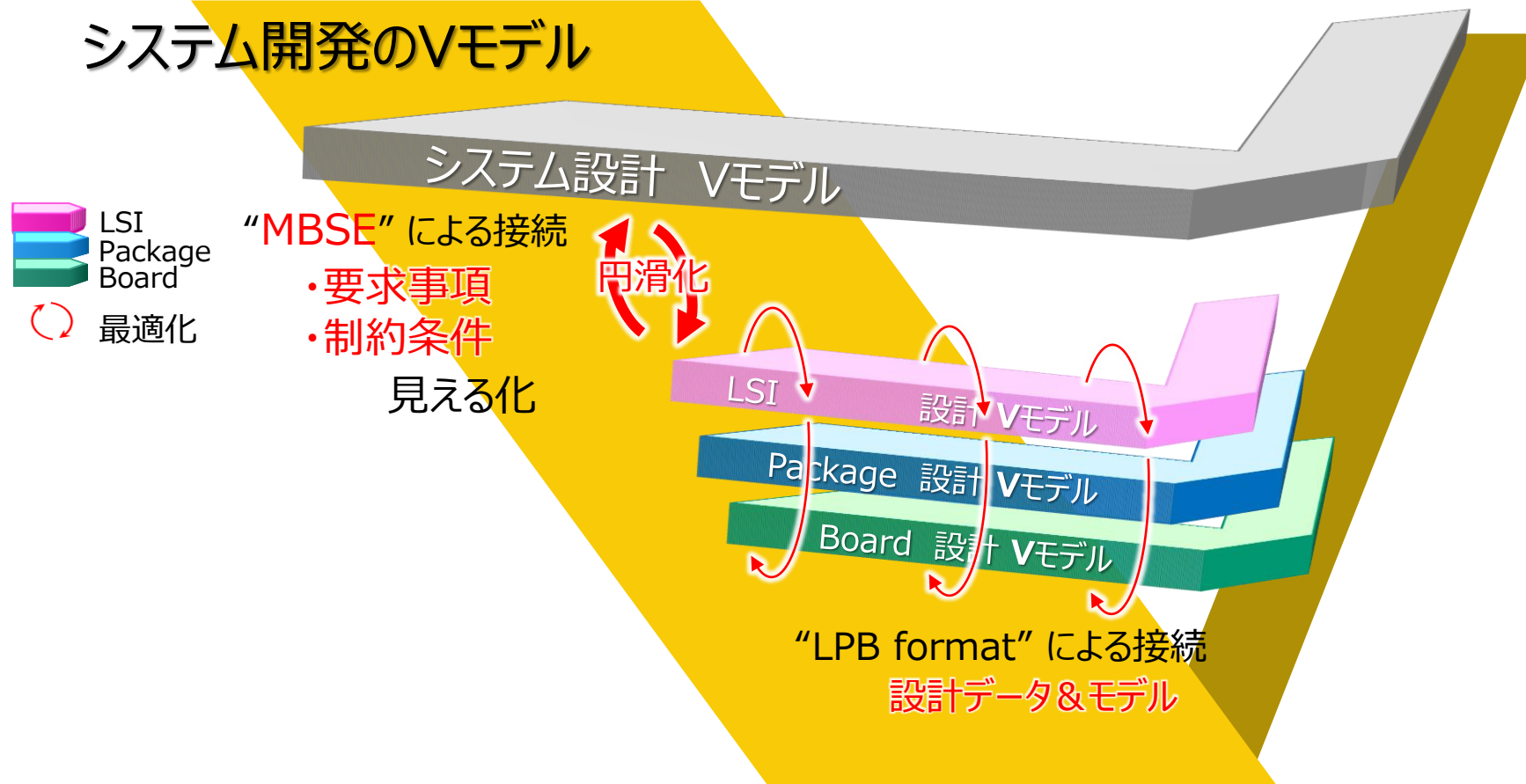
←本Workshopの狙い



# 23年度 フロントローディングWGで行ってきた議論

課題2：ゴール（最適化された状態）に到達できない

## システム開発のVモデル



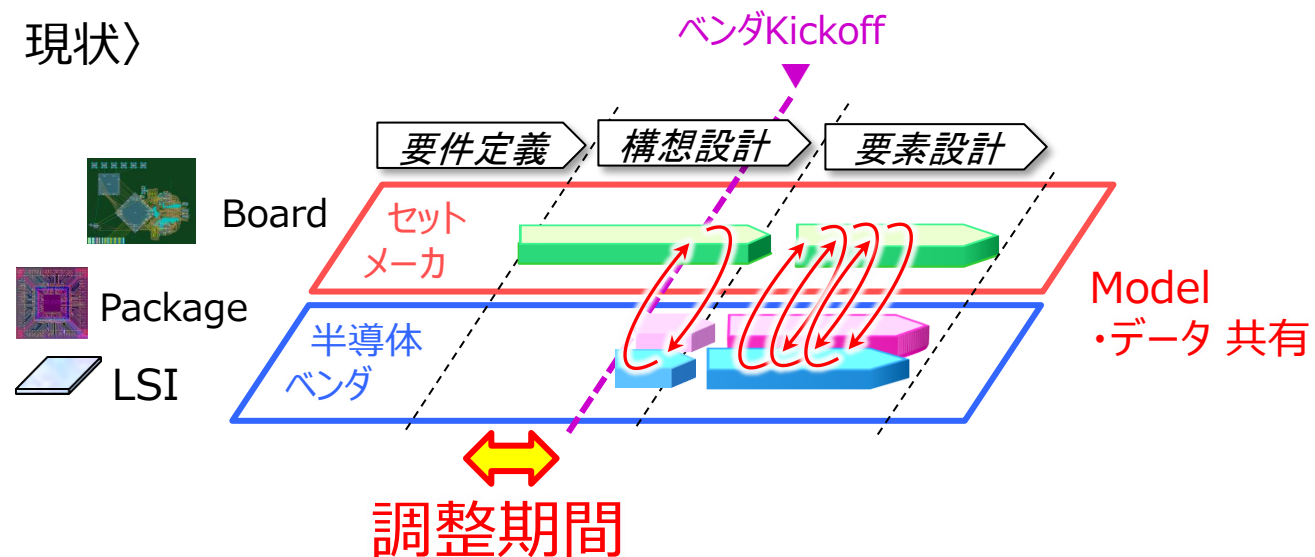
- ✓ 構想設計段階では要求事項も絶対ではなく、LPB形態とのすり合わせも必要
- ✓ LSI, Package, Boardの制約条件が明確でないと選択の範囲がわからない

要求事項 や 制約条件を  
システム設計と共有 (MBSE)

# 本Workshopの議論

## 課題 3 : 構想段階での情報収集プロセス、分担が明らかでない

〈ASIC開発フロー 現状〉



必要な情報を必要なタイミングで入手するための調整に時間がかかる

JEITA からフロントローディング検討フローの具体的な事例を示すことで  
構想設計段階で必要な情報[項目、粒度] のイメージを共有し、エコシステム内での流通を促す

# Power Integrity Frontloading

## MFPの画像処理基板をイメージして

JEITA 半導体 & システム開発技術SC  
システムフロントローディングWG