

2 ICモデル(IEC 62433シリーズ)を使った システムEMC検証方法の考察 ～IC直接放射とヒートシンクの干渉によるEMI (IEC 62433-3; ICEM-RE)～ 2.1 テストチップの設計とノイズモデリング

JEITA 半導体&システム開発技術サブコミッティ
システム・フロントローディングWG

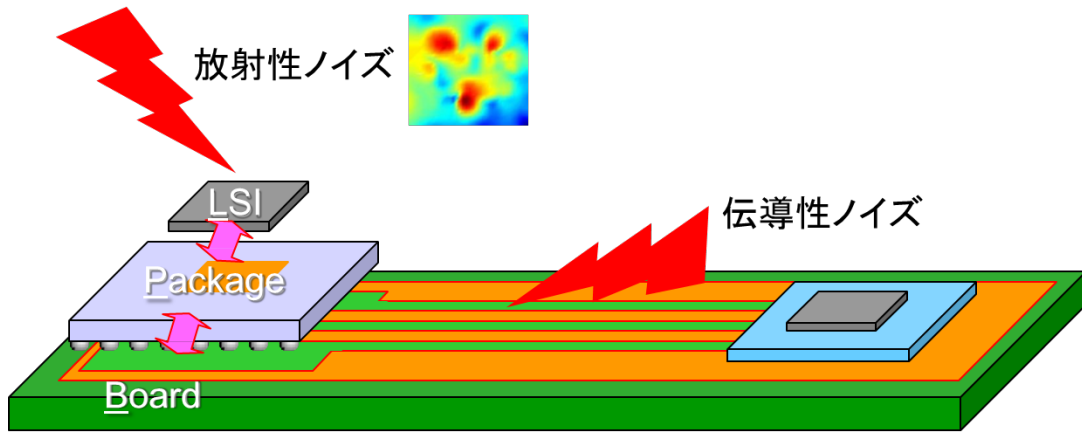
弘前大学 金本 俊幾



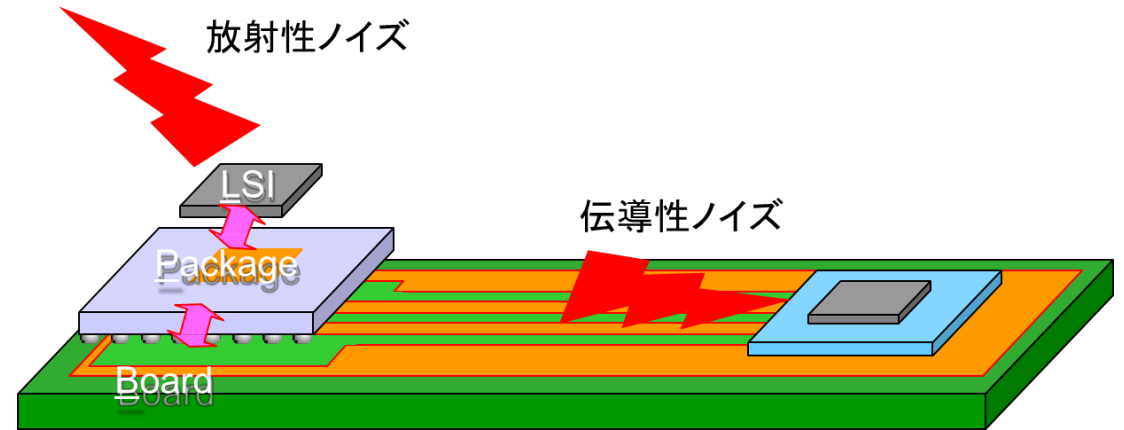
EMC と放射性ノイズ

- 電磁両立性(EMC: Electromagnetic Compatibility)

集積回路が発生するノイズの影響 ⇔ 集積回路が受けるノイズの耐性



EMI: Electro Magnetic Interference

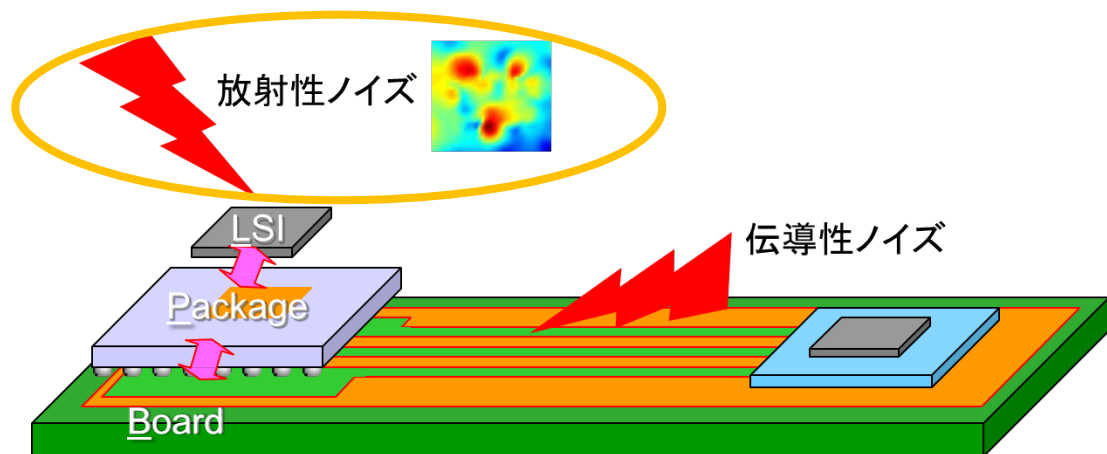


EMS: Electro Magnetic Sustainability

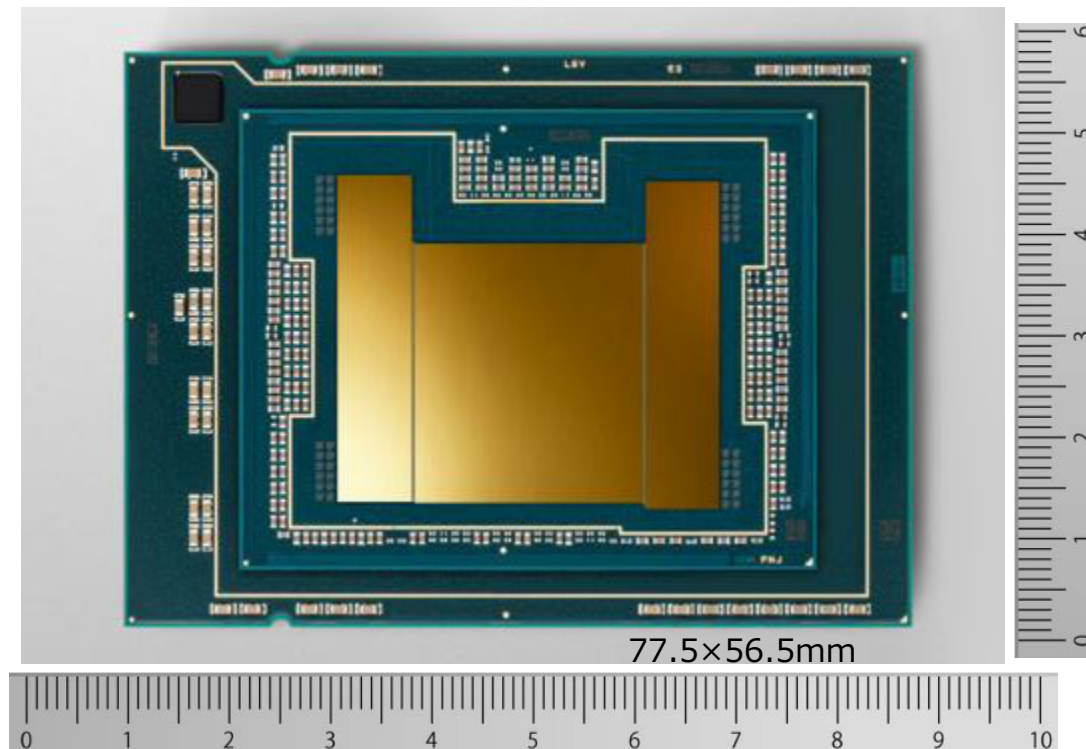
EMC と放射線ノイズ

電磁波									
電波					光			放射線	
VLF LF HF	HF VHF	UHF マイクロ波	10cm 3GHz	ミリ波 サブミリ波	赤外線	可視光	紫外線	エックス線	ガンマ線
波長 周波数	100m 3MHz	1m 300MHz	10cm 3GHz	1cm 30GHz	0.1mm 3THz	1000nm 300THz	10nm 30PHz	0.1nm 3EHz	

- 電磁両立性(EMC: Electromagnetic Compatibility)

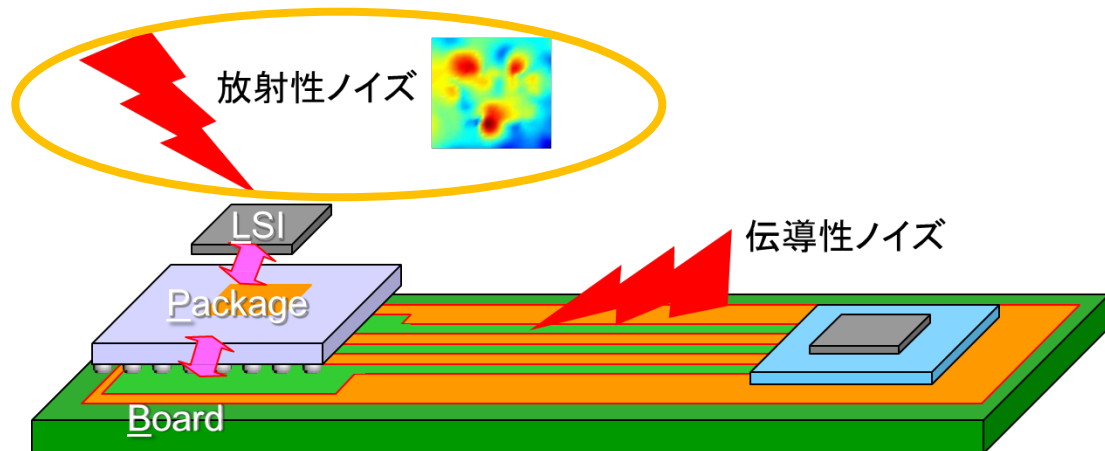


EMC: Electro Magnetic Interference



EMC と 放射性ノイズ

- 電磁両立性(EMC: Electromagnetic Compatibility)



EMC: Electro Magnetic Interference

3GHzの電磁波の波長は約10cm

→ 比誘電率4では5cm

→ 半波長は2.5cm、1/4波長は1.25 cm

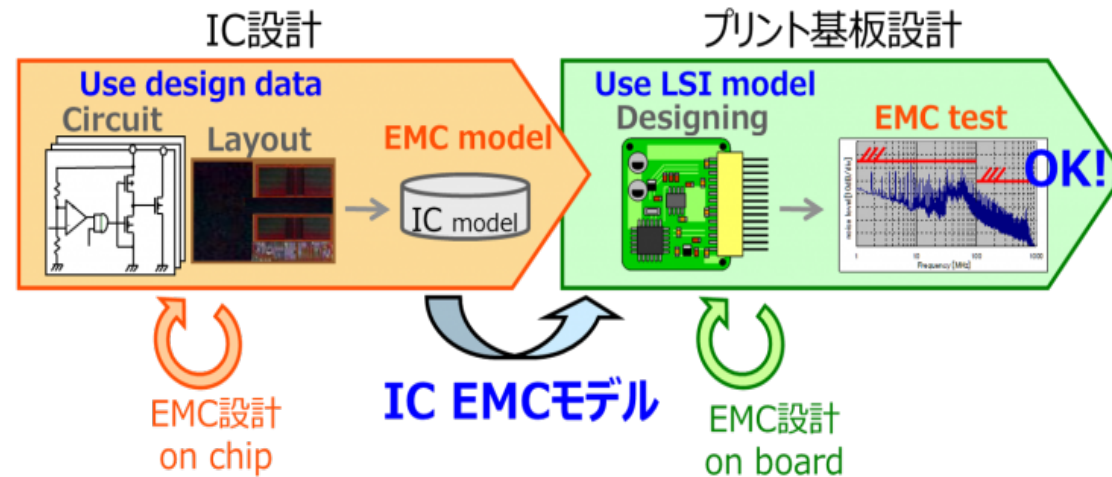


オンチップ/チップレット配線が
ノイズ放射のアンテナとして働く可能性

IEC 62433 とは

- EMC検証に関する集積回路モデリングの国際電気標準会議(IEC)規格

ICのEMCモデルを用いたプリント基板でのEMC設計



～メリット～

- ・ICのEMC性能を可視化 [on chip]
- ・プリント基板におけるEMC性能を予測、事前設計[on board]

ICのEMCモデルによりプリント基板でのEMC設計が容易となる

集積回路製品技術委員会/半導体EMC-SC

IEC 62433 とは

- 電磁両立性(EMC: Electromagnetic Compatibility) 検証に関する IC (Integrated Circuit) モデリングの国際電気標準会議(IEC)規格
- IC**E**M(Integrated Circuit Emission Model):
Models of integrated circuits for EMI behavioral simulation
- ✓ 他の機器に電磁妨害(EMI : Electro Magnetic Interference)を与えない
 - IEC 62433-2 : **C**onducted **E**missions modelling (**ICEM-CE**)
 - IEC 62433-3 : **R**adiated **E**missions modelling (**ICEM-RE**)

IEC 62433 とは

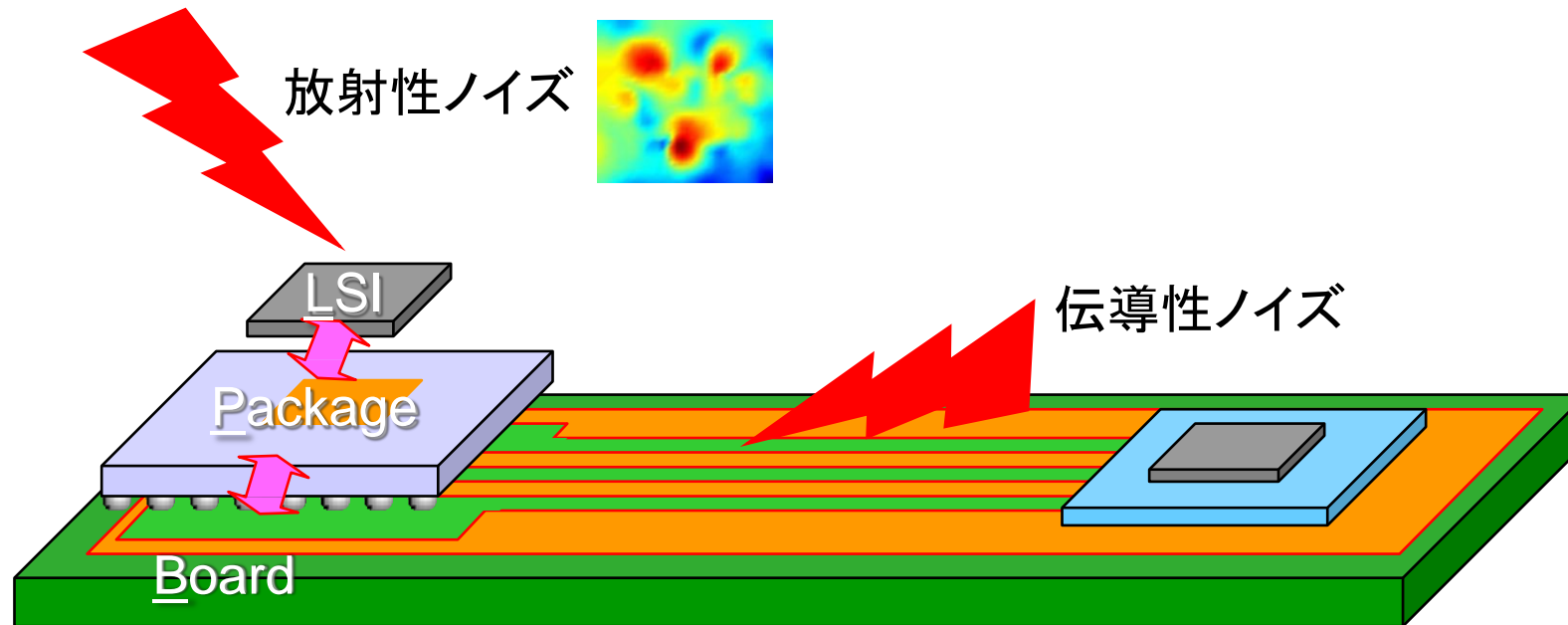
- 電磁両立性(EMC: Electromagnetic Compatibility) 検証に関する IC (Integrated Circuit) モデリングの国際電気標準会議(IEC)規格
- ICIM(Integrated Circuit Immunity Model):
Models of integrated circuits for RF immunity behavioral simulation
- ✓ 電磁妨害を受けても正常動作(EMS : Electro Magnetic Susceptibility)
IEC 62433-4 : Conducted Immunity modelling (ICIM-CI)
IEC 62433-5 : Radiated Immunity modelling (ICIM-RI) →未提案

IEC 62433 とは

- 電磁両立性(EMC: Electromagnetic Compatibility) 検証に関する IC (Integrated Circuit) モデリングの国際電気標準会議(IEC)規格
- ICIM(Integrated Circuit Immunity Model):
Models of integrated circuits for RF immunity behavioral simulation
- ✓ 電磁妨害を受けても正常動作(EMS : Electro Magnetic Susceptibility)
IEC 62433-6 : Conducted Pulse Immunity modelling (ICIM-CPI)

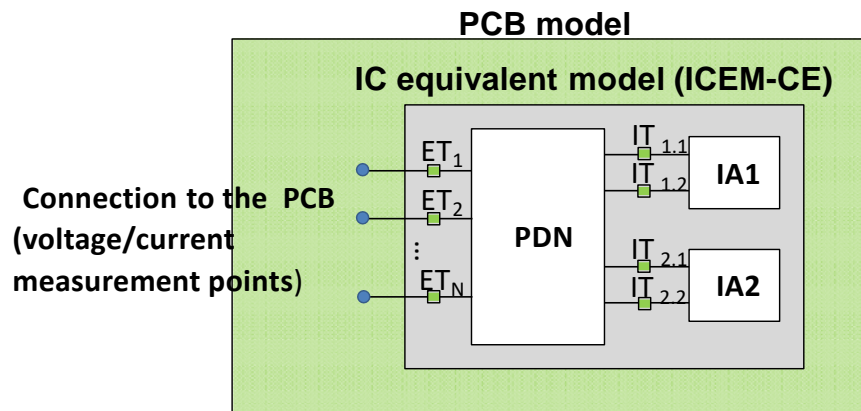
ICEM Models of integrated circuits for EMI behavioral simulation

- 目的: ICの伝導性および放射性ノイズ放出をモデル化すること
→他の機器に電磁妨害を与えない(許容範囲)ことを検証



IEC 62433-2 (ICEM-CE)

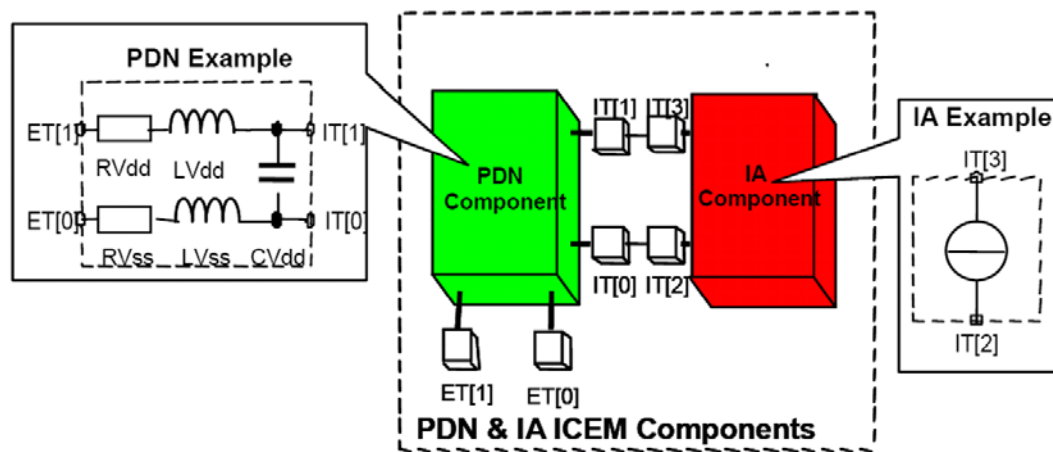
- 目的: ICの伝導性ノイズ放出をモデル化すること
- 概要: ICを以下の要素で表現
 - ✓ IA(Internal Activity): ICの内部動作。時間・周波数領域の電流・電圧源
 - ✓ PDN(Passive Distribution Network): 集中定数、分布定数、Sパラメータ等
 - ✓ IBC(Internal Block Coupling): 異電源間の結合等を表すマクロモデル



Chaimae Ghfiri, André Durier, Alexandre Boyer, Sonia Ben Dhia, Christian Marot.
"Construction of an Integrated Circuit Emission Model of a FPGA." APEMC, May 2016,
Shenzhen, China. pp. 402-405.

IEC 62433-3 (ICEM-RE)

- 目的: ICの放射性ノイズ放出をモデル化すること
- 概要: ICを以下の要素で表現
 - ✓ IA(Internal Activity): 放射のパワー(振幅と位相)を規定。
 - ✓ PDN(Passive Distribution Network): (主にパッケージの)LCで表現した



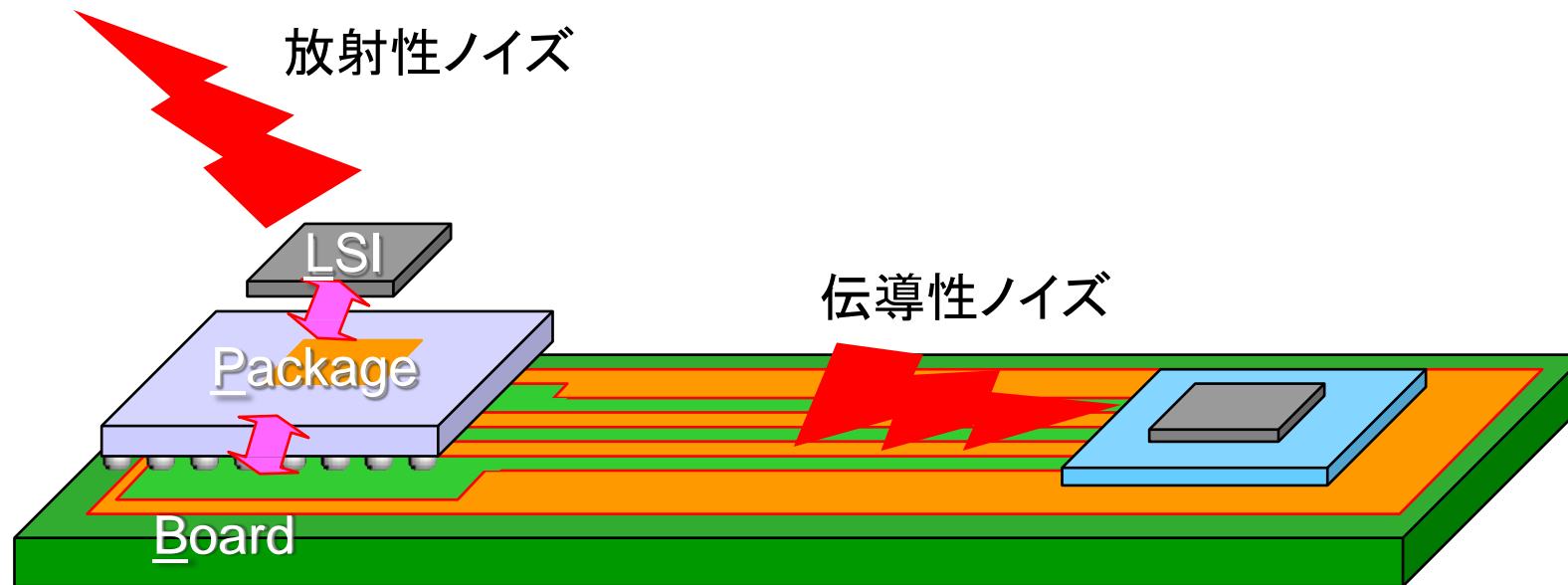
ダイポールアンテナの配置

→ 実測 or IEC 62433-2 ベースの
抽出 ⇒ 設計データからのモデリング

Lafon, Frederic & Ramanujan, Abhishek. (2014), "IEC 62433-3: ICEM-RE, a new standard for emissions sources description with XML format and implementation within CST". 10.13140/2.1.3179.9684.

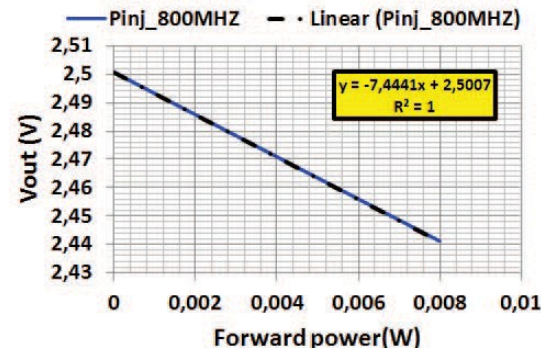
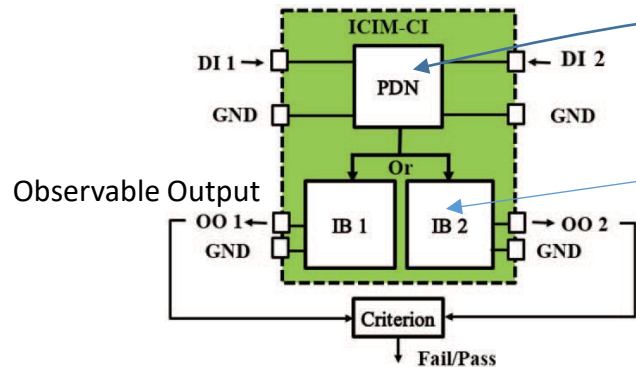
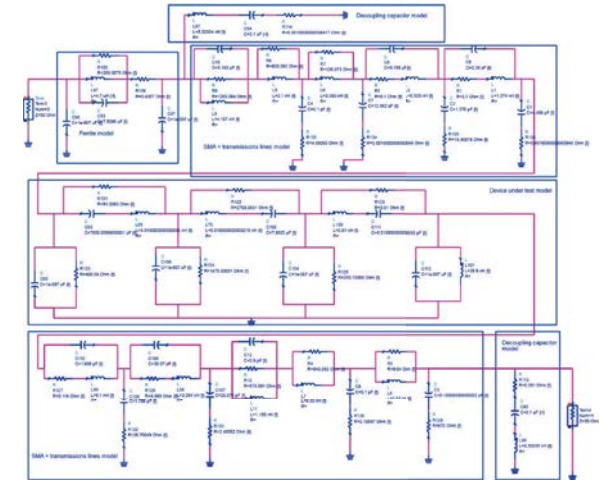
ICIM Models of Integrated Circuits for RF Immunity behavioral simulation

- 目的: ICの伝導性および放射性ノイズ耐性をモデル化すること
→ 電磁妨害を受けても正常動作することを検証



IEC 62433-4 (ICIM-CI)

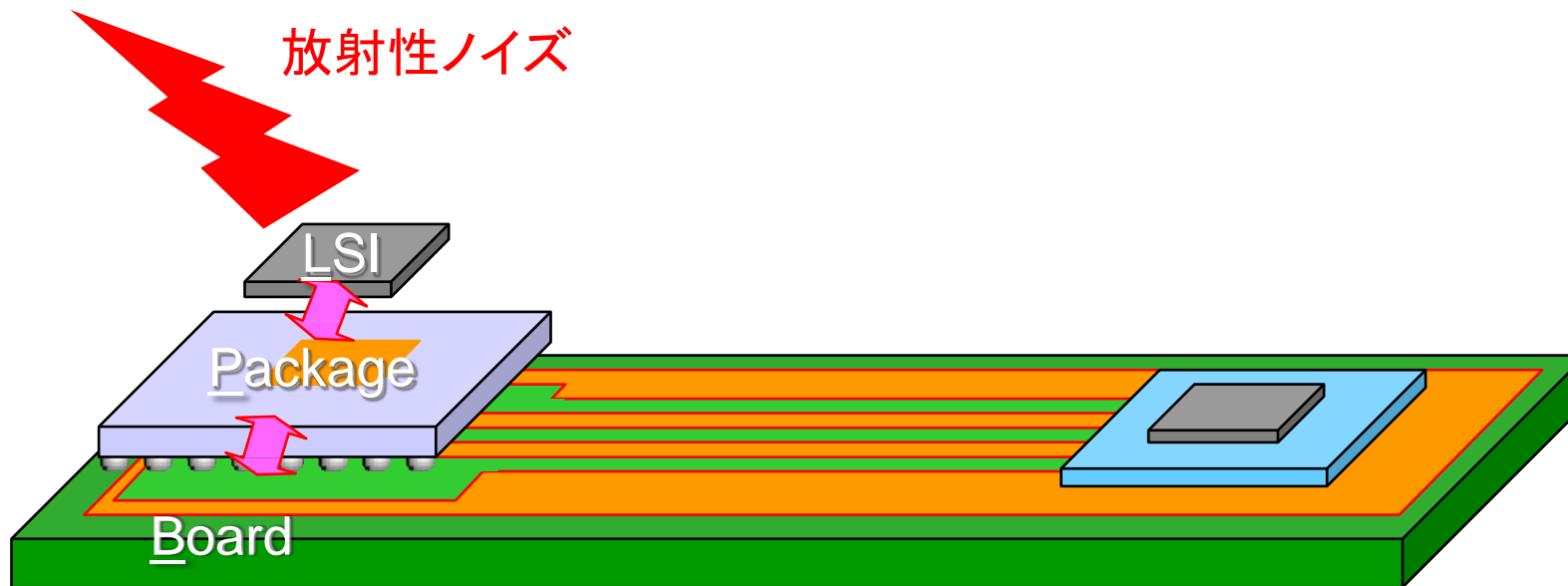
- 目的: ICの伝導性ノイズ耐性をモデル化すること
- 概要: ICを以下の要素で表現
 - ✓ IB(Immunity Behaviour): ノイズ印加に対する出力の応答を表す関数
 - ✓ PDN(Passive Distribution Network): 集中定数、分布定数、Sパラメータ等
 - ✓ IBC(Internal Block Coupling): 異電源間の結合等を表すマクロモデル



S. H. Airieau, T. Dubois, G. Duchamp and A. Durier, "Multiport ICIM-CI modeling approach applied to a bandgap voltage reference," 2016 International Symposium on Electromagnetic Compatibility – EMC EUROPE, Wroclaw, 2016, pp. 526–531.

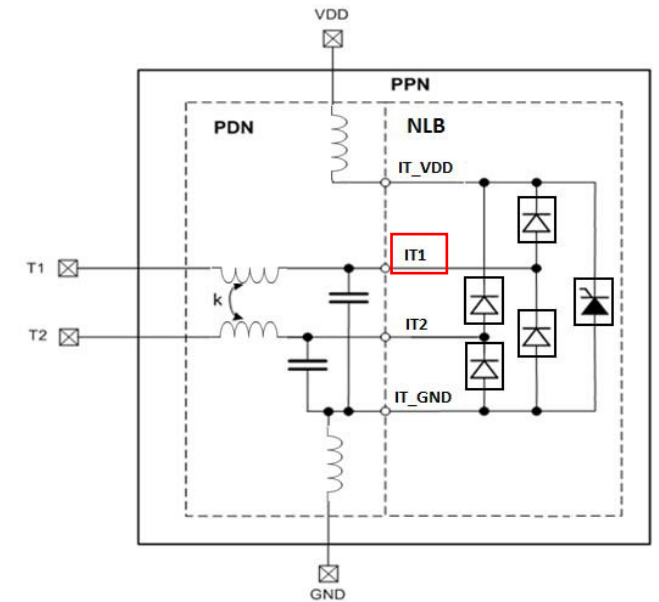
IEC 62433-5 (ICIM-RI)

- 目的: ICの放射ノイズ耐性をモデル化すること
- 概要: (未定)

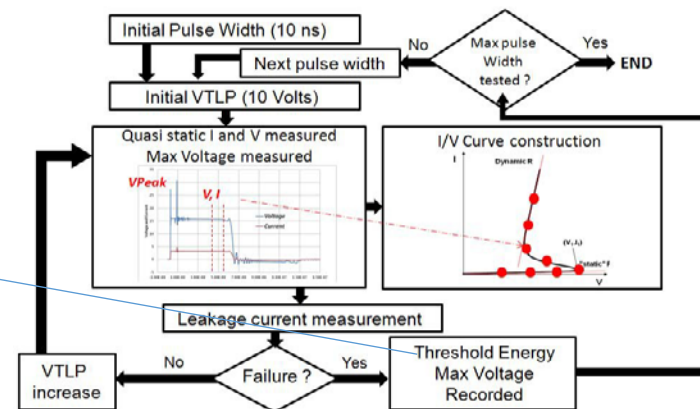
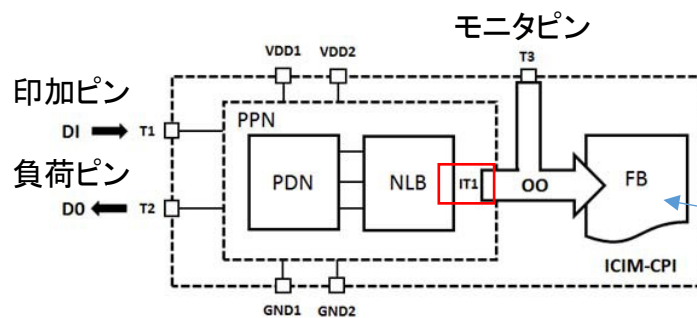


IEC 62433-6 (ICIM-CPI)

- 目的: ICの伝導パルス性ノイズ耐性をモデル化
- 概要: ICを以下の要素で表現 (↑ ESD耐性)
 - ✓ FB(Failure Behaviour): ESD印加に対する挙動
 - ✓ PDN(Passive Distribution Network):集中定数、分布定数、Sパラメータ等
 - ✓ NLB(Nonlinear Block): ESD保護ダイオードなどの非線形素子回路



PPN: Pulse Propagation Network



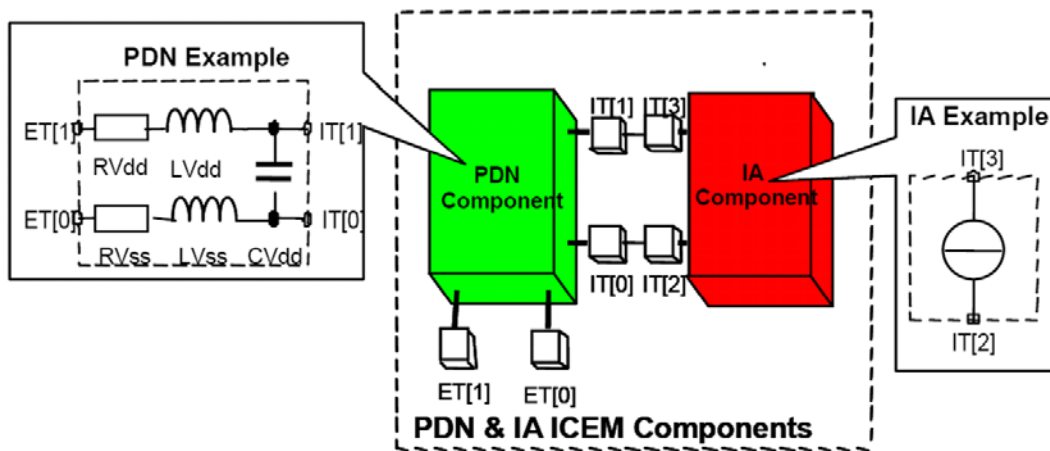
A. Durier, J.L. Levant, P. Fernandez-Lopez, C. Marot, " ICIM-CPI : Integrated circuits immunity model : Conducted pulse immunity Description, extraction and example" in the 2018 Joint IEEE International Symposium on Electromagnetic Compatibility & Asia-Pacific Symposium on Electromagnetic Compatibility, Singapore May 2018

IEC 62433-3 (ICEM-RE)

- 目的: ICの放射性ノイズ放出をモデル化すること
- 概要: ICを以下の要素で表現
 - ✓ IA (Internal Activity): 放射のパワー(振幅と位相)を規定。
 - ✓ PDN (Passive Distribution Network): (主にパッケージの)LCで表現した

ダイポールアンテナの配置

→ 実測 or IEC 62433-2 ベースの
抽出 ⇒ 設計データからのモデリング



Lafon, Frederic & Ramanujan, Abhishek. (2014), "IEC 62433-3: ICEM-RE, a new standard for emissions sources description with XML format and implementation within CST". 10.13140/2.1.3179.9684.

IEC 62433-3 (ICEM-RE)

30～1,000 MHz 用半波長共振ダイポールアンテナ

→ エlement(アンテナ)、付属回路(整合部)、送受信部にモデル化

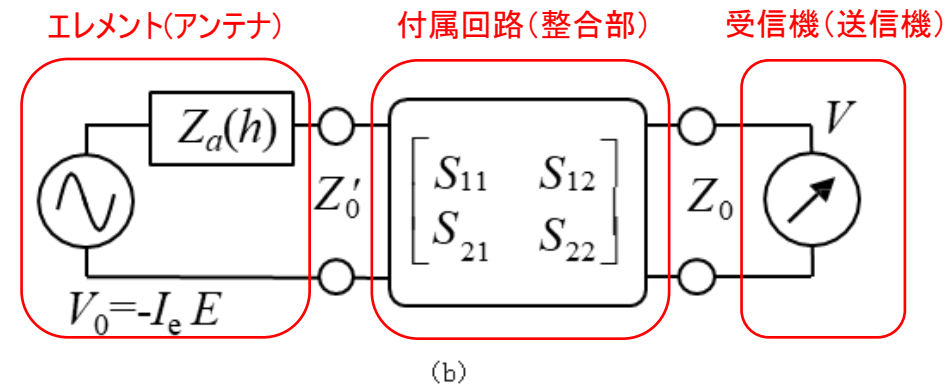
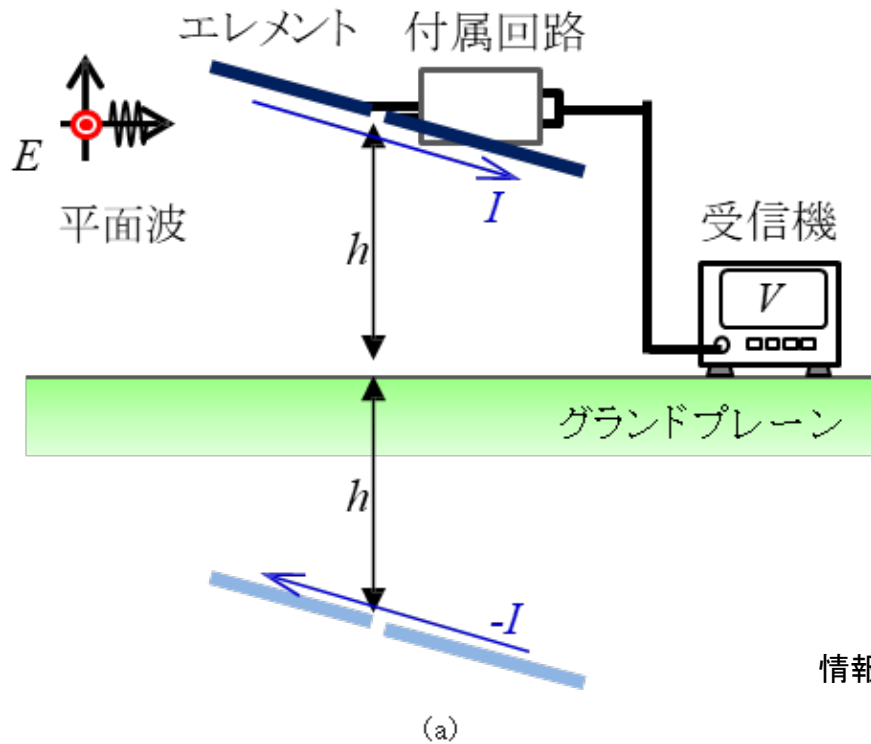


図3 ダイポールアンテナの等価回路表現
(a) グラウンドプレーン上のダイポールアンテナ、(b) 等価回路

情報通信研究機構研究報告 Vol. 62 No. 1 2-5-2ダイポールアンテナの較正

IEC 62433-3 (ICEM-RE)

アンテナを意図して設計された送信部 + 整合部

→ 出力にアンテナのインピーダンス相当の抵抗を接続して電力を求める

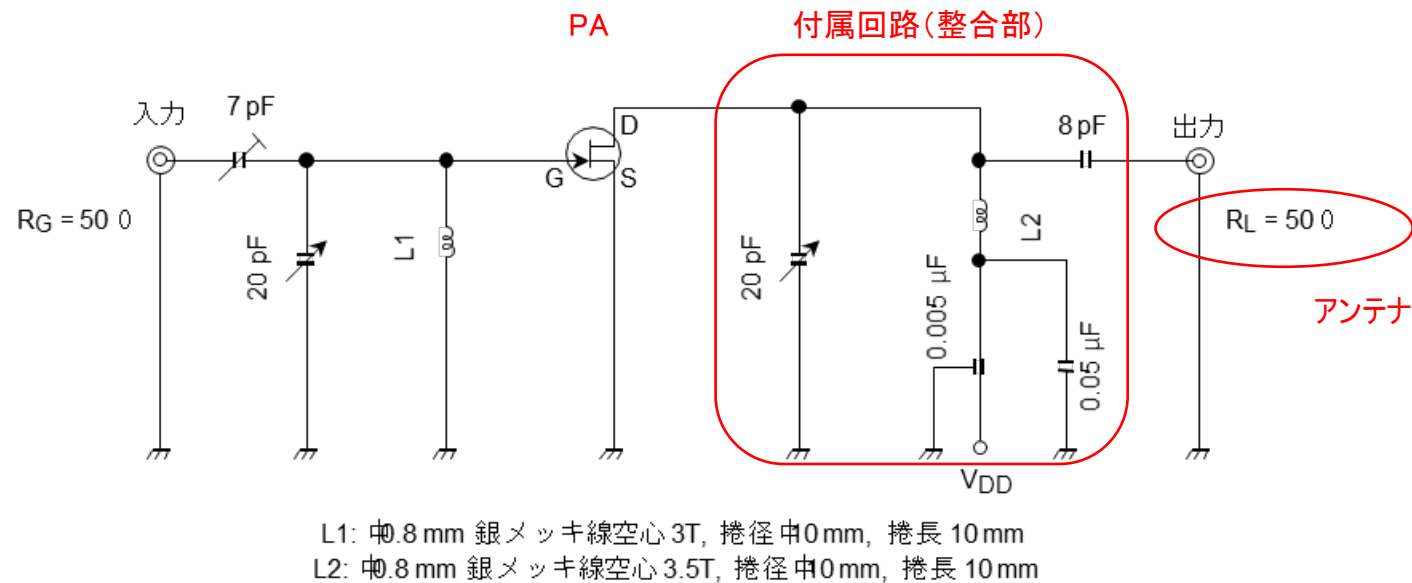


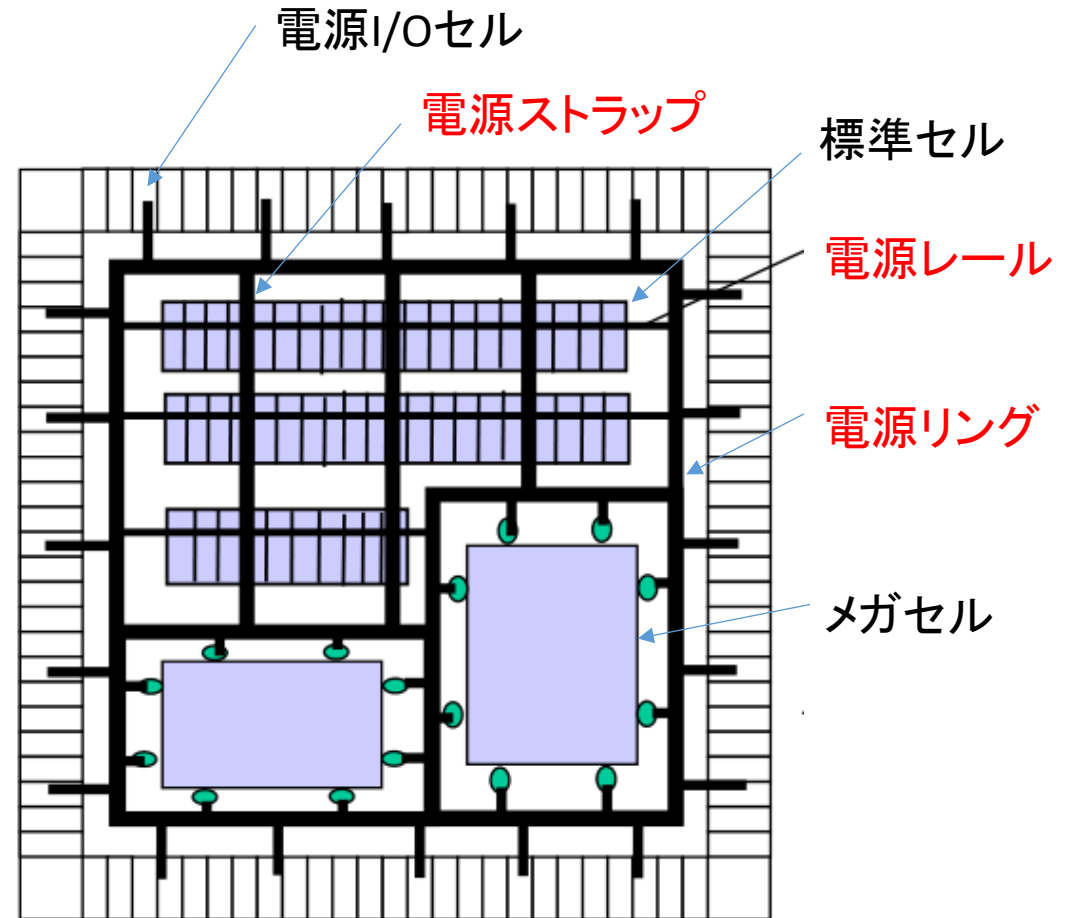
図1 100 MHz 電力利得および雑音指数測定回路

東芝トランジスタシリコンN チャンネル接合形 2SK192A データシート

IEC 62433-3 (ICEM-RE)

オンチップPDNは？

→アンテナとなる配線に対し、



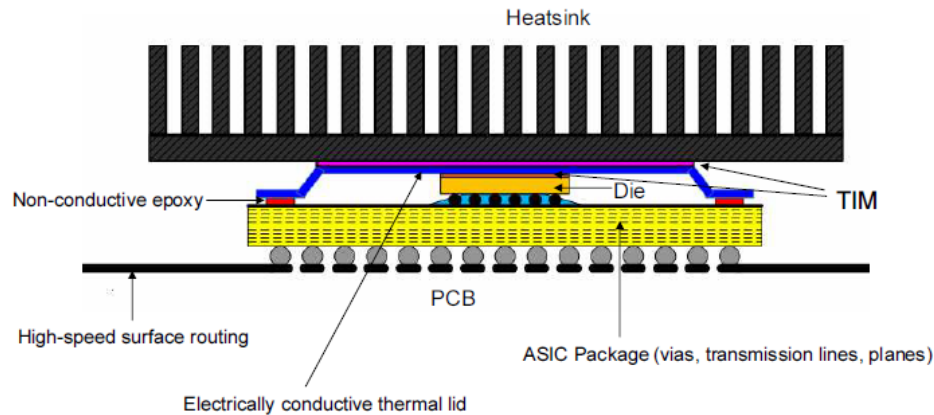
👉 ヒートシンクが励振に加わる可能性

J.Yu, P.Sochoux, A.Bhobe, F.Centola, "Heatsink Design Flow for EMC," CISCO, Feb.6, 2008, pp.1-27.

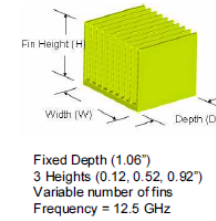
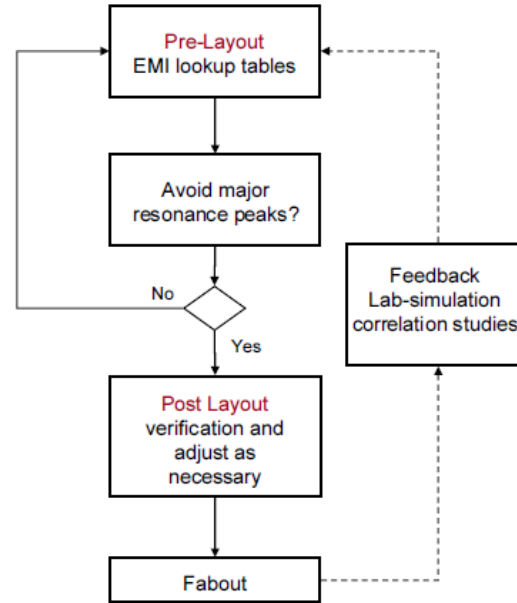
Motivation

- Heatsinks are large conductive objects, typically ungrounded, and placed above ASICs or other ICs
- They may pick up and enhance radiation
- With today's SerDes line rates, wavelength sizes in the system are now comparable to heatsink sizes

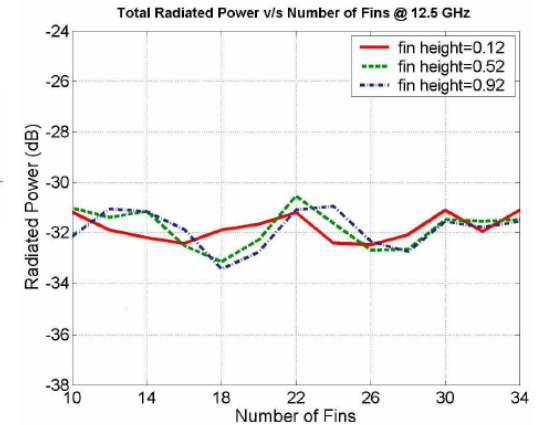
EMI and Heatsinks



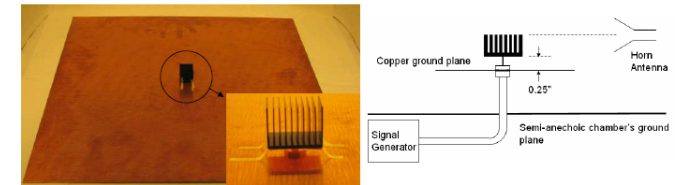
Heatsink Design Flow



EMI Plots

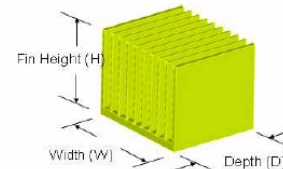
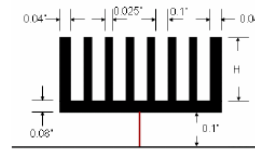


Correlation with Lab



- Validate the accuracy of the Microstripes™ software
- The heat sink was excited at discrete frequencies ranging from 1 GHz to 15 GHz in steps of 500 MHz
- The resulting field strength was measured using a Spectrum Analyzer

Heatsink

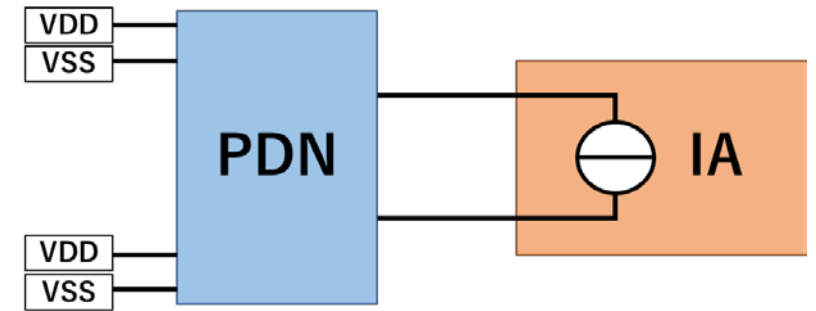


- Some heatsink dimensions remain constant
- 3 other dimensions may vary: Height, Depth, and Width (number of fins)

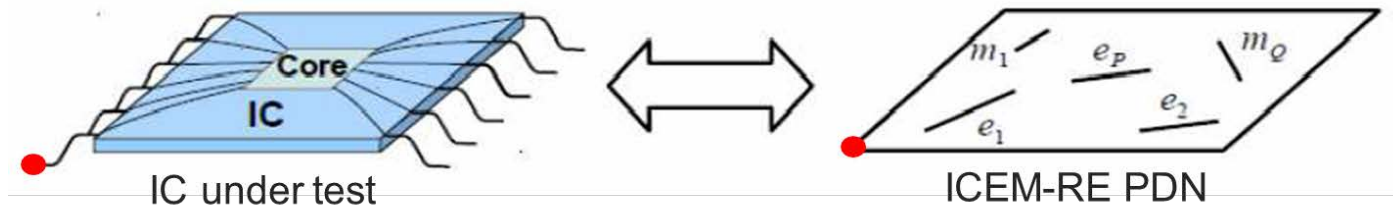
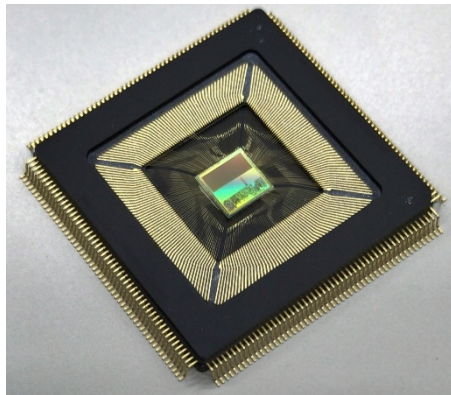
IEC62433-3 (ICEM-RE) の規定に沿った、解析モデル導出を目的とするTEG（放射TEG）の設計

- PDN (Passive Distribution network) は放射アンテナモデルを含む、チップ/パッケージの受動素子網

IA (Internal Activity) はアンテナへの給電部



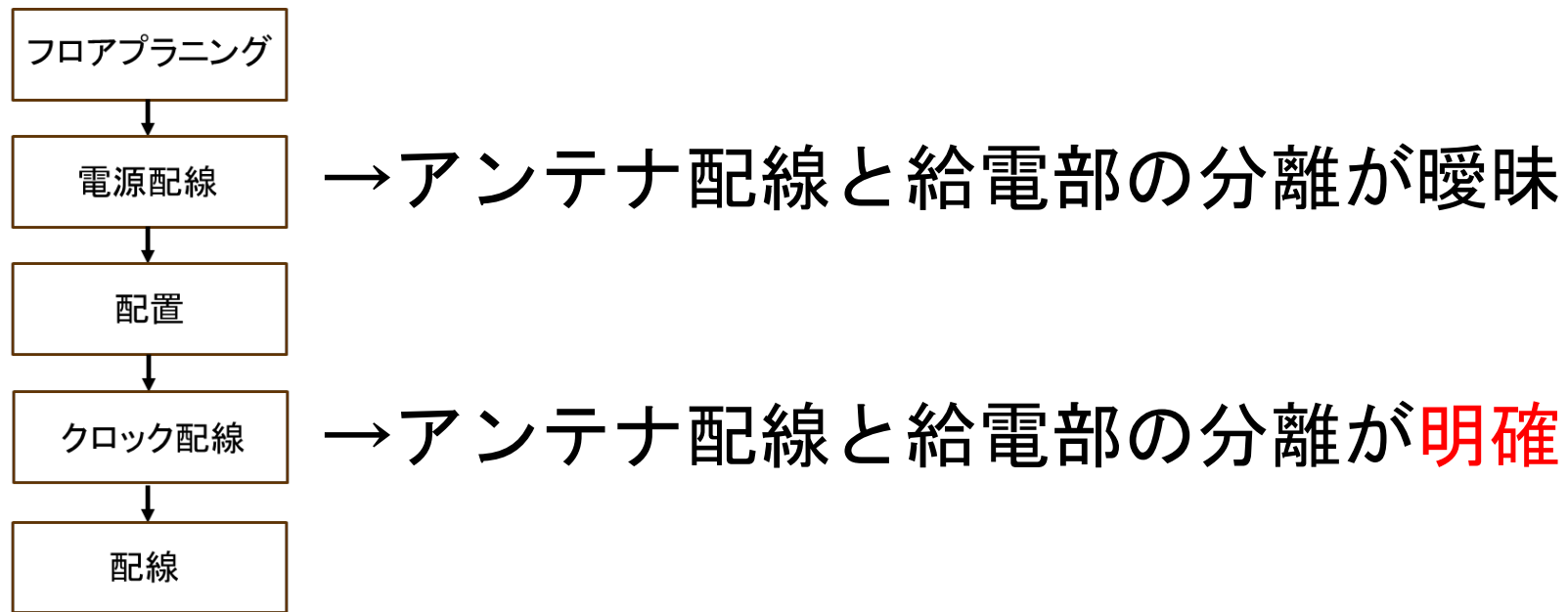
ICEM-RE モデルの構造



ICEM-RE TEG

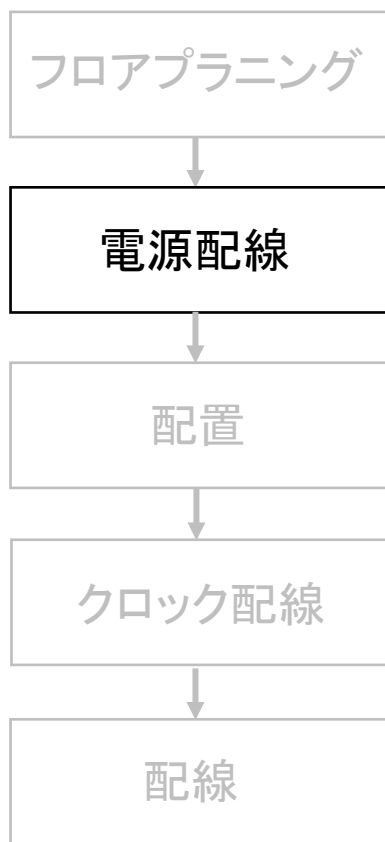
アンテナとなる配線と給電部を分離

→実測に基づくシミュレーションモデル(IA, PDN)を構築



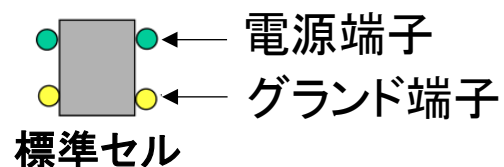
レイアウト設計フロー

(電源配線工程)

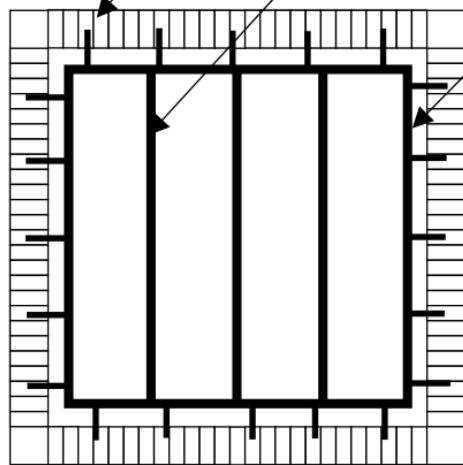


レイアウト設計フロー

電源配線: モジュール*の電源端子と電源I/Oセル間を配線する工程

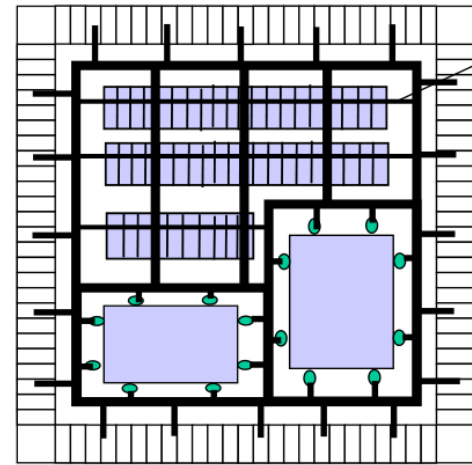


電源I/Oセル 電源ストラップ



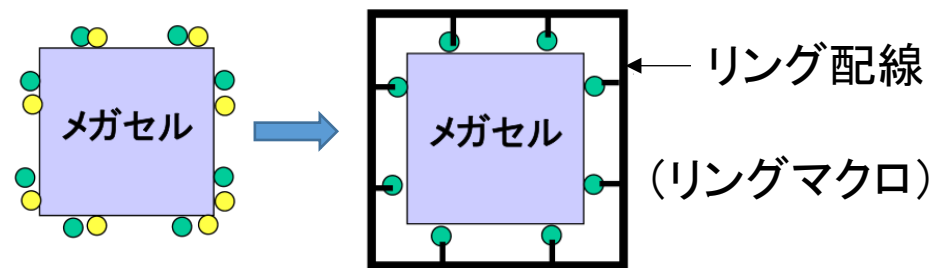
電源リング

配置



電源レール

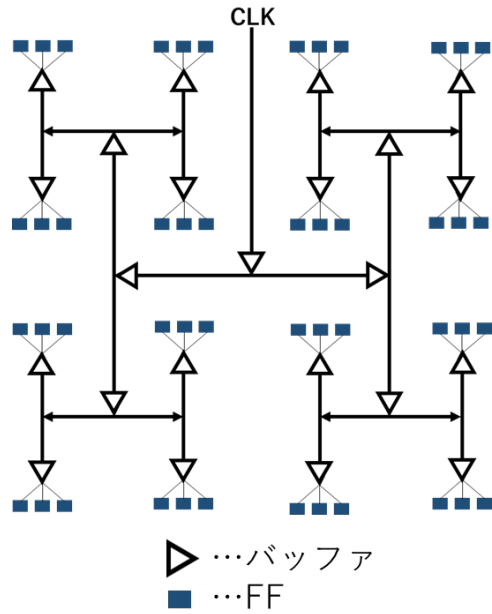
(単純化のため
グランド配線を省略)



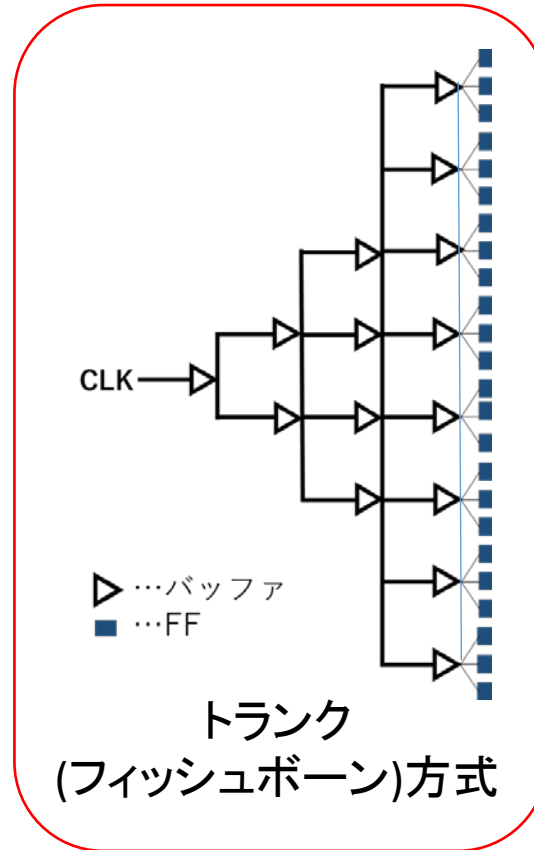
*モジュール: 標準セル、メガセルや階層ブロック

ICEM-RE TEG

トランク方式クロック分配を模擬



ツリー方式



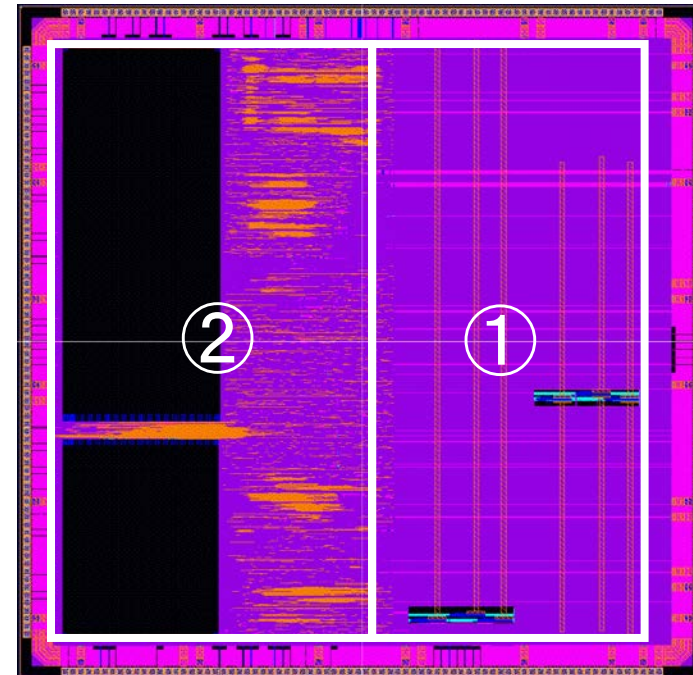
試作チップの構成

① ICEM-RE TEG

→モデル構築

② プロセッサTEG

→ツリー方式クロック、
電源網への展開

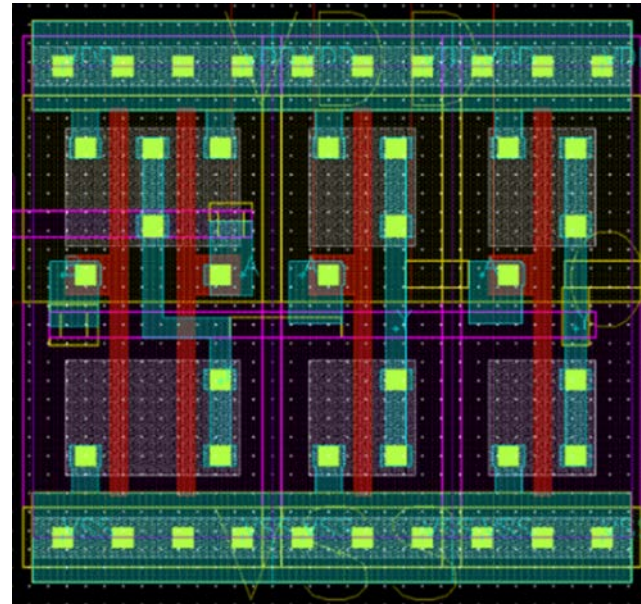
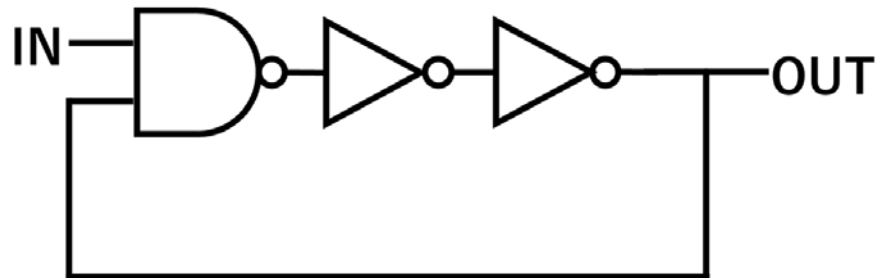


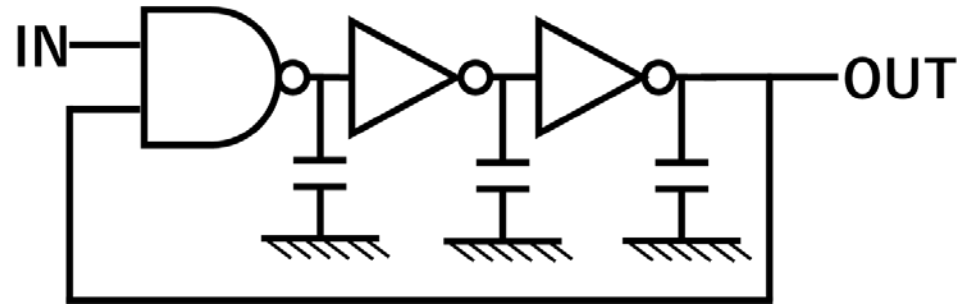
5mm

(180nm 5層配線 CMOSプロセス)

- アンテナ部は、アンテナ本体に入力する電力の大きさと周波数スペクトルの異なる以下の3種類
 - (1) 高周波発振部＋整合部＋アンテナ本体
 - (2) 低周波発振部＋整合部＋アンテナ本体
 - (3) 低周波発振部＋アンテナ本体
- 整合部において、トランク方式のクロック分配網を模した回路でアンテナにパワーを供給

- 発振部にはリングオシレータを採用
- 高周波と低周波のバリエーション
→低周波は、リングオシレータ各段に容量を付加

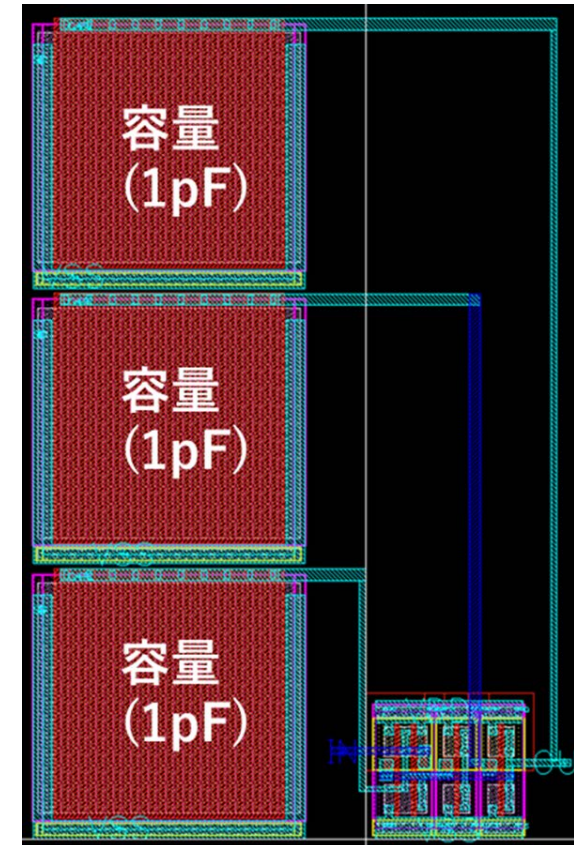




発振周波数 (シミュレーション値)

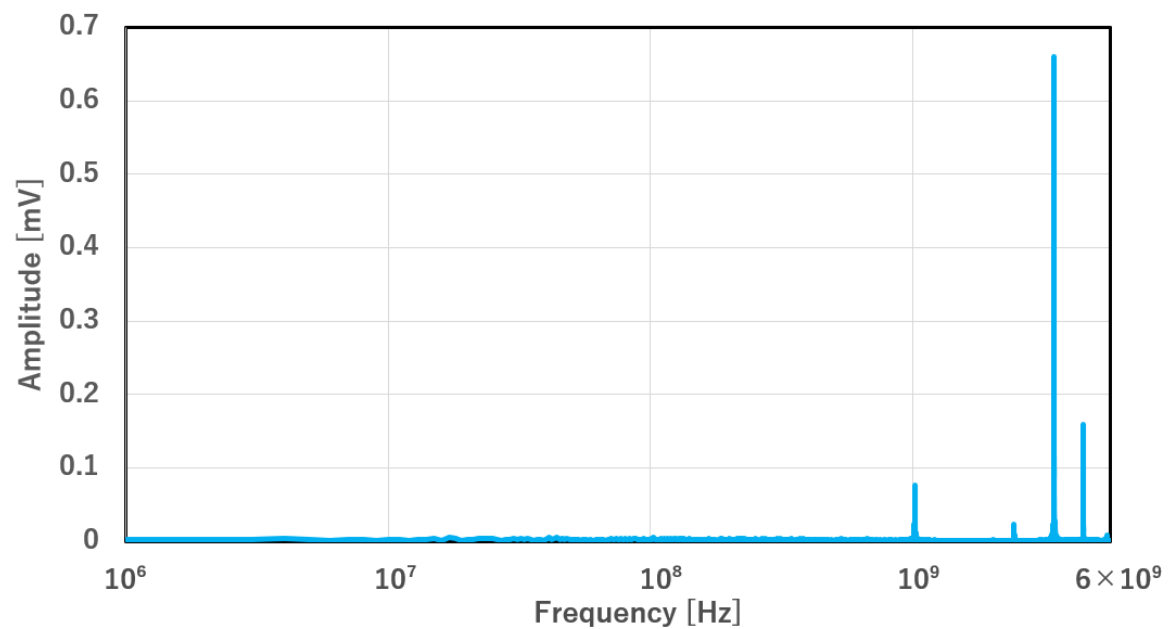
高周波では3.64GHz

低周波では66MHz

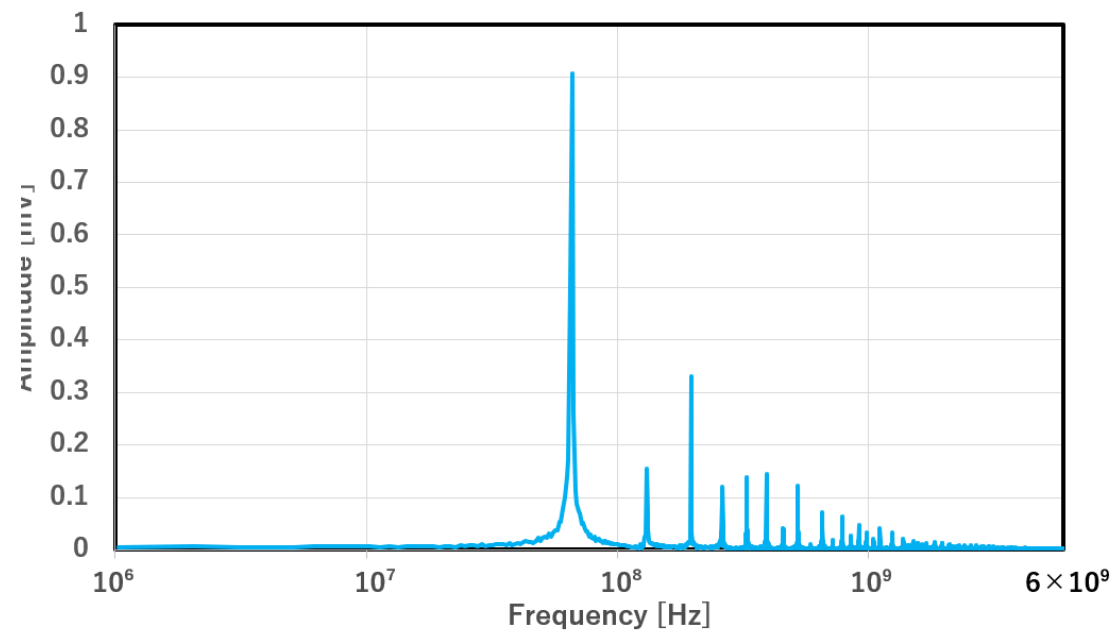


周波数スペクトル

高周波



低周波

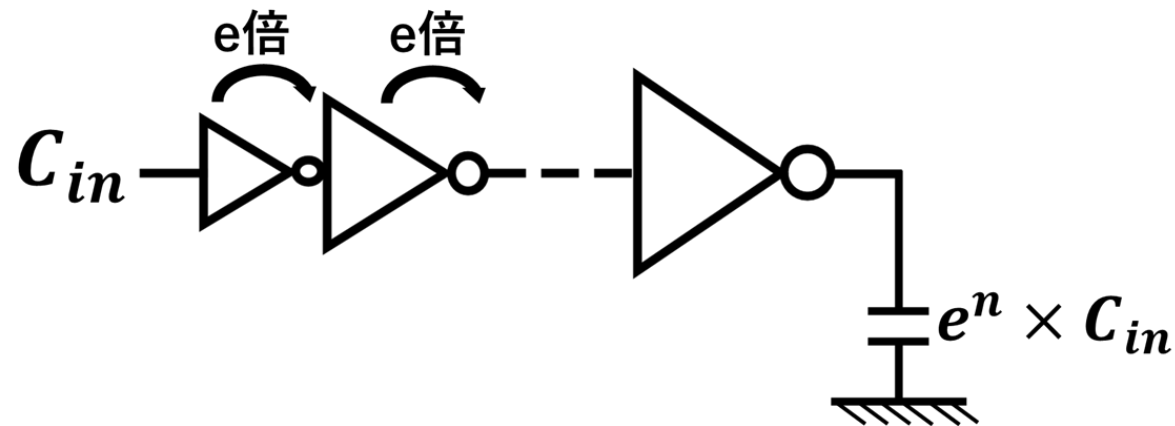


TEG設計～整合部～

- 信号のインピーダンスを整合し、アンテナの放射効率を上げることが目標

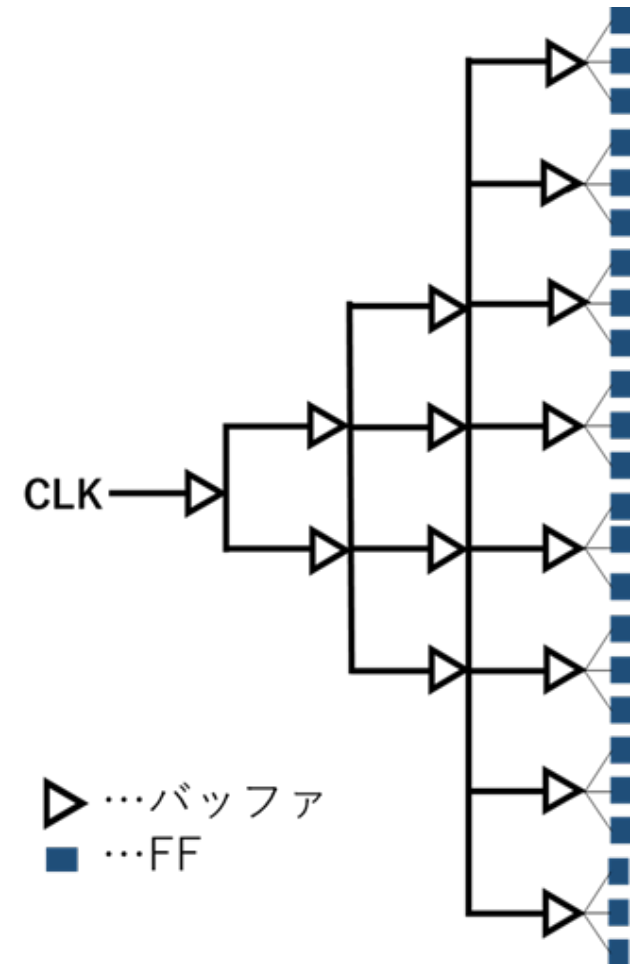
→インバータ列の総遅延時間を最小にするe倍の定理

カスケード接続するインバータのゲート幅(w)をe倍にしていく



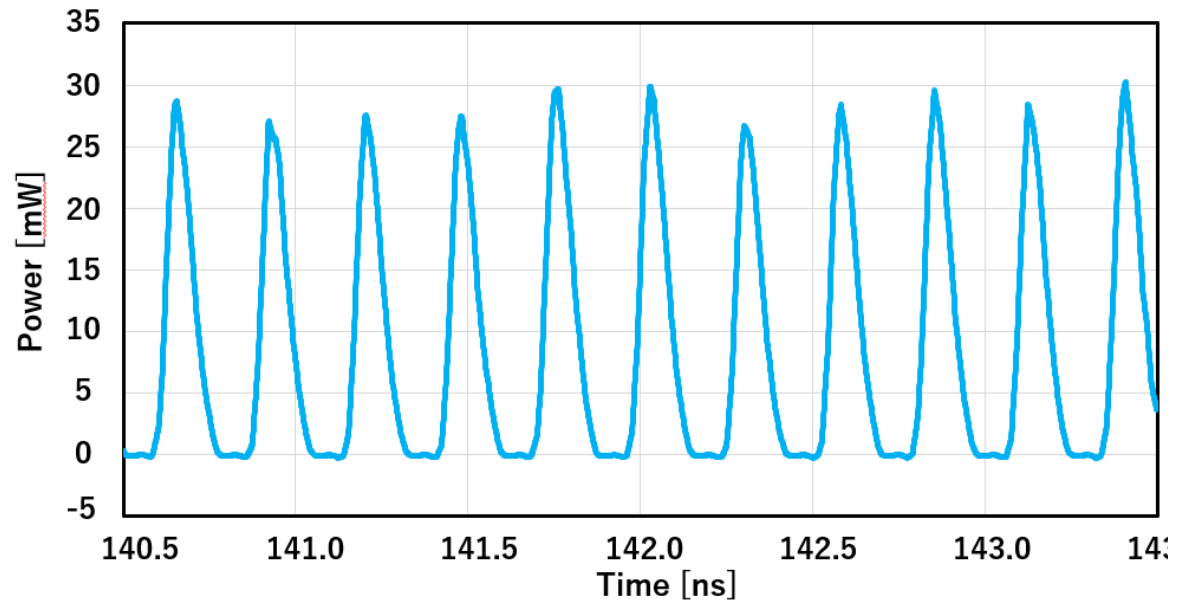
TEG設計～整合部～

- それぞれの次段において
e倍個並列に接続することで、ゲート幅
(w)のパラメータをe倍にする
(ここでは、 $e=2$ とする)
- 1段～8段まで構築
→初段のインピーダンス : $3k\Omega$
最終段のインピーダンス : 44Ω
約128分の1

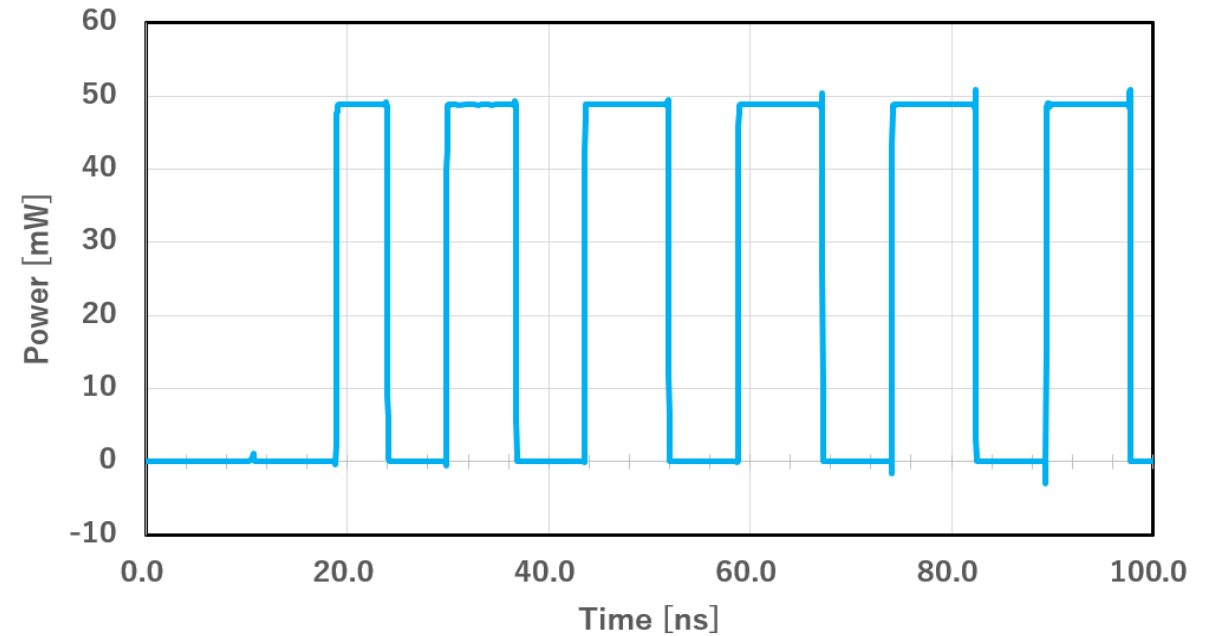


整合部電力

高周波

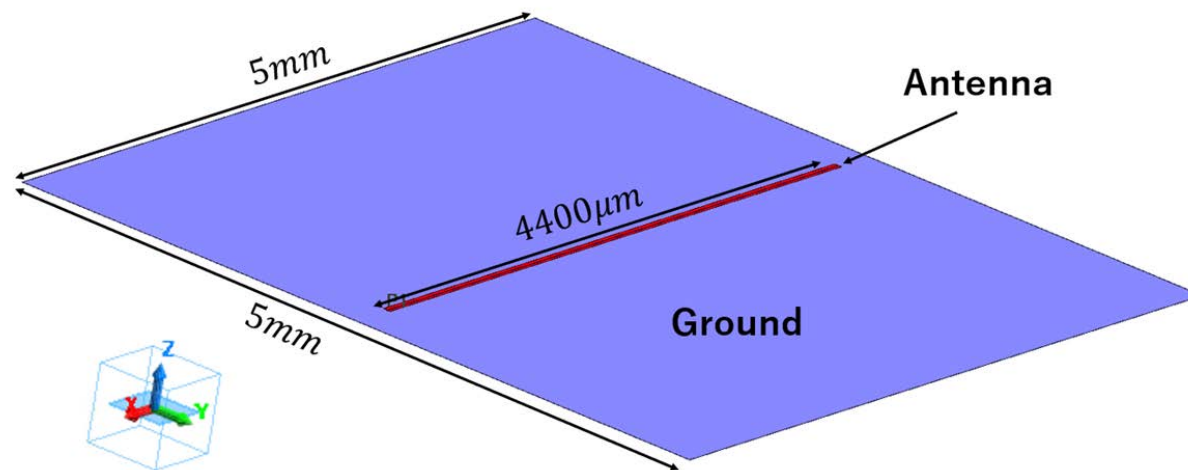


低周波



TEG設計～アンテナ本体～

- 最上位層 (M5) の配線： トランク方式のクロック幹線を想定
 - 形状：幅 $35\ \mu\text{m}$ ×長さ $4400\ \mu\text{m}$ ×厚さ $0.99\ \mu\text{m}$
- シミュレーションの結果からリターンロス小
→ 実測に見合う放射強度が得られる見通し



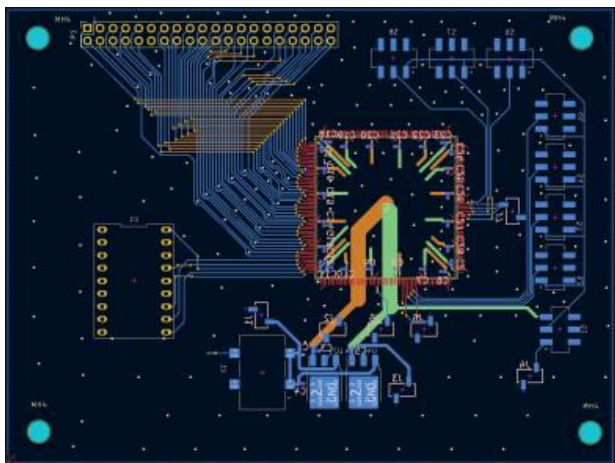
TEG設計～設計まとめ～

	出力	電圧(V)	発振周波数 (Hz)	振幅(mV)
(1)	発振部	256 μ	3.64G	512
	整合部	15.9m	3.64G	604
(2)	発振部	257 μ	66.0M	609
	整合部	35.8m	66.0M	905

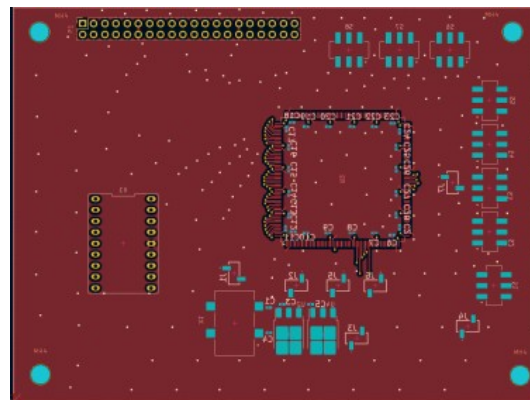
- (1) 高周波発振部＋整合部＋アンテナ本体
- (2) 低周波発振部＋整合部＋アンテナ本体
- (3) 低周波発振部＋アンテナ本体

* (3)におけるアンテナは、(2)低周波発振部に直結

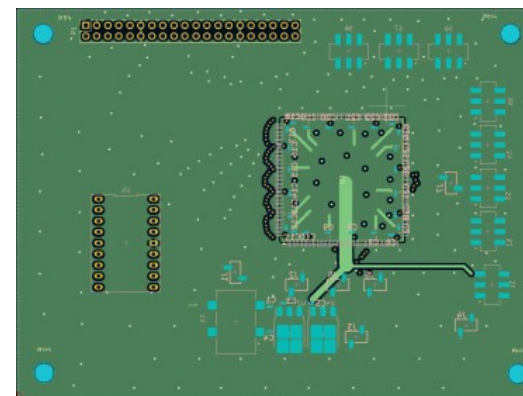
TEG設計～設計まとめ～



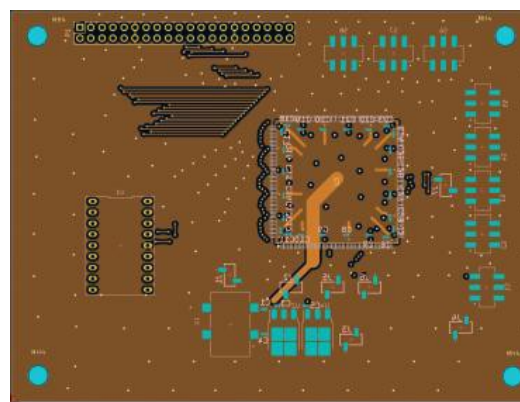
評価ボード



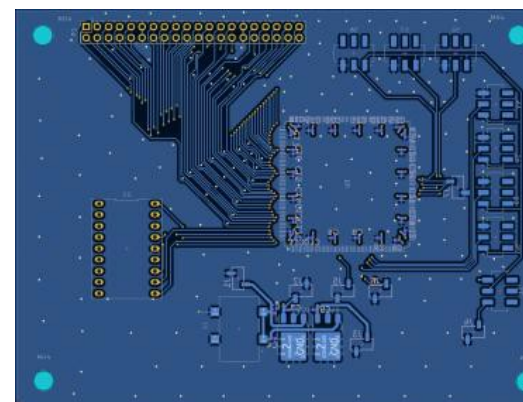
1層レイアウト



2層レイアウト



3層レイアウト



4層レイアウト

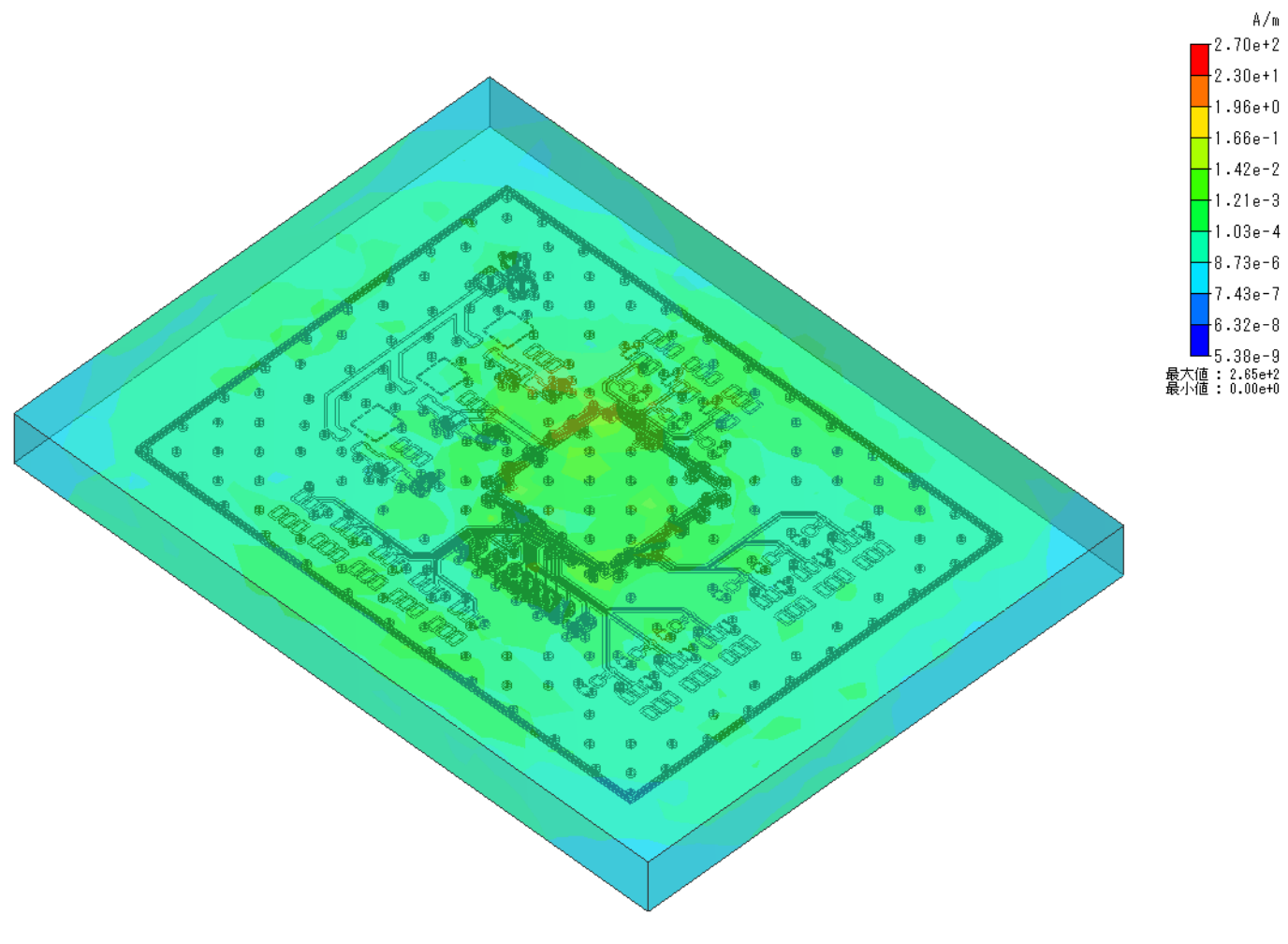
ボードの不要輻射検証 (by ムラタソフトFEMTET)

500 MHz での磁界の大きさを表示

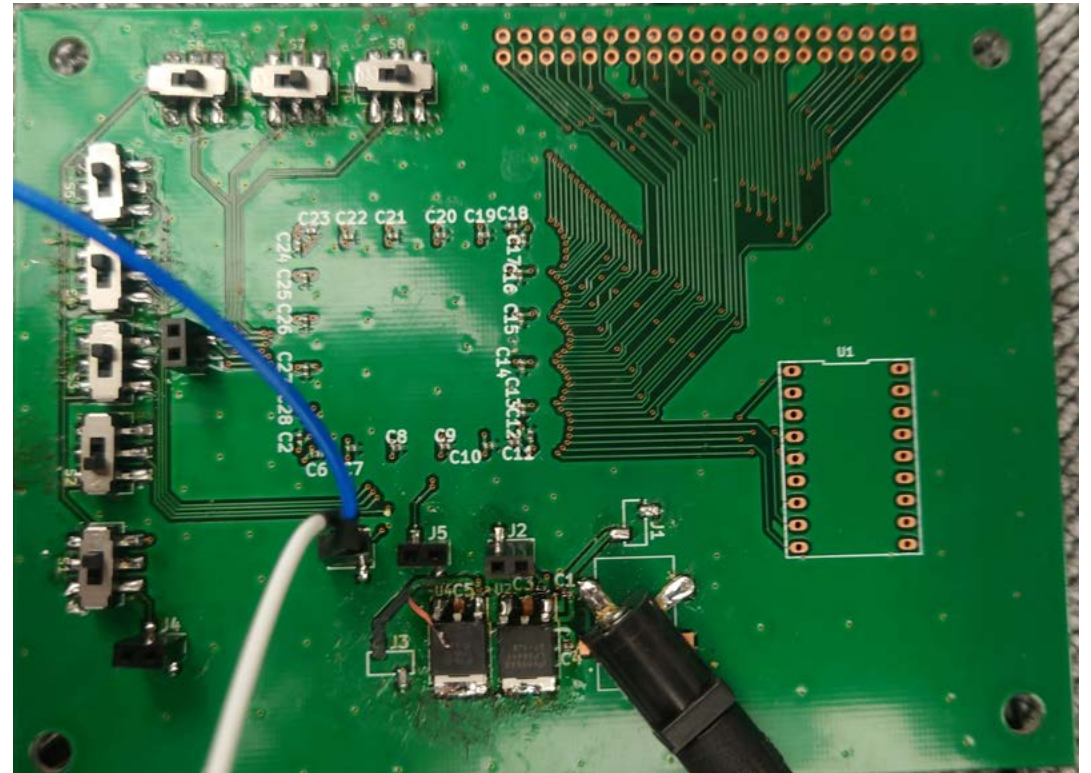
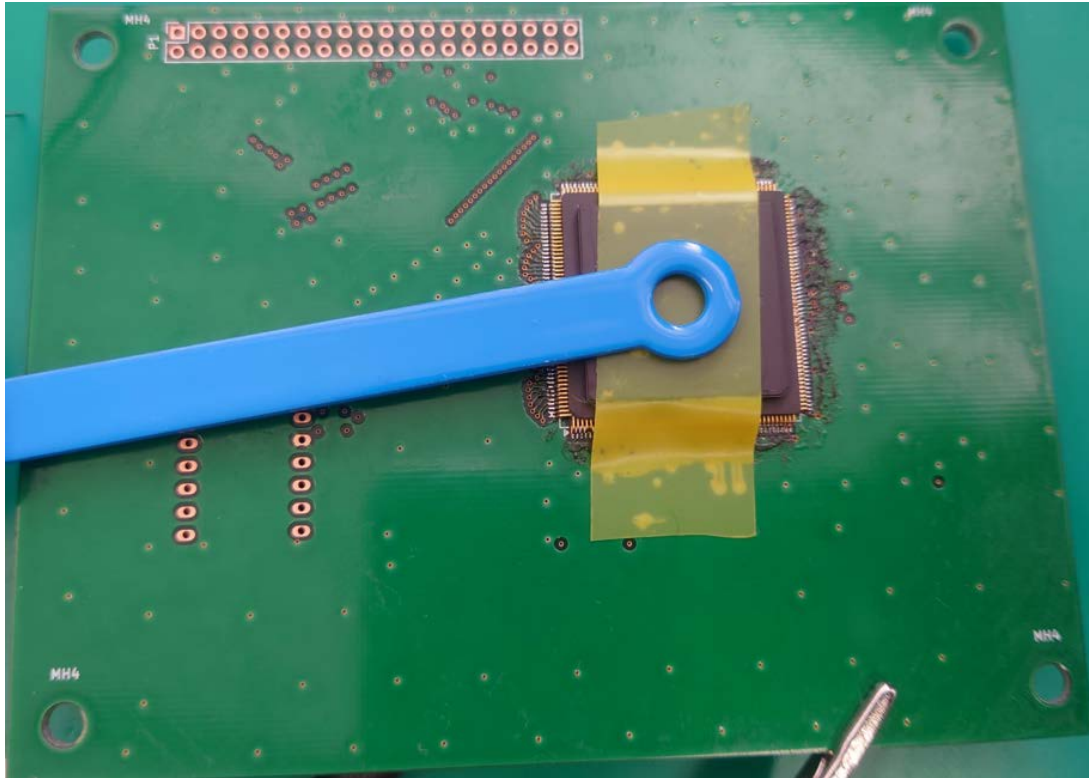


チップ実装用パッドの電源ーグラウンド間にポート配置
(電流ポート)

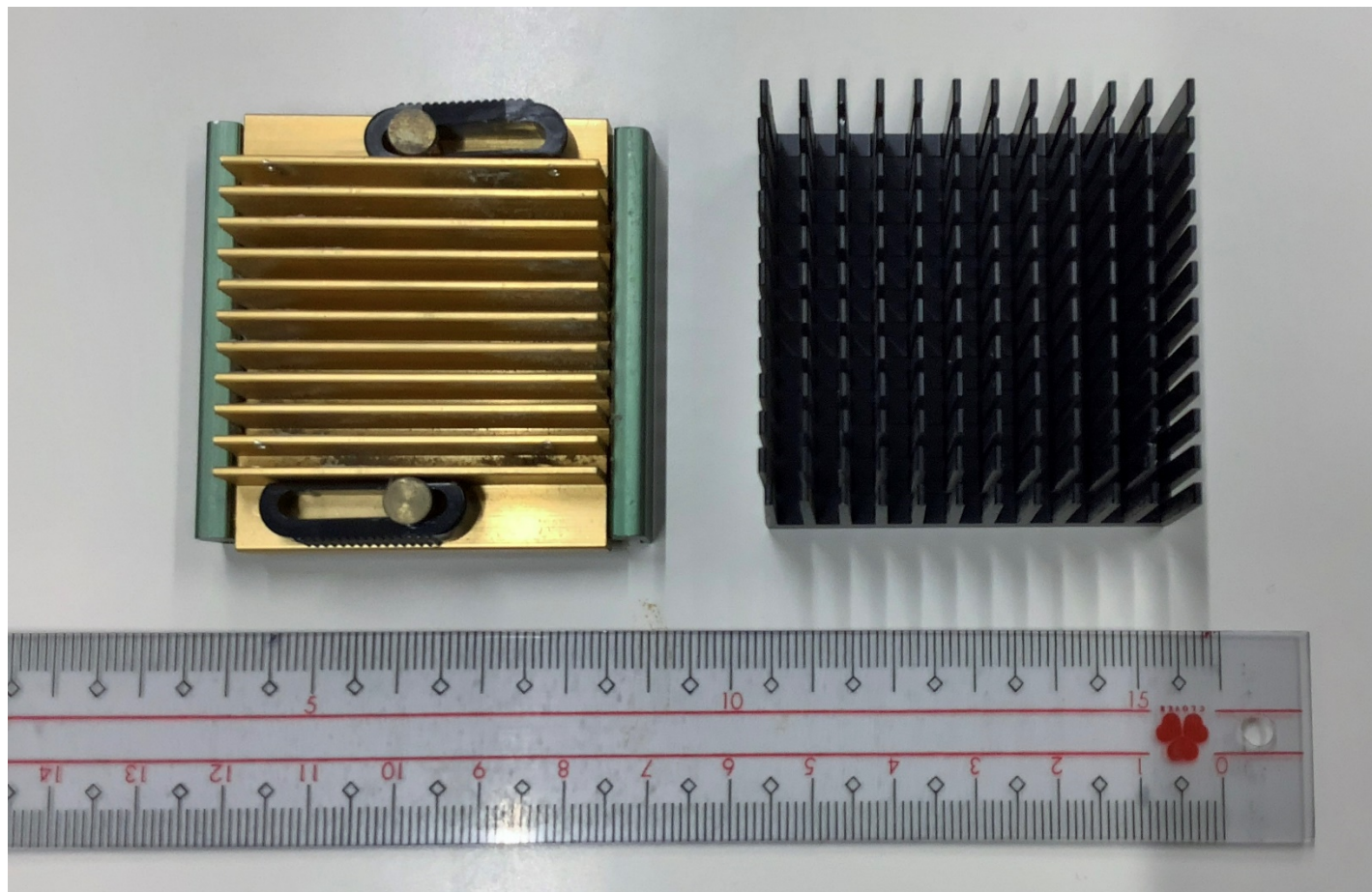
検証結果例



ボード関連写真



ヒートシンク



2.1 テストチップの設計とノイズモデリングまとめ

- 高速動作で大判LSIやチップレットの配線から直接放射ノイズの懸念
- IEC62433-3 (ICEM-RE) では、ダイポールアンテナとしてモデリング
- オンチップPDNは、給電部とアンテナとの分離が曖昧
 - モデリングに供するTEGを作成
 - 給電部とアンテナとの分離が明確なクロック配線をモチーフ
(ICEM-RE TEG、トランク方式を模擬。実測vsシミュレーション比較)
 - ICEM-RE TEG でモデル確立後、
 - 同時搭載したプロセッサTEGに応用
 - ヒートシンクの励振をモデリング