

第18回

LPBシステムソリューションフォーラム

ICモデル(IEC 62433シリーズ)を使ったシステムEMC検証方法の考察
～IC直接放射とヒートシンクの干渉によるEMI(IEC 62433-3; ICEM-RE)～

2.2 実証実験編

システムフロントローディングWG

EMC & 電源設計実証TG

コニカミノルタ(株) 野村 毅

Abstract

2.1 Test Chipの設計とノイズモデリング

IEC 62433-3 (LSIからの直接放射モデル) にFocusしたTest Chipと基板の作成



2.2 実証実験



試作したTest Chipと基板を使用した、Heatsinkノイズの実証実験結果と解析による考察について報告いたします。

評価モデルの議論

Use Caseを明確にしながらか進めたい

- ◆何を評価したいのか？
- ◆いつ評価したいのか？
- ◆Model要件は？
- ◆Criteriaを設定できるか？

Contents

◆背景

Heatsinkによるノイズ増加とフロントローディングの課題

◆実測

Test Chipの近磁界測定結果

Test Chip + Test Boardの電波暗室測定結果

◆解析による考察

簡易解析Modelによる放射の振る舞い確認

◆今後の進め方

Test Chipをどう活用するか？

背景

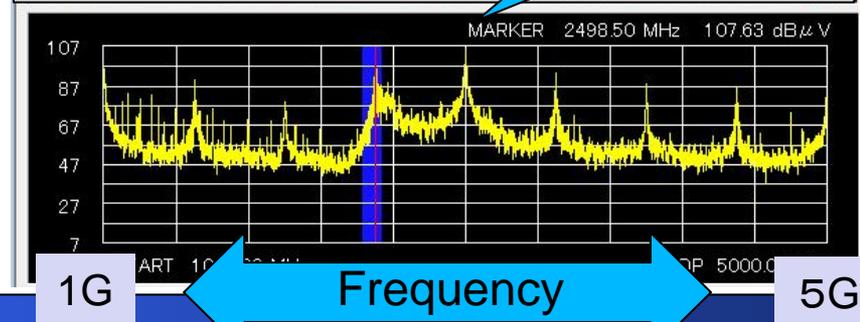
[近傍電磁界可視化装置]

LSIの直上に500MHzの高調波のノイズ発生が確認できる

2つのチップが搭載されたSoC



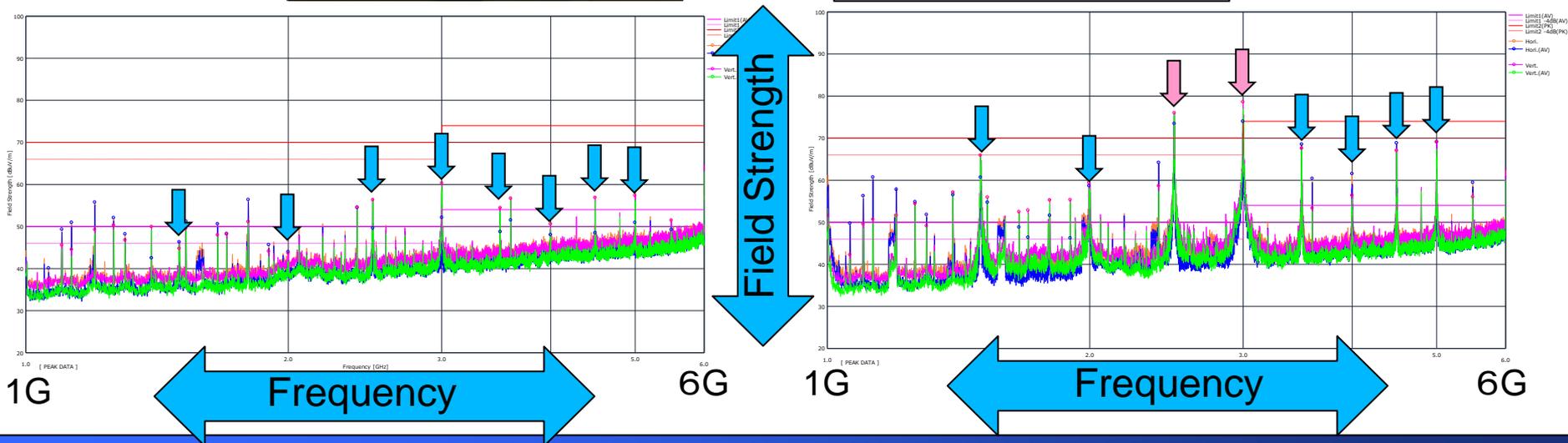
チップ間の通信による
500MHzの高調波ノイズ
を確認できる



背景

[CISPR32(3m暗室)]

HeatsinkによりSoCのノイズが2.5G~3.0G付近で最大20dB選択的に増加
このSoCを実装したシステムでは、EMI測定を開始した段階で初めて規格Over
に気付いた

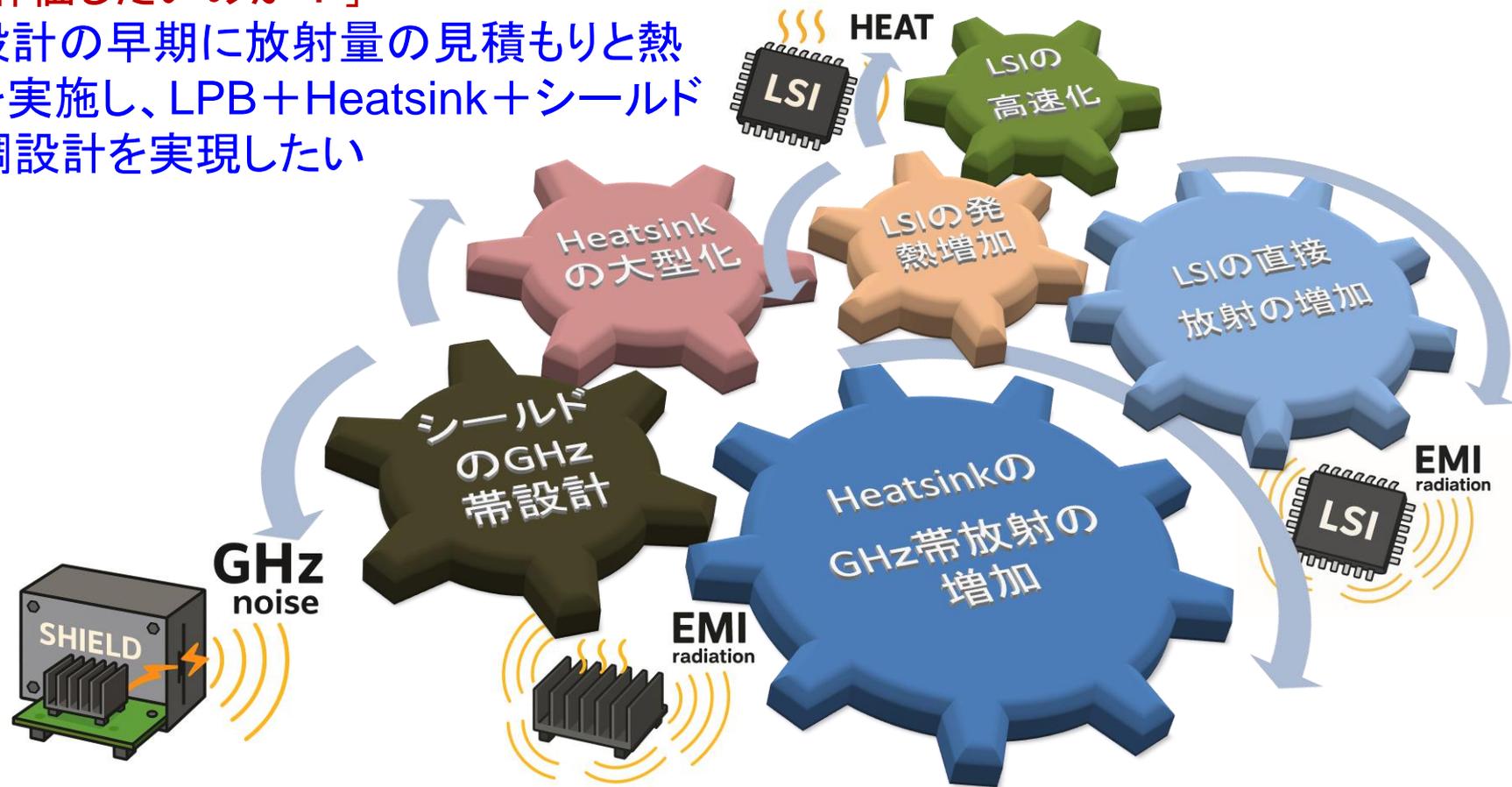


「何を評価したいのか？」

LSIの高速化はセットのシールド設計含めたGHz帯の設計という新たな課題を発生している

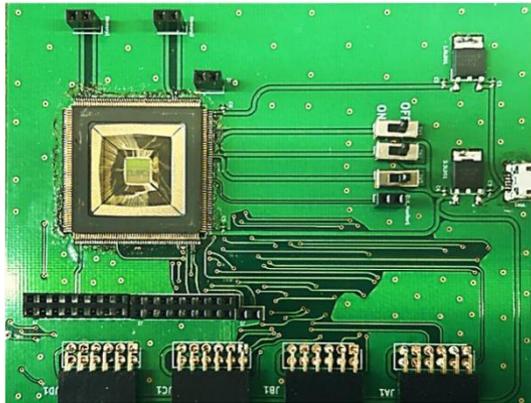
[何を評価したいのか？]

SoC設計の早期に放射量の見積もりと熱設計を実施し、LPB+Heatsink+シールドの協調設計を実現したい



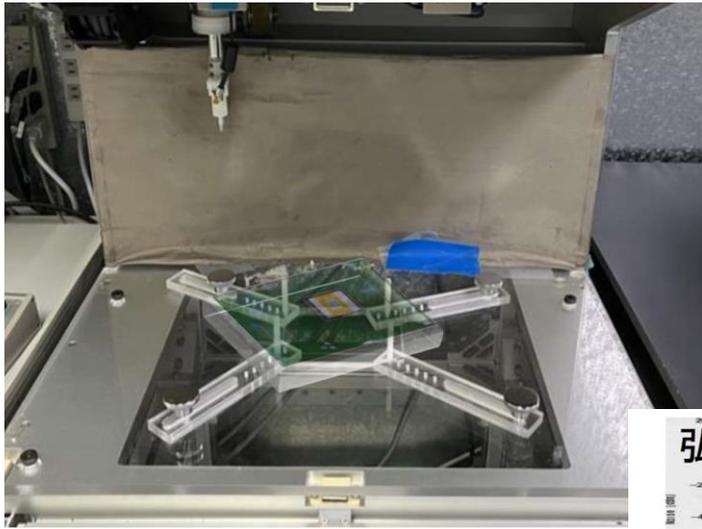
Test Chip

LSIの直接放射モデルの検証実験や解析を単純化するために
既知のアンテナからの放射が支配的となるTest Chipを作成

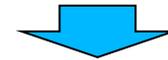


TEST CHIPの実測

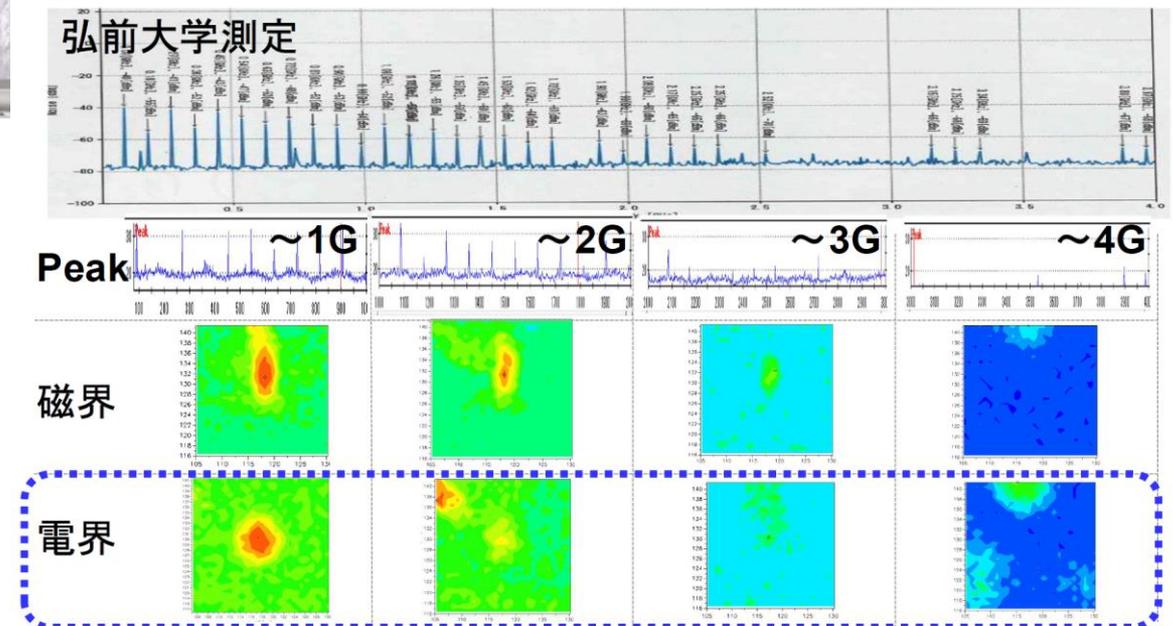
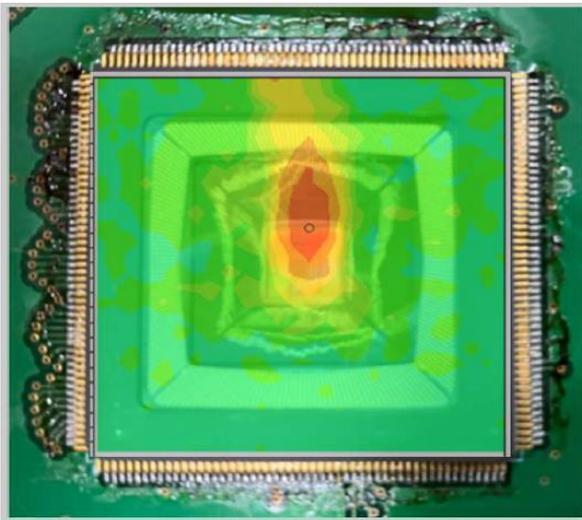
Test Chipの近傍磁界



チップ付近に強い電界／磁界を観測
端子付近に強い電界を観測する周波数もある



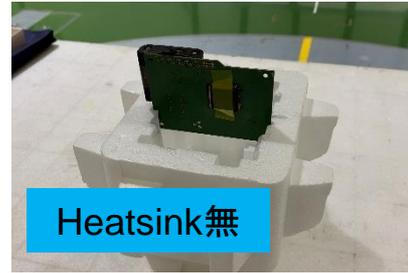
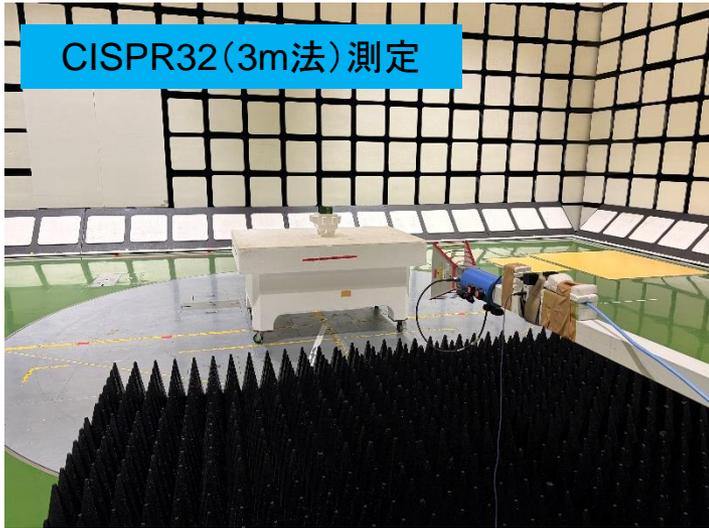
次回のChipでは電源端子への漏洩を低減



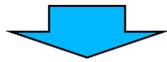
電界磁界共に測定可能

Test ChipのCISPR 32 (3m法)測定

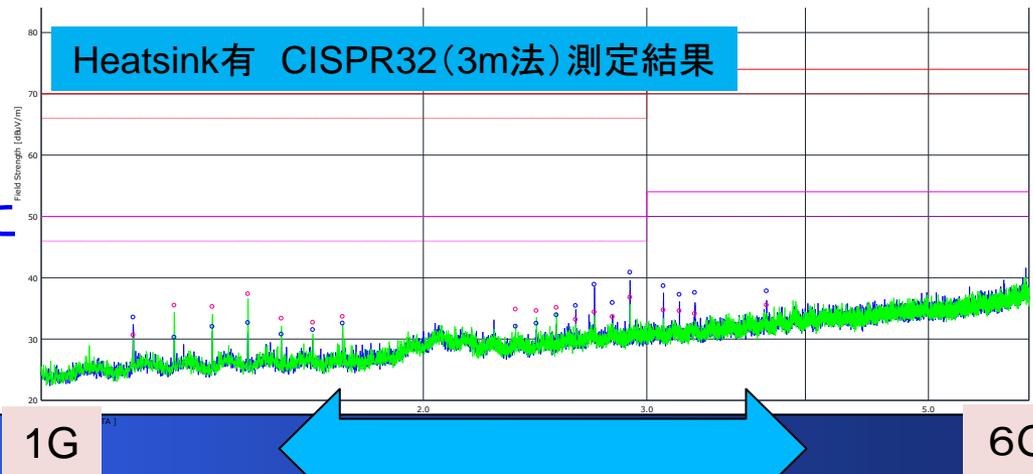
Heatsinkを付加することで暗室でも検出可能なレベルの放射を観測



Heatsink無の場合は暗レベル以下となり検出不可



次回のChipではアンテナの終端にキャパシタを付加し放射を増加。高周波モードでの放射増加。

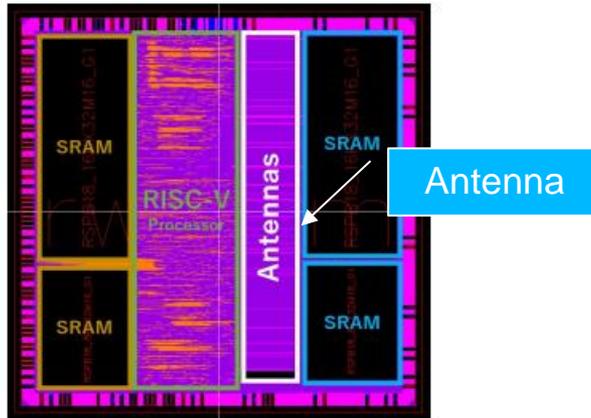


TEST CHIPの解析

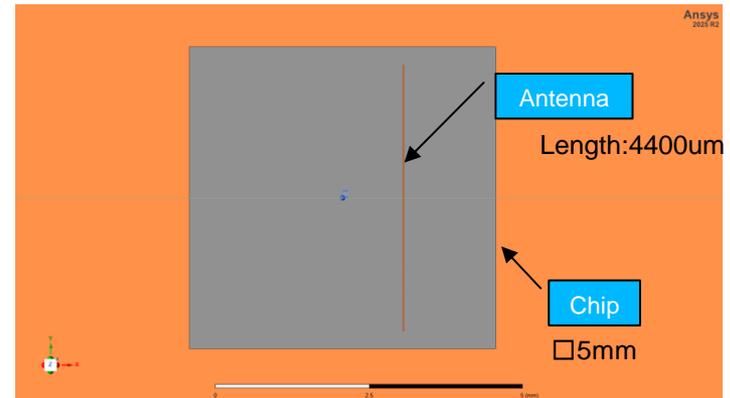
Test Chipの簡易モデル

Chip上のアンテナのみモデル化 サブストレート、ボンディングワイヤなどは非対象

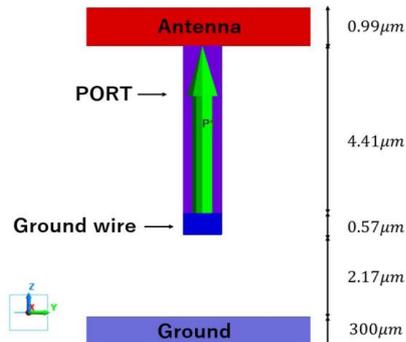
チップの寸法



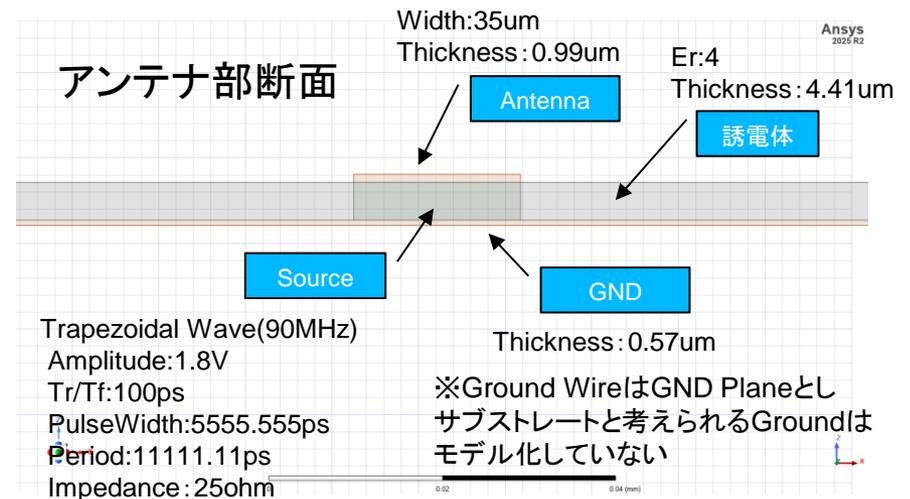
解析モデル



アンテナ部断面

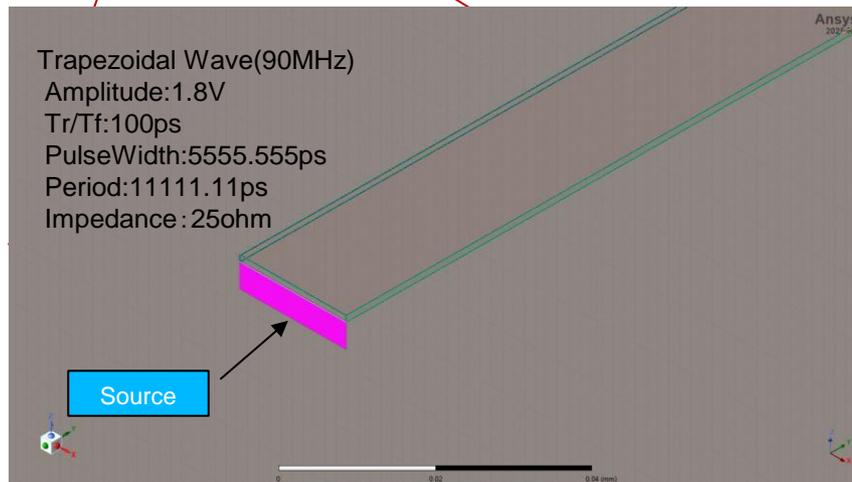
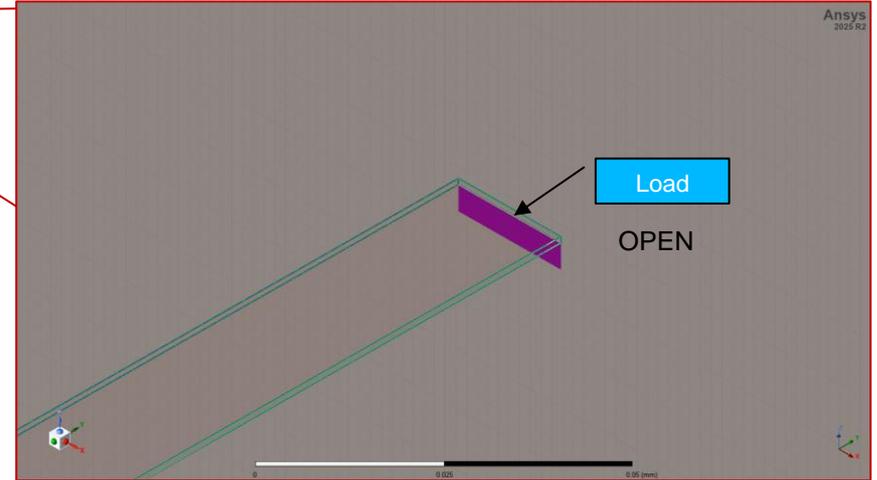
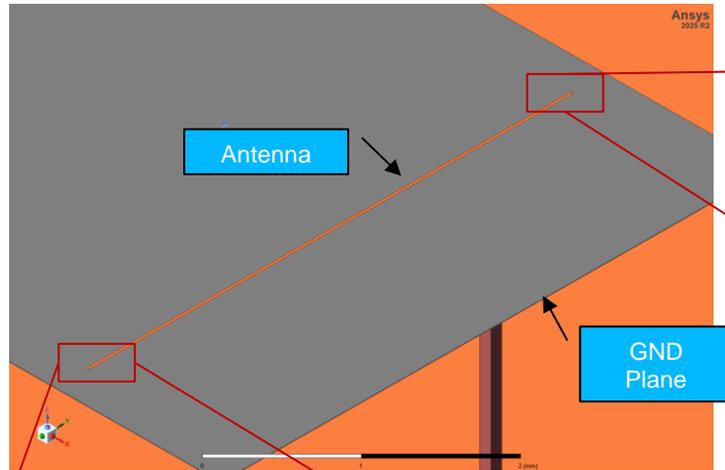


アンテナ部断面



アンテナ励振

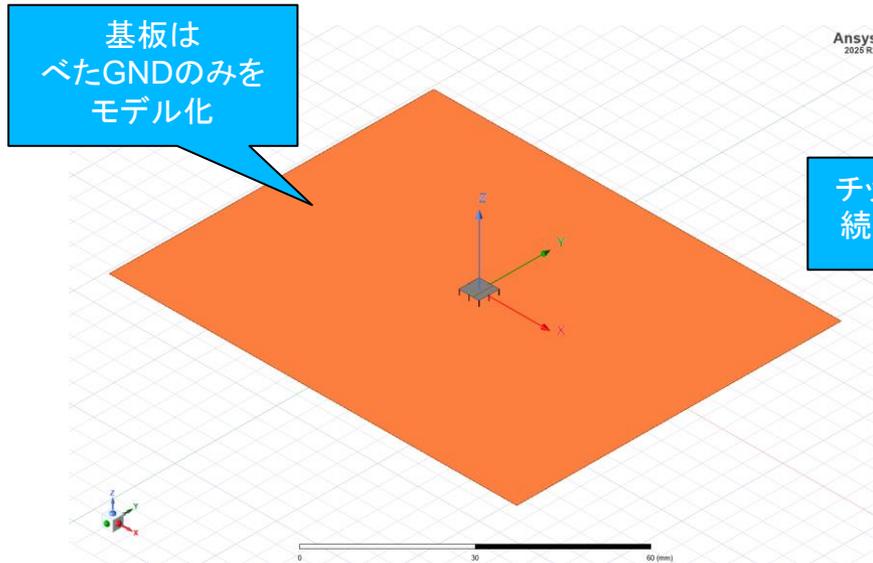
アンテナには理想的な台形波で励振



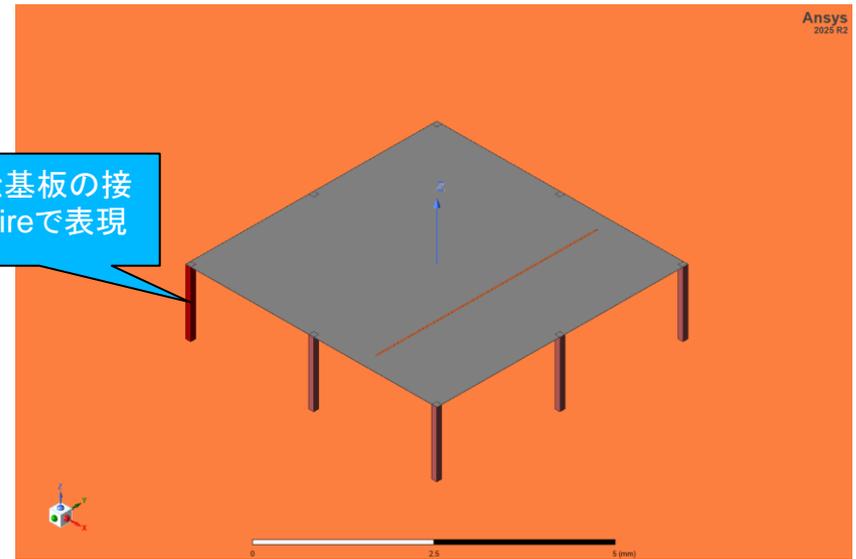
基板の上にTest Chip Modelを配置

1) 基板の上にチップモデルを配置したモデル

基板とチップのモデル

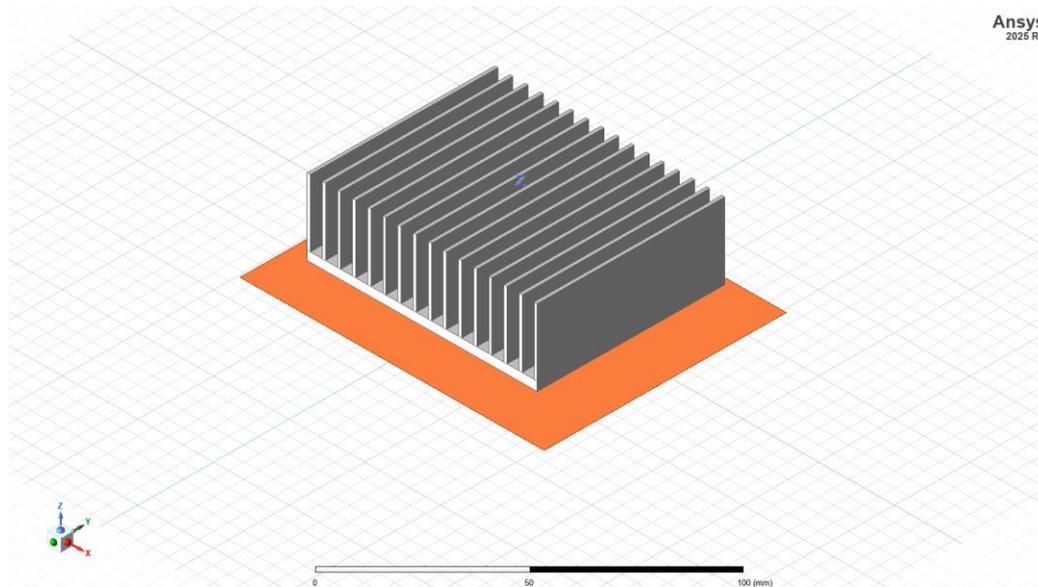


チップ部分

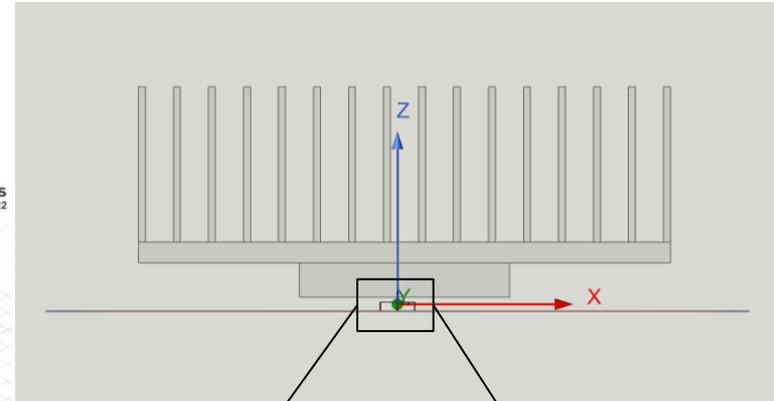


Heatsinkを付加したモデル

2) Heatsinkを付加したモデル



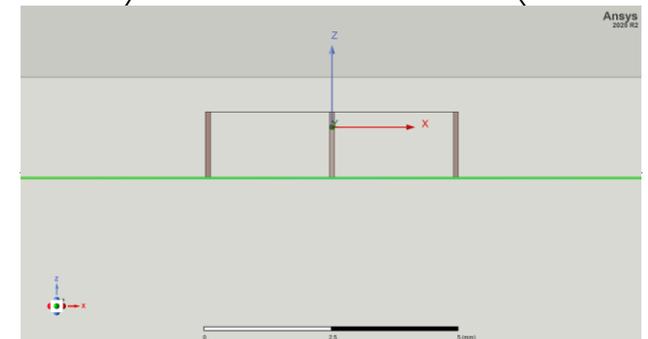
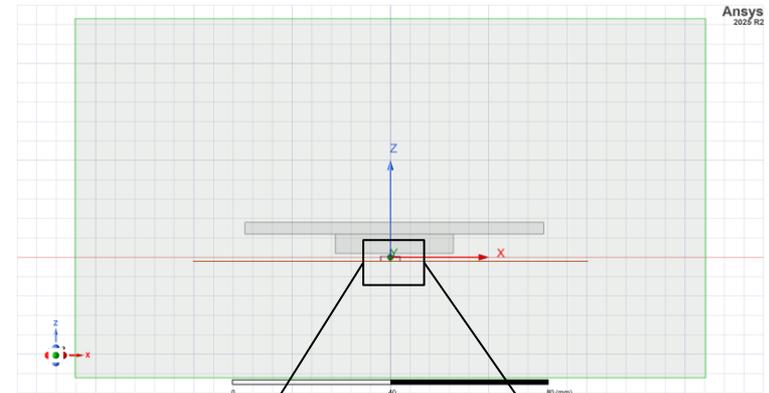
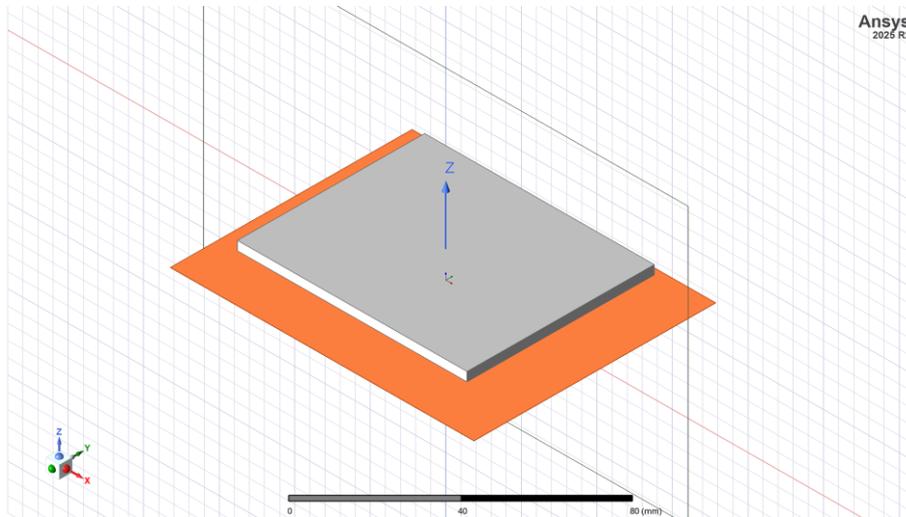
Ansys
2025 R2



Ansys
2025 R2

Heatsinkの代わりにPlateを付加したモデル

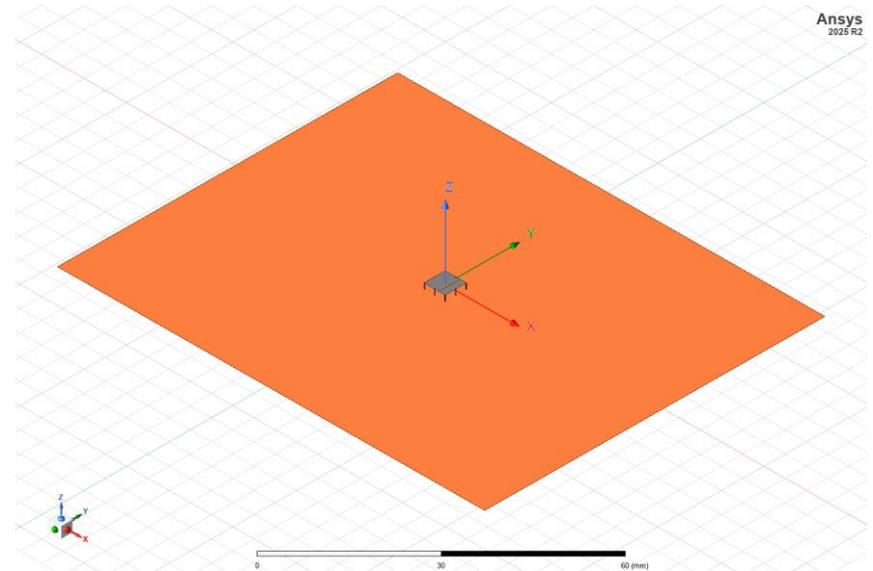
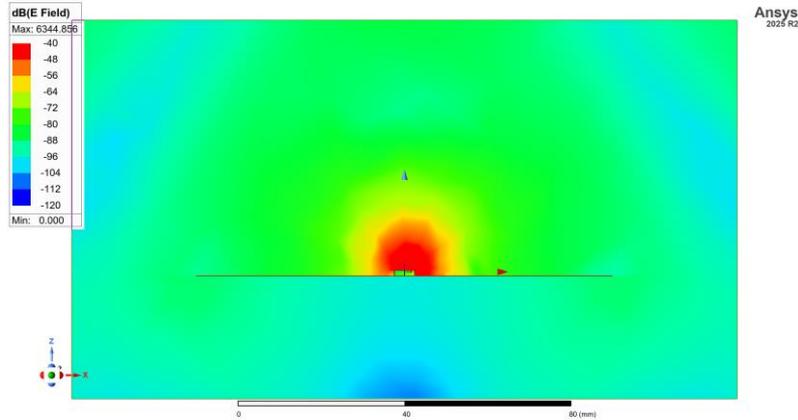
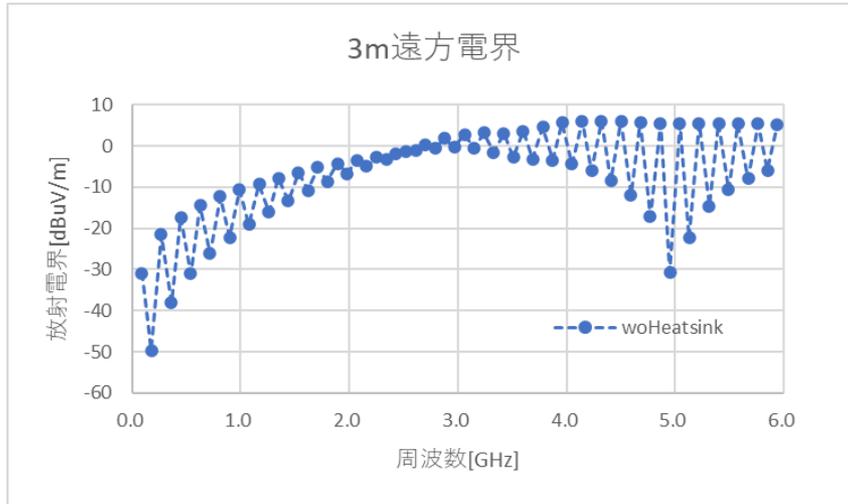
3) Plateを付加したモデル Finの意味を確認する



Heatsinkの底面とGNDの平行平板共振と
考えられるので必要な要素のみで解析

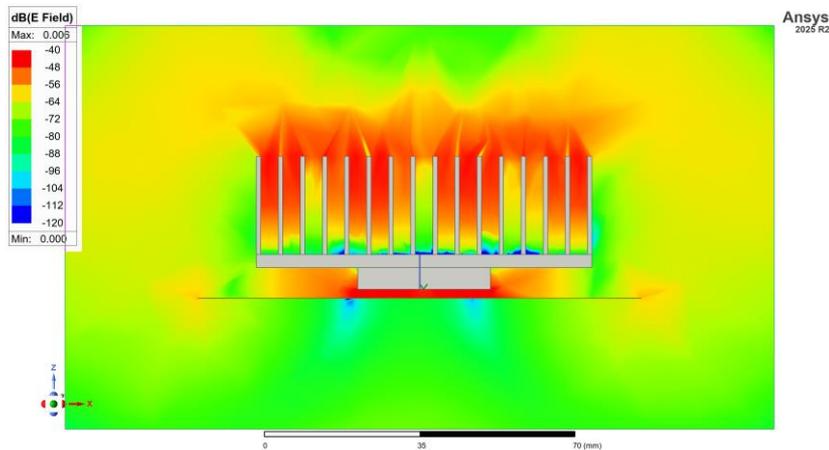
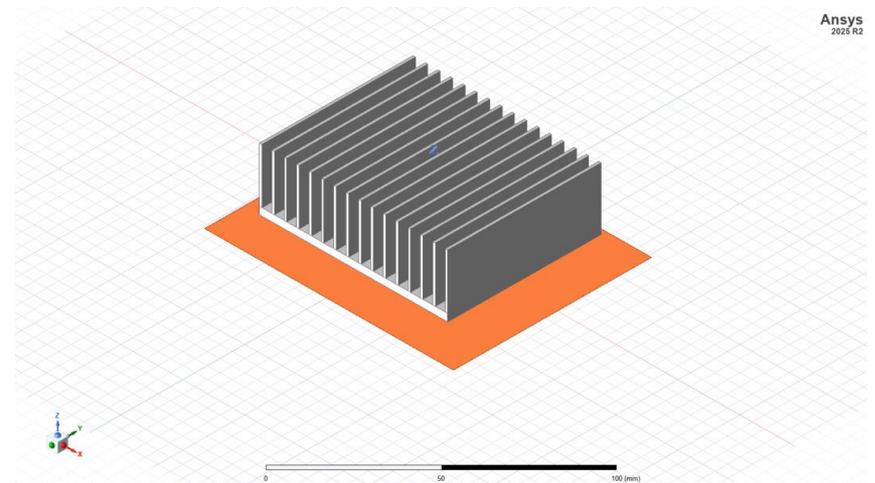
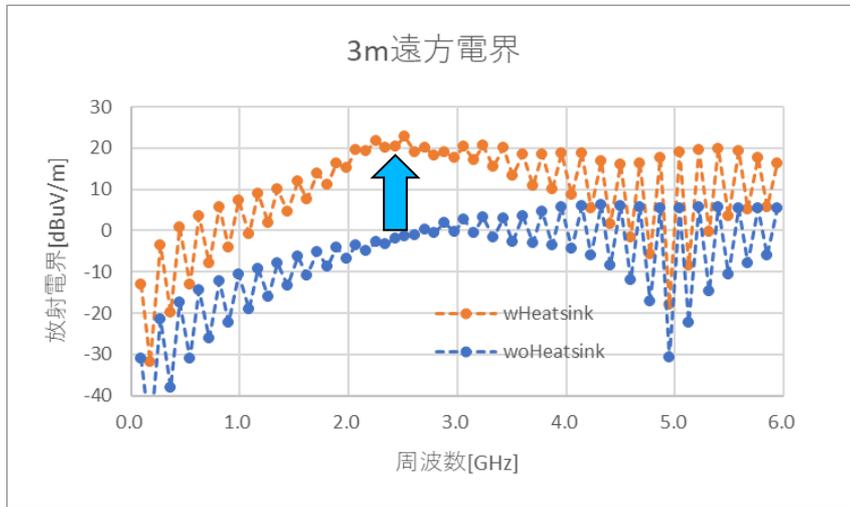
遠方界 板上にTest Chipを配置したModel

1) Heatsink無では0~10dBuV/m程度で暗室での暗ノイズに埋もれるレベル



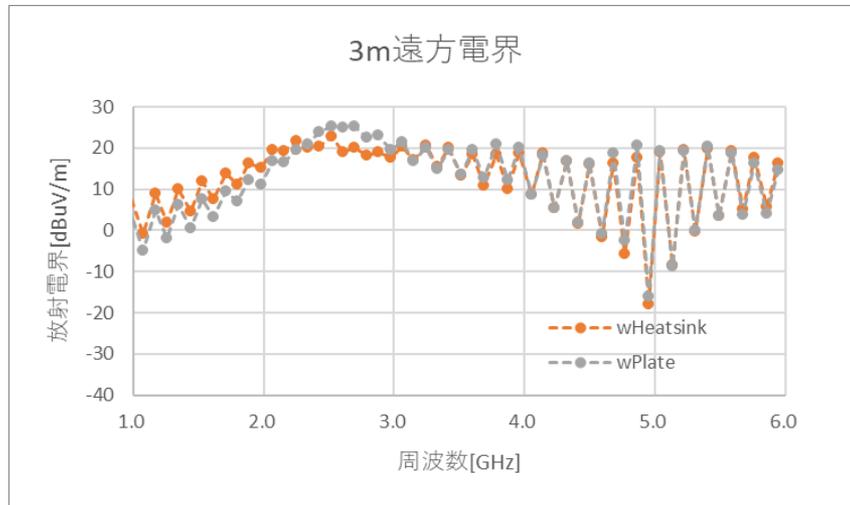
遠方界 Heatsinkを付加したModel

2) Heatsinkを追加することで2.5GHzを中心に20dBのノイズの上昇を確認した

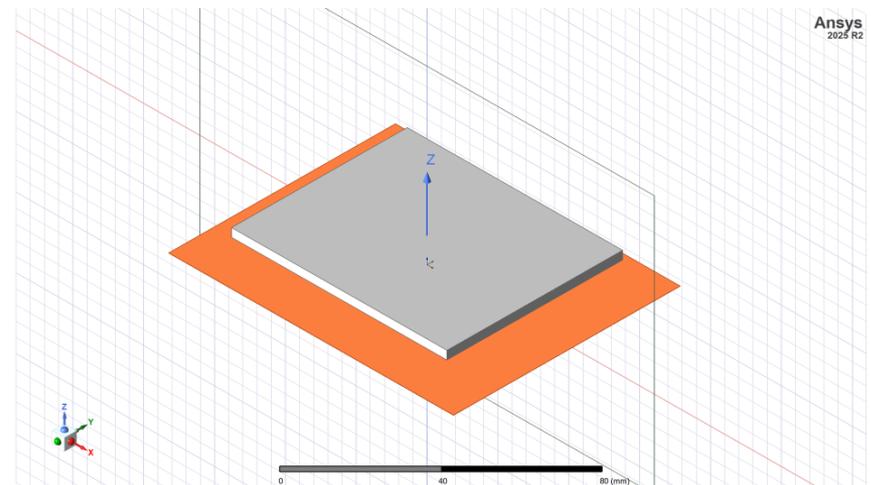


遠方界 Heatsinkの代わりにPlateをおいたModel

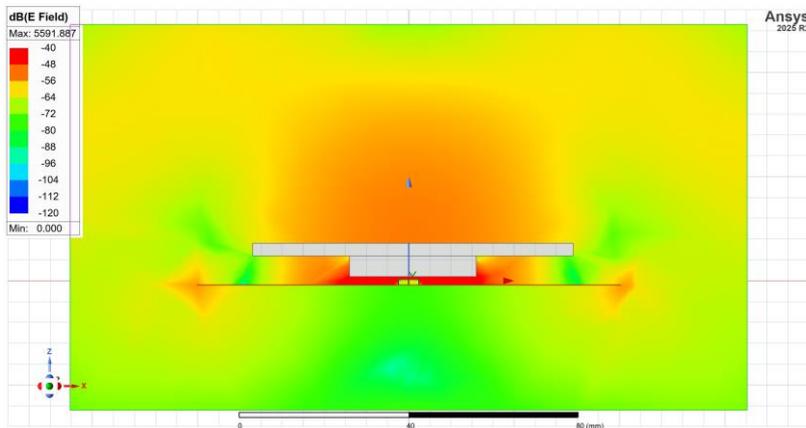
3) Heatsinkを単純なPlateに置き換えても最大値は5dB程度の差異



- ◆ PlateとGNDの共振が放射の主要因
- ◆ Plateの大きさが共振周波数を決める
- ◆ PlateとChipの間の熱伝導シートの誘電率も放射に影響する



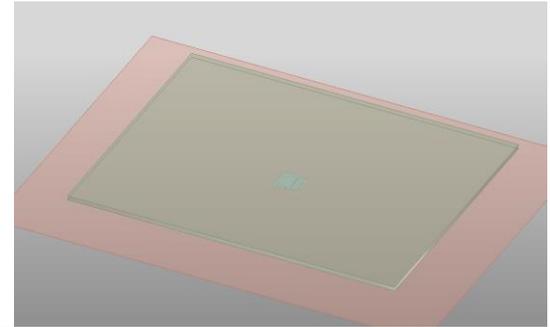
2.5DToolでの検討も可能



MODELの活用

「Modelの要件は？」

◆2.5D解析用モデル LSIベンダー側のEMI設計



A screenshot of a software interface titled 'Layer Stackup Editor'. It displays a table of material properties for different layers in a PCB or substrate. The table has columns for Color, Name, Type, Thickness (mm), Material, Conductivity (S/m), Dielectric Fk, Relative Permittivity, Loss Tangent, and Thickness (mil). Below the table, there is a legend with columns for Color, Name, Type, and Thickness (mm).

Color	Name	Type	Thickness (mm)	Material	Conductivity (S/m)	Dielectric Fk	Relative Permittivity	Loss Tangent	Thickness (mil)	
	Heatsink	METAL	1	Aluminum	3.8E+07	wp	1.0000	0	69	4.000
	Air	DIELECTRIC	2.6919	air	0	1.0000	0	0	108	1.0400
	Antenna	METAL	0.0009	copper	5.8E+07	wp	1.0000	0	69	1.3400
	DIELECTRIC	DIELECTRIC	0.0044	ChipSubstrate	0	4	0	0	1	1.0000
	ChipGND	METAL	0.0007	copper	5.8E+07	wp	1.0000	0	69	1.0000
	Air	DIELECTRIC	1.0000	air	0	1.0000	0	0	108	0.0000
	GND	METAL	0.035							

Color	Name	Type	Thickn
	Heatsink	METAL	1
	Air	DIELECTRIC	2.6919
	Antenna	METAL	0.00099
	DIELECTRIC	DIELECTRIC	0.00441
	ChipGND	METAL	0.00057
	Air	DIELECTRIC	1.30213
	GND	METAL	0.035

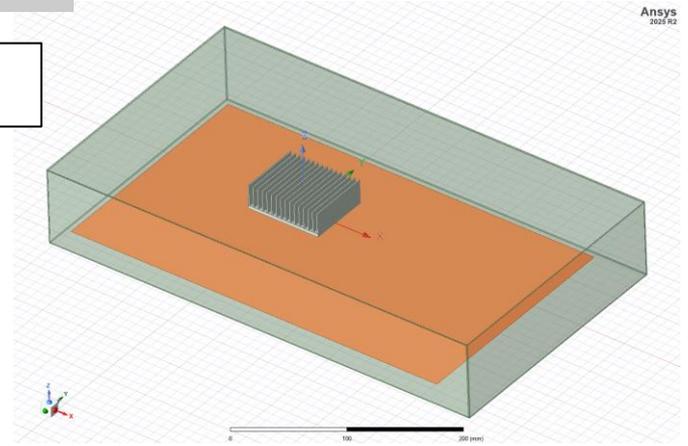
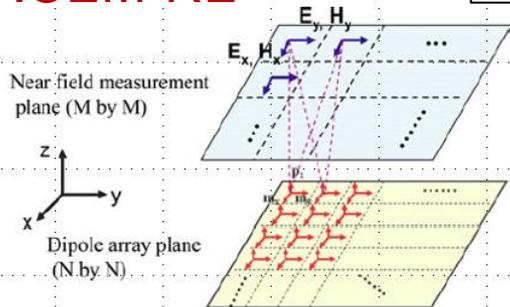
◆3D解析用モデル セットメーカー側のEMI設計

実装設計(シールドBOX・ハーネス)

Heatsink設計

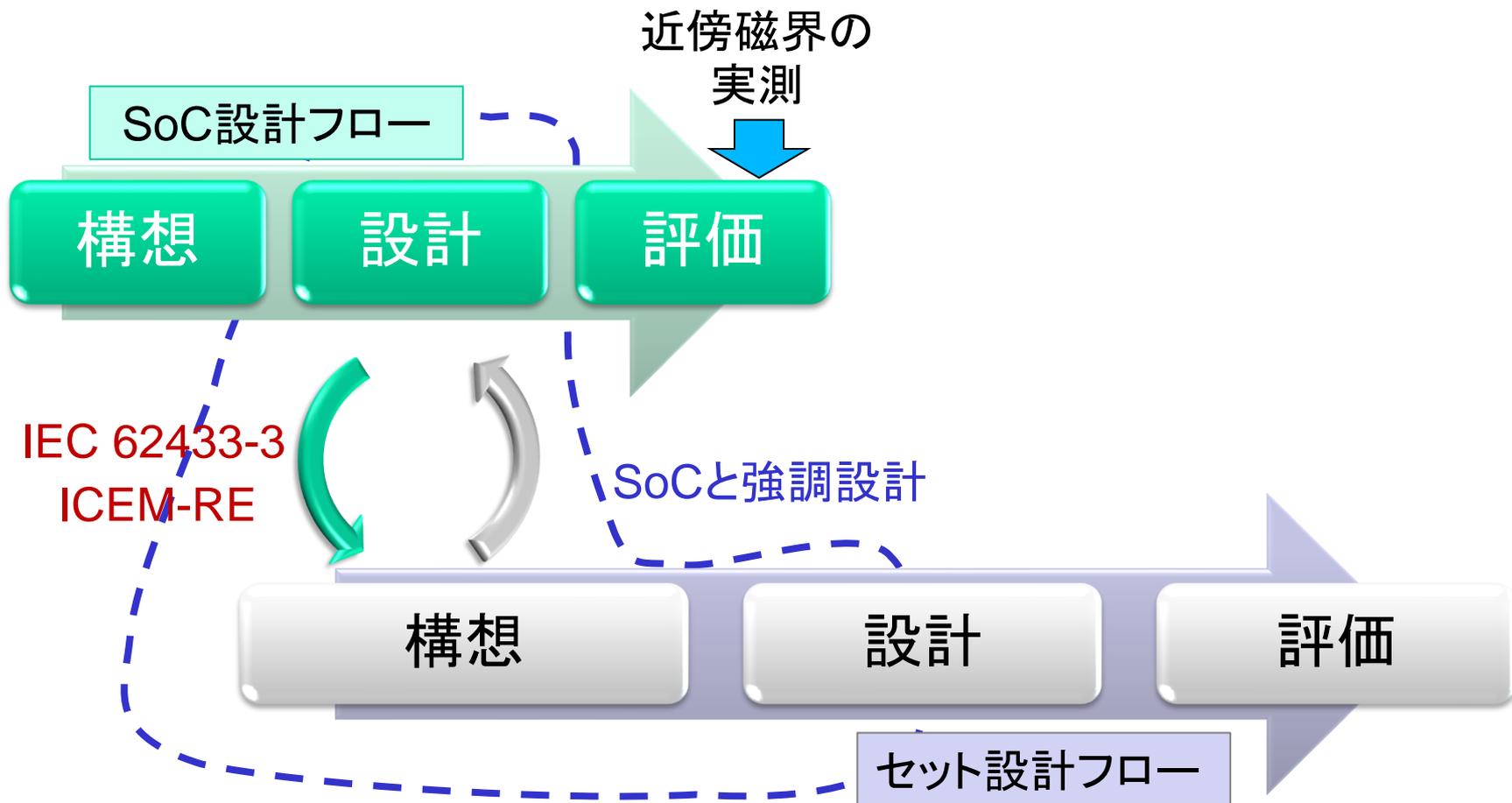
ROM化LSI

IEC 62433-3
ICEM-RE



「いつ評価したいのか？」

近傍磁界の実測結果からモデルを作成してもSoC設計との協調設計は実現しない。⇒SoC設計データからモデルを生成できることが望ましい



今後の進め方

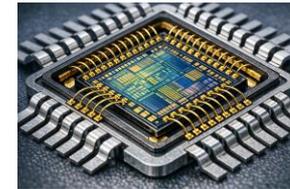
「Criteriaを設定できるか？」

Criteriaの設定事例として今回試作しているTest Chipを活用

第1のCriteria

許容できる放射レベルを要求仕様として示す

LSIの設計データ⇒どの程度の放射を発生するのかを示す評価値を提案する



第2のCriteria

前任機のシールド条件により、放射電界の規格を満足できるかを検証

IEC62433-3モデルの生成を実施してみる

