

第18回LPBシステムソリューションフォーラム

第18回LPBシステムソリューションフォーラムにご参加いただき誠にありがとうございます。

<お願い事項>

■ 参加者名に関するお願い

- ・参加者名は全参加者から相互に表示されます。予めご了承ください。
- ・参加者名は「社名/氏名」でお願い致します。社名は略称で結構です。ルールに沿っていない方は、出来るだけ変更をお願いします。

■ ウェブ会議システムの機能に関するお願い

機能	利用	コメント
マイク	○可能	発言時以外は「ミュート」をお願いします
カメラ	×不可	-
画面共有	×不可	-
チャット	△基本不可	マイクが不調の場合ご使用ください(送信先は:全員)
撮影	×不可	動画・静止画 禁止

- 公開資料は順次更新致します。適宜ご確認をお願いします。
- フォーラム終了後にアンケートご記入のをお願いします。
- **本日フォーラム全体を撮影・録画させていただきたく、最初に確認させてください。(JEITA内でのみ使用)**

No	講演タイトル	発表者	時間	JEITA委員会	
1	LPBソリューションフォーラム開催にあたって	東芝デバイス&ストレージ (株)福場義憲氏	13:00 - 13:10 (10分)		
2	ICモデル(IEC 62433シリーズ)を使ったシステムEMC 検証方法の考察 ～IC直接放射とヒートシンク の干渉によるEMI(IEC 62433-3; ICEM-RE)～	2.1 テストチップの設計と ノイズモデリング	弘前大学 金本 俊幾氏	13:10 - 13:35 (25分)	半導体&シス テム開発SC
		2.2 実証実験	コニカミノルタ(株)野村 毅 氏	13:35 - 14:00 (25分)	
3	システム電源の構想設計:PIのフロントローディング	キヤノン(株)林 靖二氏	14:00 - 14:25 (25分)		
4	チップレットソリューションPG紹介 ヘテロジニアスインテグレーション、ハードウェアセキュ リティー	ローム(株)佐藤 賢央氏 (神戸大学 永田 真氏)	14:25 - 15:05 (40分)		
	休憩		15:05 - 15:20 (15分)	半導体構造設 計SC&チップ レットソリュー ションPG	
5	AI・チップレット等先端半導体パッケージング構造設計 の現状と課題	大阪大学 吉田 浩芳氏	15:20 - 16:00 (40分)		
6	チップレット設計標準化動向	コジマイーデザインオフィス 小島 智氏	16:00 - 16:45 (45分)		
7	半導体システムソリューション技術委員会の今後の活 動について	技術委員会代表	16:45 - 17:00 (15分)	半導体システ ムソリューショ ン技術委員会	

休憩中

ただいま休憩中です。15:20から再開

連絡事項

第18回LPBシステムソリューションフォーラムにご参加いただき誠にありがとうございました。

■アンケートご記入のお願い

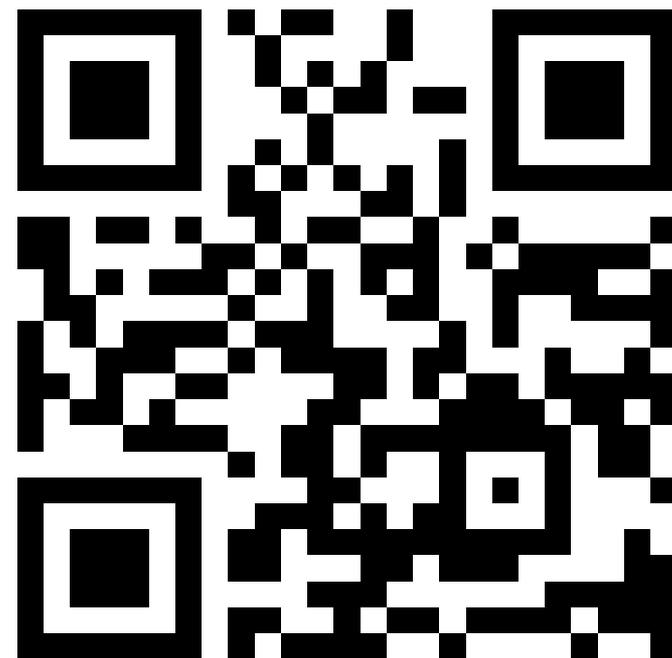
参加者の皆様からのフィードバックをもとに、今後もイベントの運営と内容を改善してまいりたいと考えております。

つきましては、こちらのアンケートにご記入のうえ、ご意見・ご感想をお聞かせくださいますようお願い致します。

【アンケートURL】

<https://questant.jp/q/OBNR5MGK>

ご回答は開催案内メールの【URL】よりご投稿お願いいたします。
もしくは、以下QRコードをご利用ください。



懇親会会場のお知らせ

個室処 稲田屋 大手町店

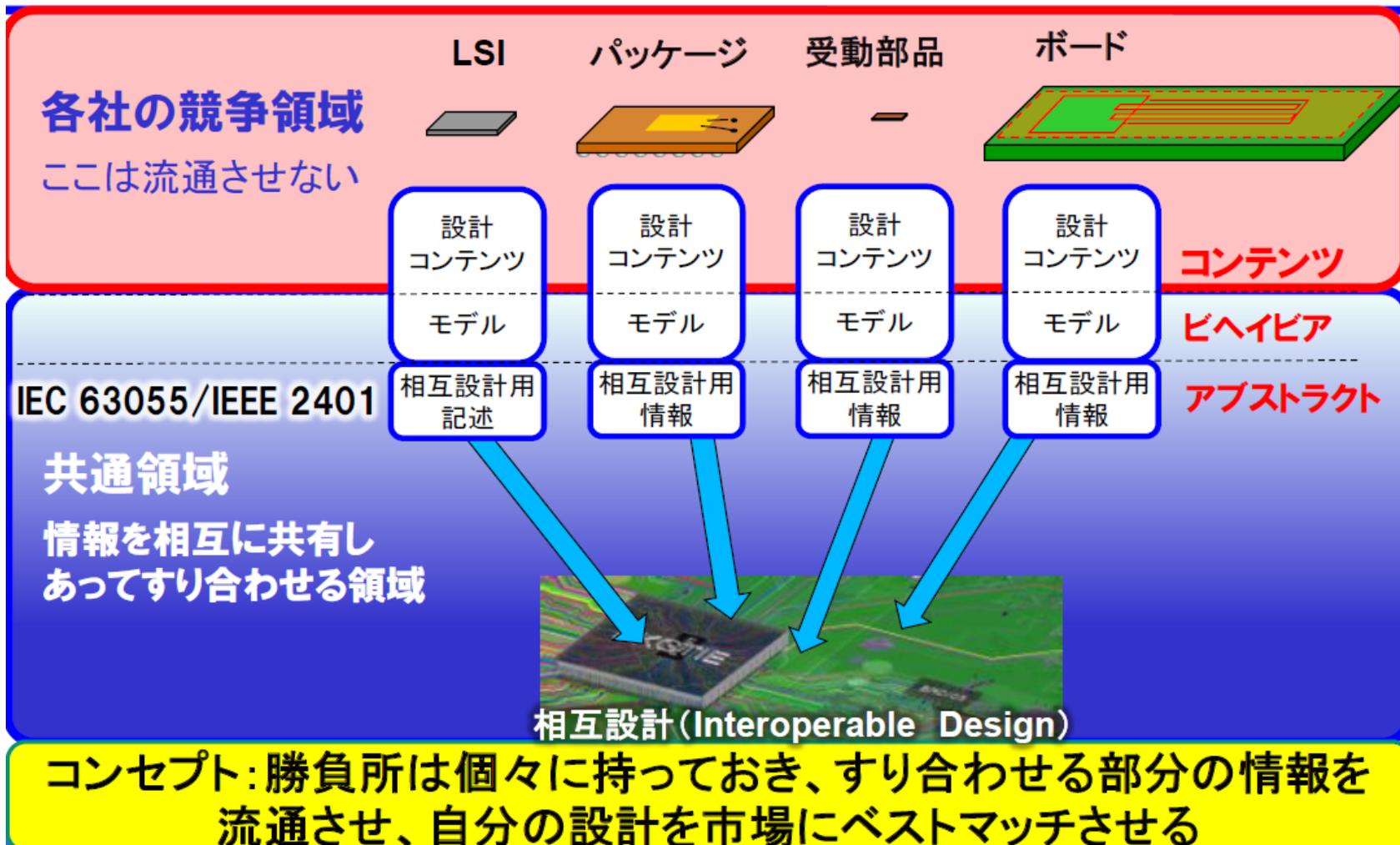


第18回LPBソリューション フォーラム はじまりとこれから

LPBフォーラム chair
福場 義憲

LPBのはじまりとコンセプト

LPB Interoperable Design: LPB相互設計



第1回2013年より:成長するには？

もはや1人で悩み戦うのは無理。連携によって強い力を作ろう。

阻害要因:過去の栄光、既成概念、レガシーすべて捨て去ること。勝者に学ぶ。

競争に負けない体質を作ろうとするより、持てる資産を連携に生かせないか？統合・リストラは戦略的に正しいのか？

LPBはそのつながりを作ろうとしている。

第6回2015年より:LPBはなにを目指すのか

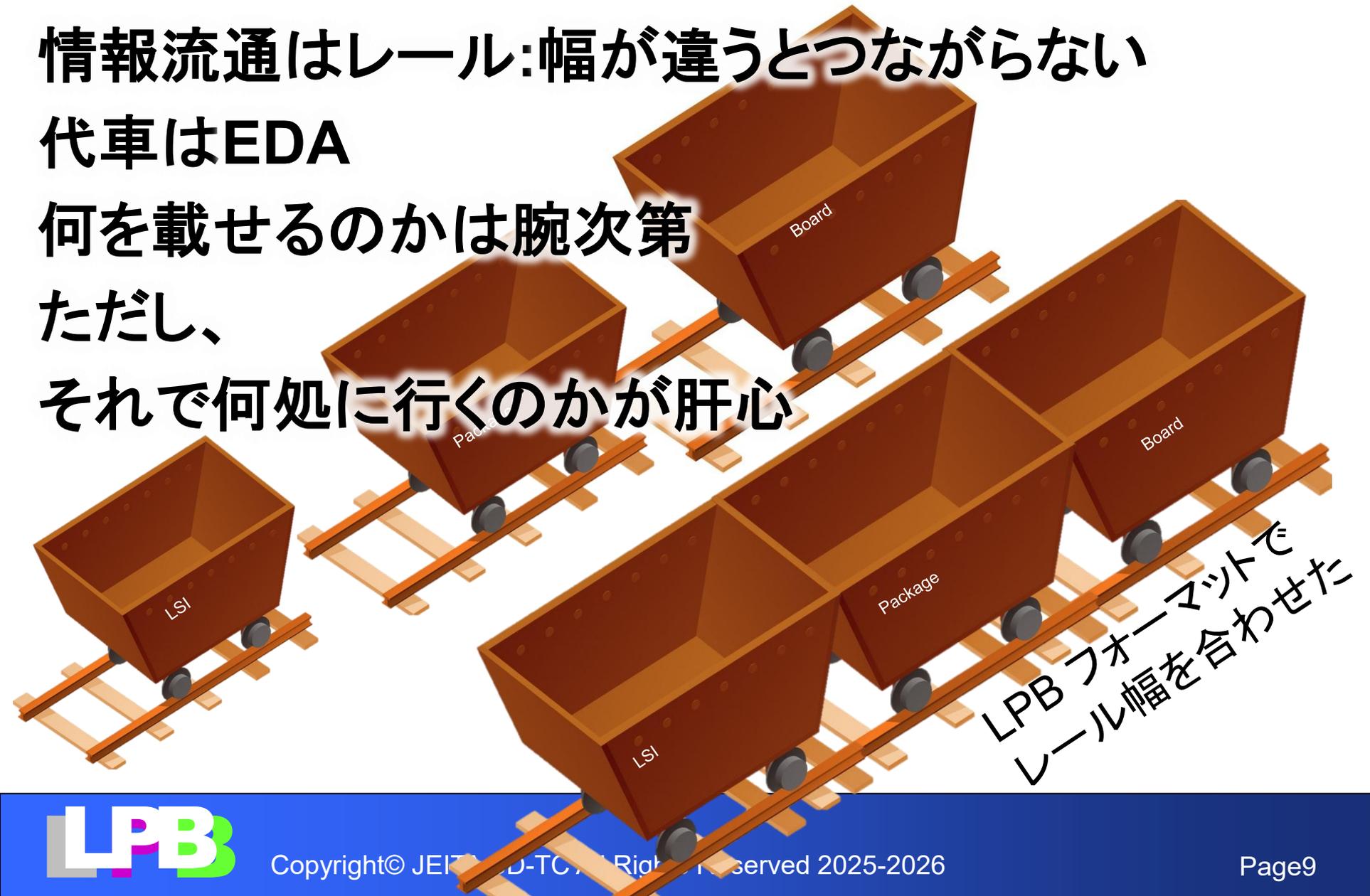
情報流通はレール:幅が違うとつながらない

代車はEDA

何を載せるのかは腕次第

ただし、

それで何処に行くのかが肝心



LPB フォーマットで
レール幅を合わせた

LPB footprint

DAC2013で展示が標準化の始まり



2015年LPB標準化プレスリリース



第1回LPBフォーラム@2013~第18回

毎年:箱根ワークショップ
一泊二食、温泉、宴会込



JEITA 半導体システムソリューション技術委員会

半導体標準化
専門委員会

半導体システムソリューション技術委員会

ステアリング委員会

デバイスモデルDX推進SC

半導体&システム開発技術SC

半導体EMC-SC

半導体構造設計技術SC

戦略WG

モデル要件WG

モデル流通WG

半導体設計標準WG

LPB相互設計・認証WG

システム設計フロントローディングWG

規格審議WG

実証実験WG

半導体EMC性能等価性評価WG

広報WG

半導体包装WG

熱設計技術WG

パッケージ外観基準WG

先端半導体パッケージング技術WG

パワー半導体パッケージWG

メモリシステムWG

3D半導体/モジュールWG

2025年～新設

車載eFuse規格
審議TG

チップレットソリューションPG

ヘテロジニアスインテグレーションTG

ハードウェアセキュリティ検討TG

(CISSとのJTG)

パワエレ設計ソリューションPG



• 1. 半導体トレンドとJEITAの取り組み

– チップレットソリューションの台頭

- AI半導体の進化に伴い、複数のチップを組み合わせて1つのパッケージにする「チップレット」技術が注目されている。
- 活動方針: JEITAとして情報収集を強化し、日本市場のニーズに合致したソリューション提案を推進する。

• 2. 「パワエレLPB」設計思想の確立

- ロジック分野で主流となっているLPB (LSI・パッケージ・基板) 相互設計の考え方を、パワーエレクトロニクス (パワエレ) 分野にも導入する。
- 現状の課題: パワエレ機器においても、機器メーカーと部品メーカー間の意思疎通・情報共有が不可欠となっている。
- 解決策: 設計環境の整備・改良を行い、**「パワエレLPB」**という新たな設計思想として体系化を目指す。

今後の活動方針と展望：LPBソリューションの拡大に向けて

1. パワエレ設計への技術展開

- LPB相互設計による支援：これまで培ったLPB(LSI-Package-Board)相互設計の知見を、パワーエレクトロニクス設計ソリューション技術の活動サポートに広げていきます。

2. 組織体制の強化とイベント運営

- 体制の移行：「LPBソリューションフォーラム」は、半導体&システム開発技術SC(以下、開発SC)から、親委員会である「半導体システムソリューション技術委員会」主幹のイベントへと移行します。
- 継続的サポート：開発SCは、引き続きその企画・運営を全面的にバックアップします。

3. プロモーションとフィードバック

- 大規模展示会との連携：JPCAショーやSEMISOLなど、大規模な展示会でのセミナーでLPBソリューションフォーラムの実施を検討し、より幅広い層へのアプローチを目指します。
- フォローアップ：聴講者の属性やニーズの偏りを踏まえ、必要に応じて3月に「ポストレビュー会(振り返り会)」または「半導体標準化専門委員会活動報告会でのサマリ発表」の実施も検討