システム設計技術における品質向上の為の取り組み

～ LSIパッケージボード（LPB）の相互設計とハードウェア記述言語・物理モデルとの連結 ～

- 福場義憲
- 電子情報技術産業協会（JEITA）
  半導体＆システム設計技術委員会主査
  （所属会社：東芝デバイス＆ストレージ株式会社 半導体研究開発センター パッケージソリューション技術開発部 シニアエキスパート）

Copyright© JEITA SD-TC All Rights Reserved 2018

システム設計技術における品質向上の為の取り組み

～ LSIパッケージボード（LPB) の相互設計とハードウェア記述言語・物理モデルとの連結 ～

- これまで、JEITAでは電子機器の設計標準IEC 63055/IEEE 2401 LSI-パッケージ-ボード相互設計標準（LPBフォーマット、2015年版）を開発しました。これはLPB各部のレイアウトや半導体・受動部品最適化、電源・伝送路特性などImplementationにおけるすり合わせを支えるものです。しかし、EMCや熱など、これだけでは解決できない問題もあり、設計の上流の段階で機能や性能の定義をする段階での新たなすり合わせ技術を築かなければなりません。そのためにLPBフォーマットを2020版に向けて拡張し、上位の設計言語が直結できる設計環境を提供すことを目指します。本稿ではそのコンセプトを紹介します。

Copyright© JEITA SD-TC All Rights Reserved 2018

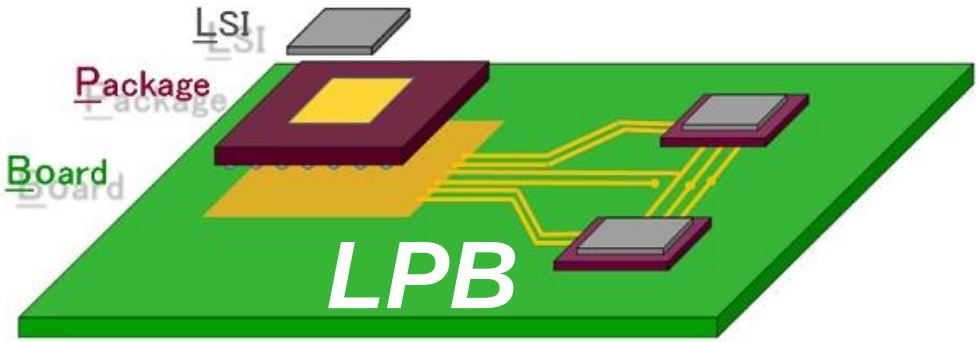
Contents

- 01　すり合わせ現場の変遷
- 02　IEC 63055/ IEEE 2401　LPBフォーマットの紹介と拡張計画
- 03　まとめとお知らせ

Copyright© JEITA SD-TC All Rights Reserved 2018

LPBとは？

- LPBとは　LSI Package Boardの略で、電子機器の設計環境のことです。



- JEITA　**半導体＆システム設計技術委員会が推進している、設計エコシステムのコンセプトです。**

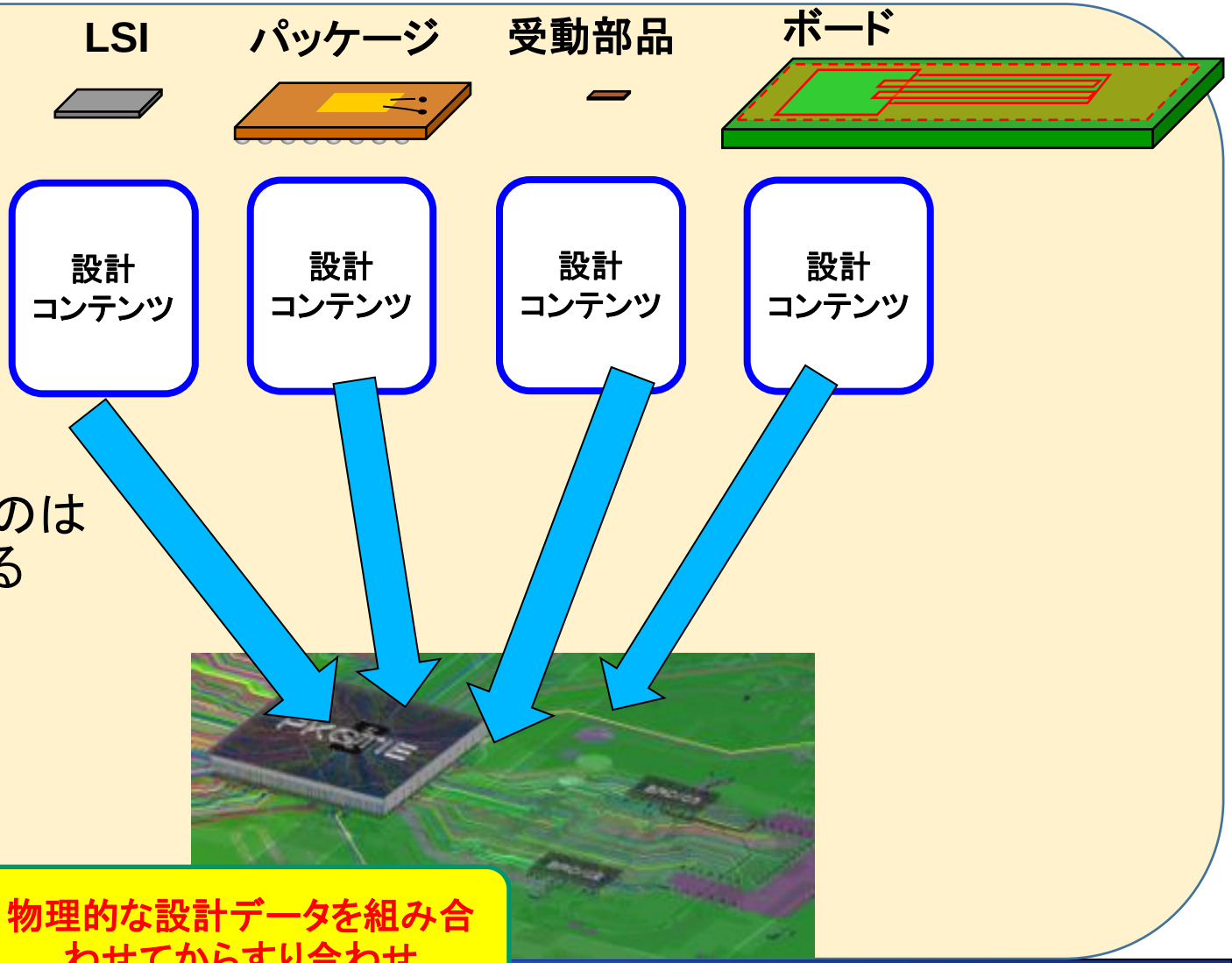
Copyright© JEITA SD-TC All Rights Reserved 2018

Contents

- 01　すり合わせ現場の変遷
- 02　IEC 63055/ IEEE 2401　LPBフォーマットの紹介と拡張計画
- 03　まとめとお知らせ

Copyright© JEITA SD-TC All Rights Reserved 2018

過去のすり合わせ現場



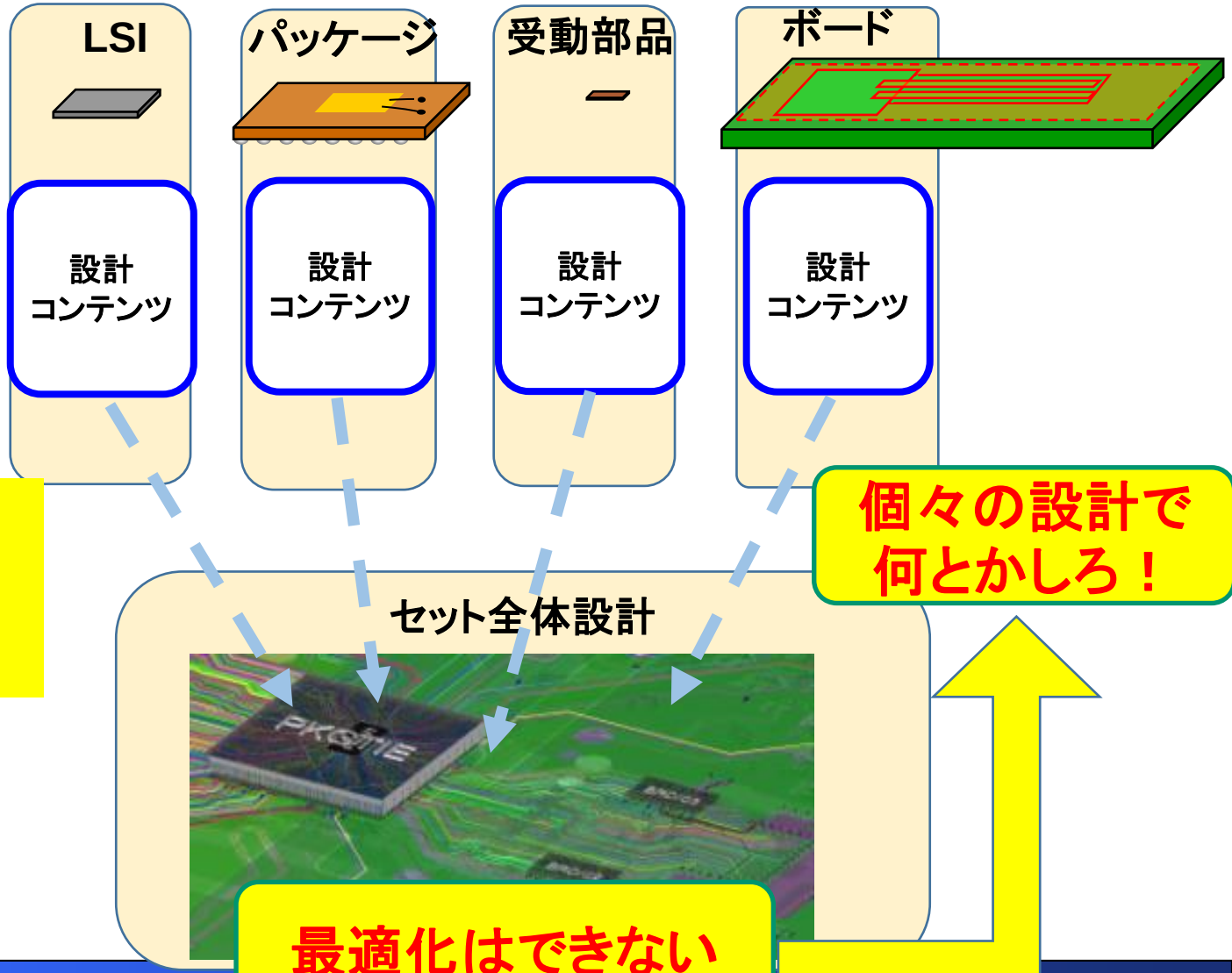
垂直統合
強力な企業
連携

- 日本の得意だったのは「すり合わせ」による部品ーシステムの調和最適設計。

Copyright© JEITA SD-TC All Rights Reserved 2018

グローバル水平分業化

対等な個別
企業間での
水平分業



肝心の設計生情報は出してくれない。接続のみ。

Copyright© JEITA SD-TC All Rights Reserved 2018

LPB相互設計　：　設計エコシステムの構築

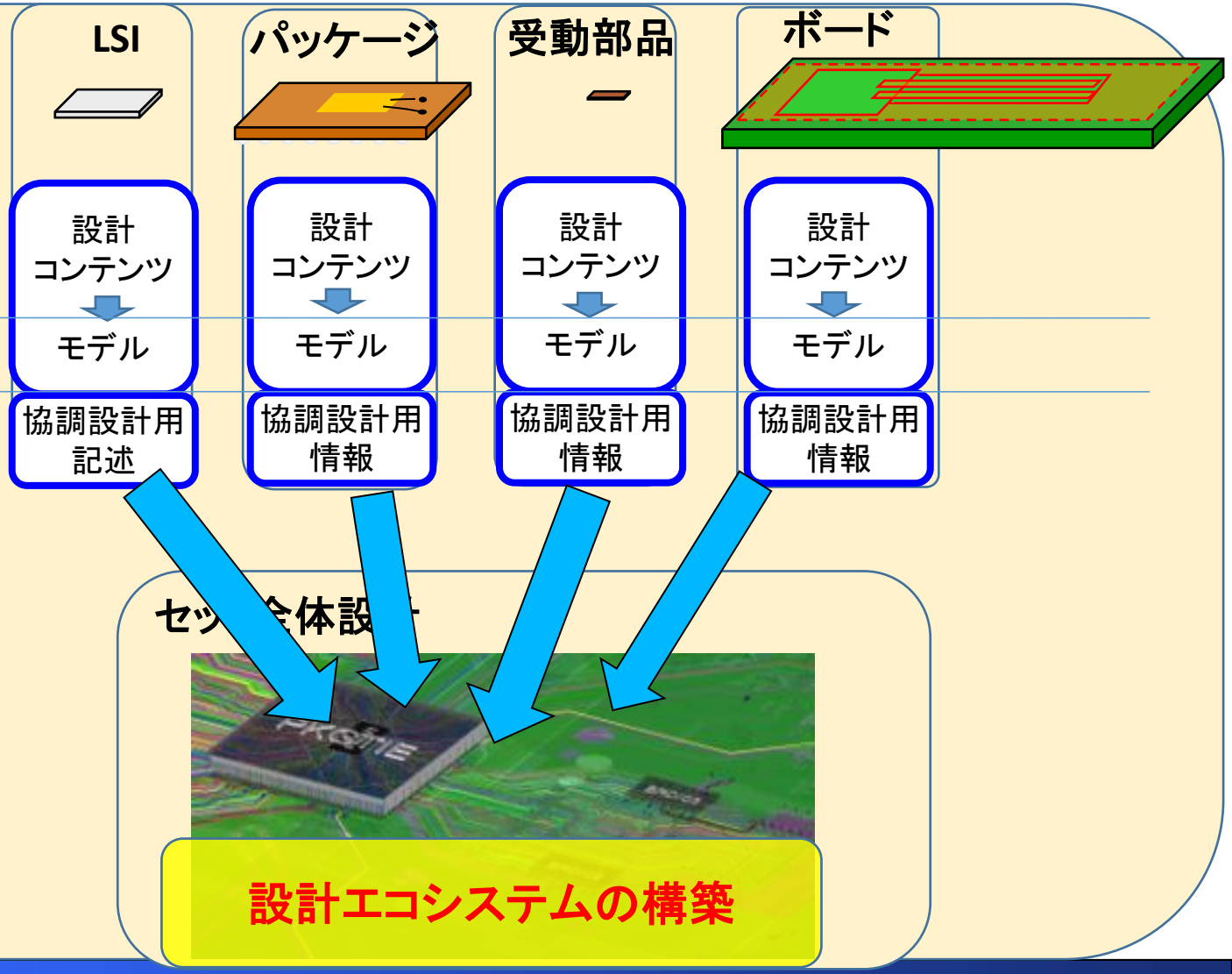
再び連携の強化

競争領域：非公開

Models, IBIS, SPICE, etc.

IEC 63055/IEEE 2401
協調設計に必要な部分をアブストラクト

日本発、英米以外では初のIEEE EDA標準
2015年JEITA会長賞受賞



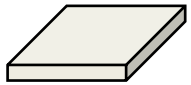
Contents

- 01　すり合わせ現場の変遷
- 02　IEC 63055/ IEEE 2401　LPBフォーマットの紹介と拡張計画
- 03　まとめとお知らせ

Copyright© JEITA SD-TC All Rights Reserved 2018

What is IEC 63055/ IEEE 2401-2015

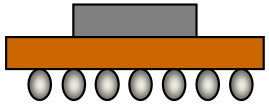
1. Management of Project (M-Format)
2. Netlist (N-Format)
3. Component (C-Format)
4. Rule of Design (R-Format)
5. Geometry (G-Format)



C-Format

Die Size
Pad location
Spice Model
correspondence

Die models
IBIS/SPICE
CPM/LPM



C-Format

Package size
Terminal location
Spice/IBIS/S-para model
correspondence

Package models
IBIS
S-para SPICE

C-Format

Die mount
Coordinate,
Orientation
Flip, etc.

C-Format

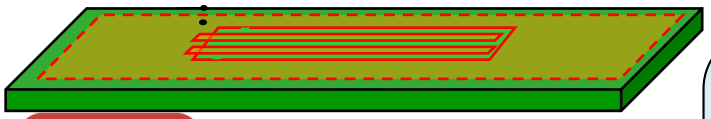
Package mount
Coordinate,
Orientation
Flip, etc.

G-Format **R-Format**

Package Layout
Wire Bonding
Layer stuck-up
Via, material

M-Format

Combination of C, G, R, N which constitute the analysis target



R-Format

Line/Space
Via pitch/size/hole
Layer Stuck up
Material parameter

G-Format

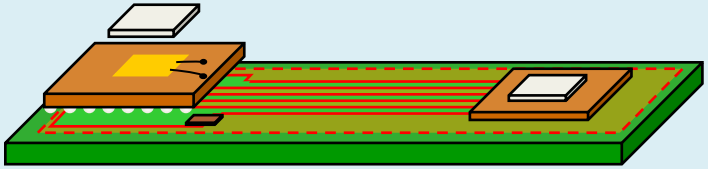
PWB Routing
/Plane

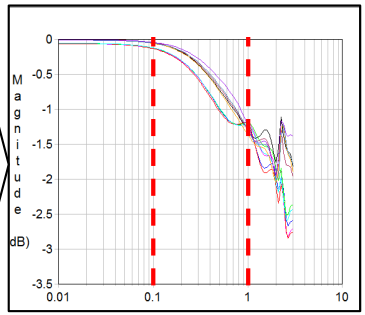
Connectivity

N-Format

Netlist

Design Platform





Copyright© JEITA SD-TC All Rights Reserved 2018

LPBフォーマットの普及

- **13社**以上のEDAメーカーが採用
- リファレンスボードデザイン　東芝他
- 部品ライブラリの提供　村田製作所　東芝ディスクリート他
- ユーザー

  サポート：デザインキットが公開

  ユーザー事例：多数

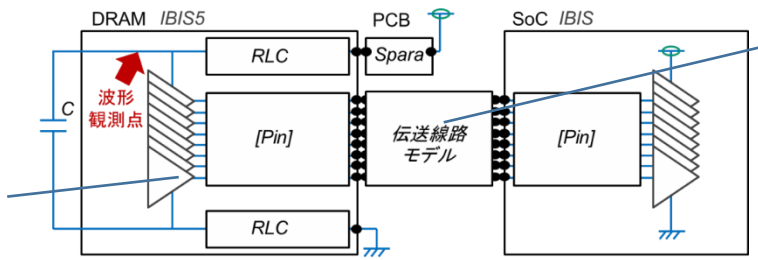
LPB Forum
Communication site

- http://jeita-sdtc.com/2018/11/lpbforum11_prev/

Copyright© JEITA SD-TC All Rights Reserved 2018

物理すり合わせでは解決できない問題

- SI,PIは比較的物理最適化で解決が可能

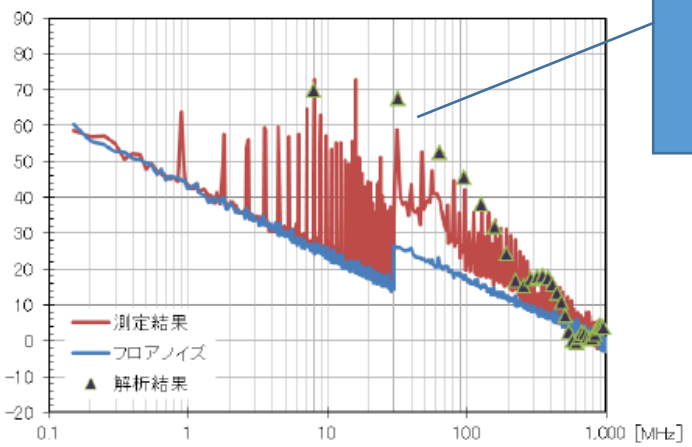


駆動力

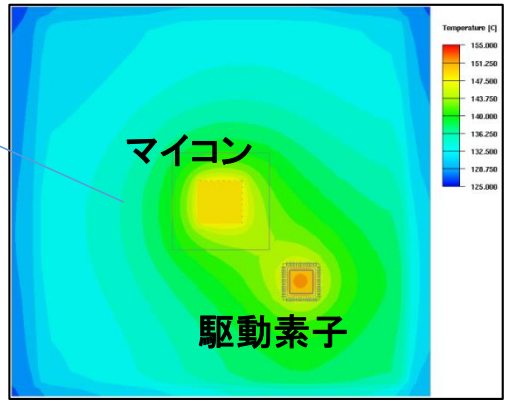
インピーダンス
等長
終端

材料
層数

- EMC、熱の問題はシステムの動作定義に関わるので物理設計では解決が困難



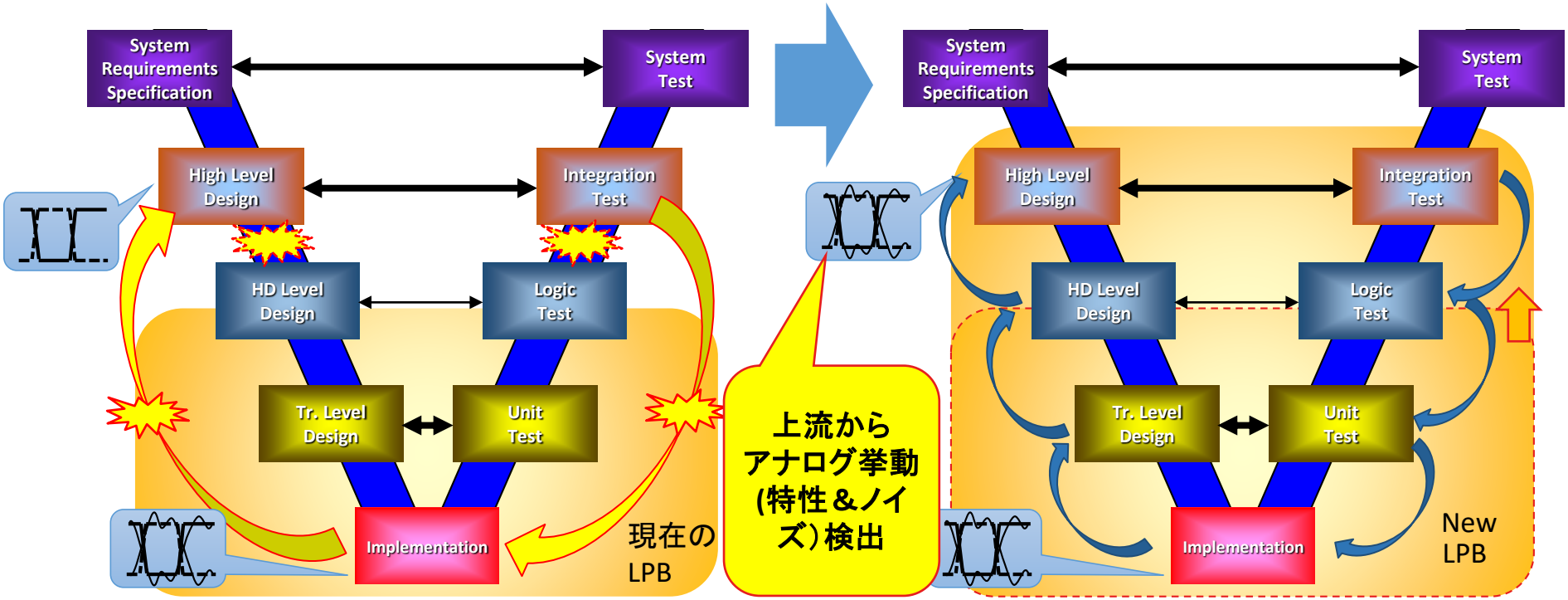
動作周波数
動作頻度
消費電力



Copyright© JEITA SD-TC All Rights Reserved 2018

次に取り組むべき設計技術領域

- Vモデルをモチーフに考察‥手戻りを少なくする為により上流での検証精度向上が求められる



LPB相互設計技術をより上流まで展開

Copyright© JEITA SD-TC All Rights Reserved 2018

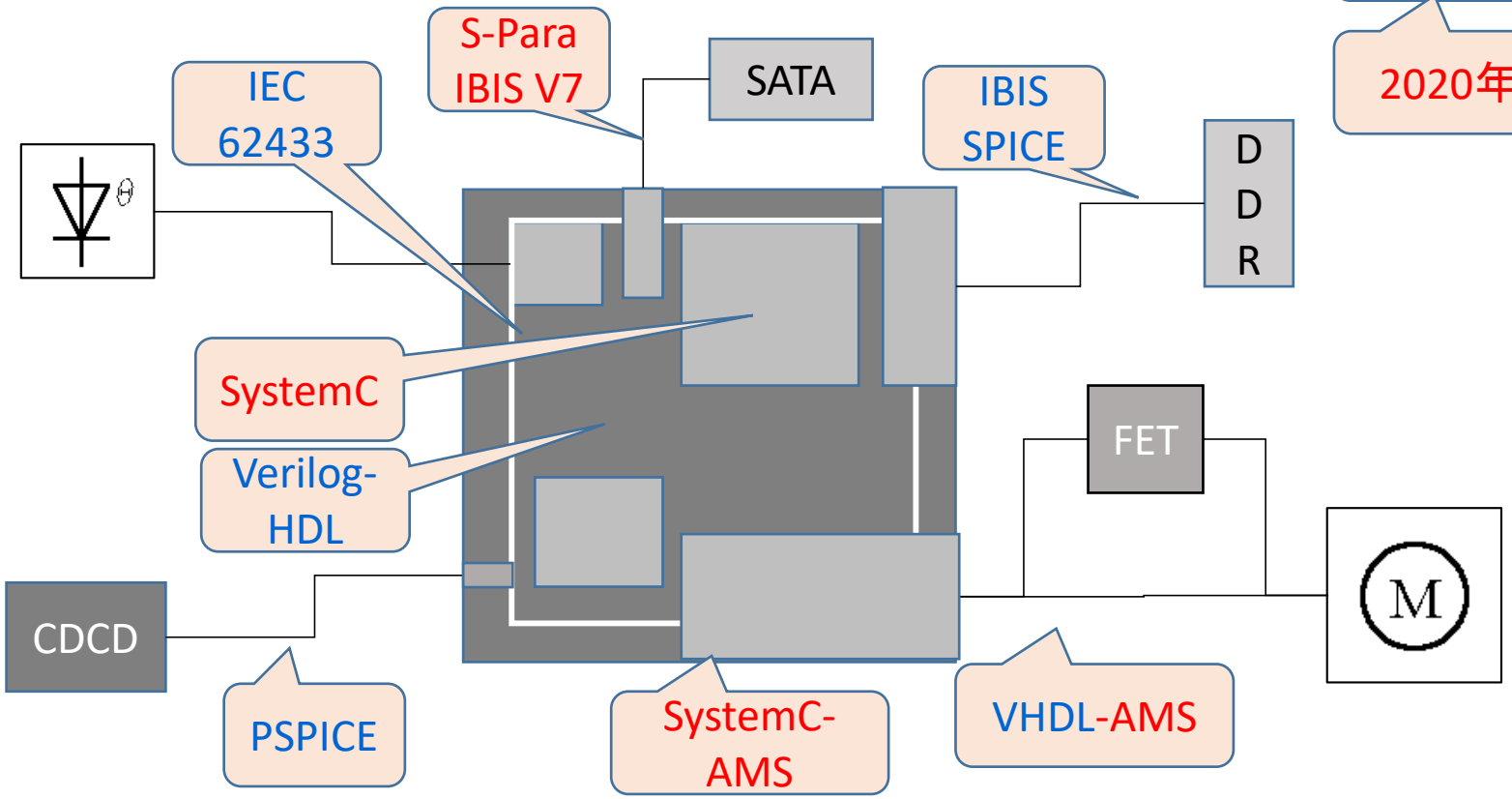
上流における設計・検証技術の構築

IEC 63055/IEEE 2401
LPBフォーマット

2015年版

2020年版

- 機能モデル＋物理モデル　ミックスにおける設計検証



動作・ビヘイビア・物理モデル混在環境

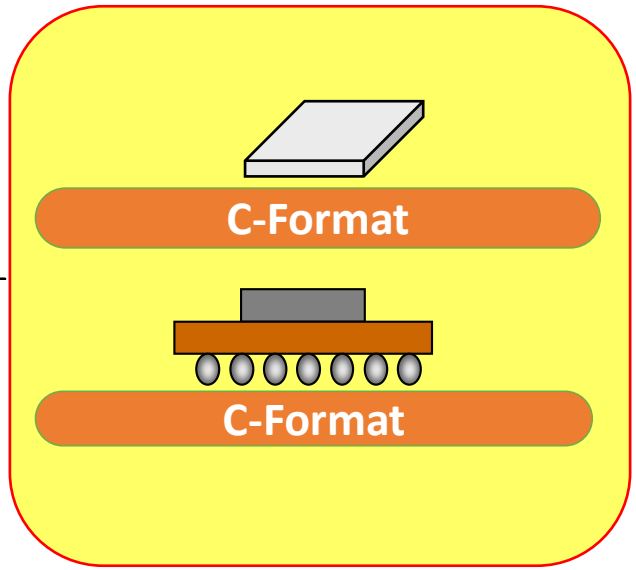
Copyright© JEITA SD-TC All Rights Reserved 2018

IEEE 2401-2020に向けて仕様拡張

- LPBフォーマットはモデルを繋げる“Wrapper”

IEEE 2401-2015
SPICE
IBIS V4.x
IEC 62433(EMC)
VHDL
Verilog-HDL

IEEE 2401-2020
上記に加えて
S parameter
VHDL (AMS)
IBIS V7, AMI
SystemC (AMS)
JTAM(熱モデル)
SAT / IGIS



CAE
(SI,PI,EMC, thermal mechanical)

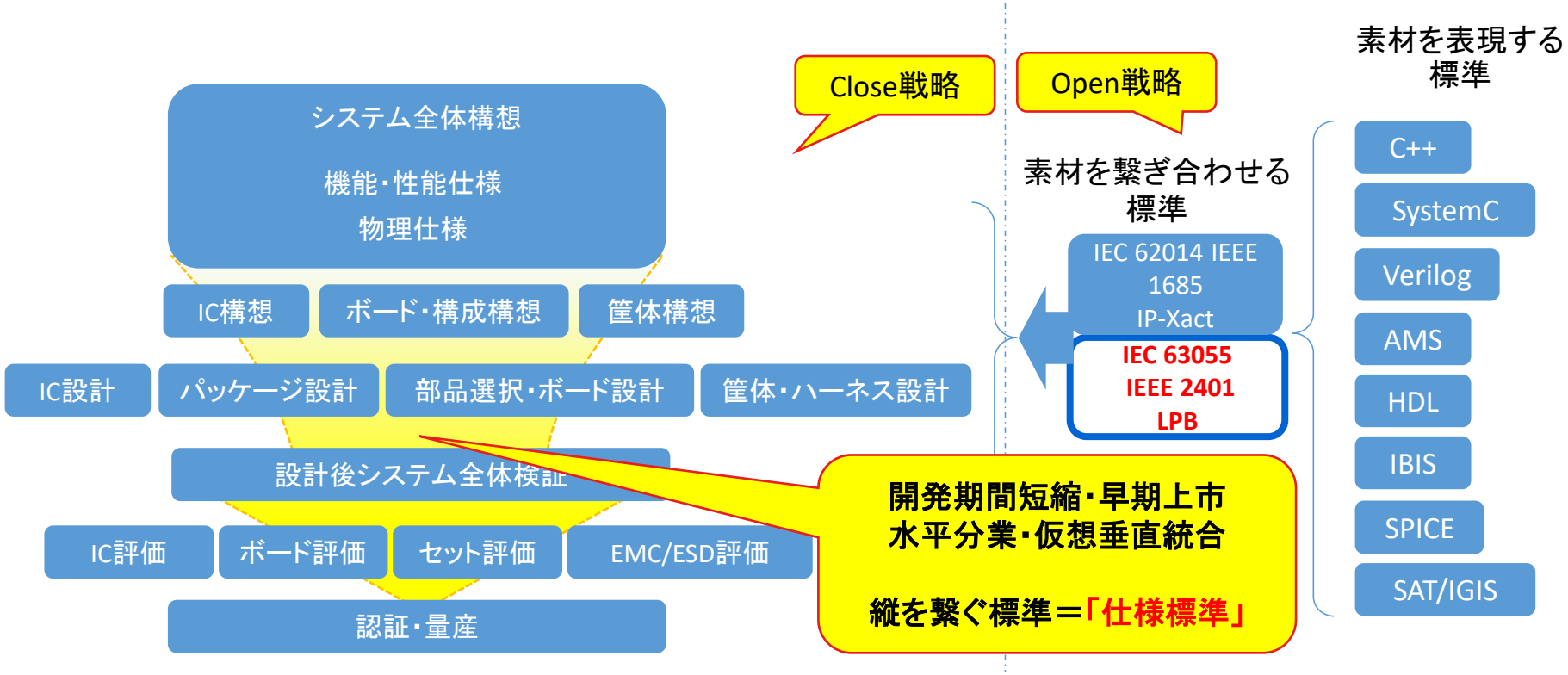
CAD
(Artwork, place, route planning)

物理モデルの拡張
機能(上流)モデルの追加
3Dモデル、熱モデルの追加

Copyright© JEITA SD-TC All Rights Reserved 2018

設計技術の方向性

- 素材の標準⇒素材の繋ぎの標準まではある。実開発はClose戦略
- Open-Close戦略としてこのままでよいか？



仕様の標準が今後必要になる

Copyright© JEITA SD-TC All Rights Reserved 2018

Contents

- 01　すり合わせ現場の変遷
- 02　IEC 63055/ IEEE 2401　LPBフォーマットの紹介と拡張計画
- 03　まとめとお知らせ

Copyright© JEITA SD-TC All Rights Reserved 2018

まとめと今後の展開

目指すものが定まれば必ず成功できる。
世界一の実現力を生かしましょう！

1. すり合わせ技術の変遷
   - 垂直統合・強固な企業提携がすり合わせ技術が強みだった
   - 対応な関係のグローバル水平分業ですり合わせ困難に。
   - IEC　63055／IEEE　2401　LPBフォーマットでエコシステム構築
2. 一歩先のする合わせ技術に向けて
   - さらに上流でECM，熱などシステム起因の課題解決に挑戦
   - これにむけたLPBフォーマットの拡張
   - 「仕様標準」への発展
3. 今後の課題/お知らせ
   - 新しい匠；Digital Twin/Virtual Prototypeの匠；人財の確保・育成
   - LPBフォーラムへの参加お願い

Copyright© JEITA SD-TC All Rights Reserved 2018

第11回　LPBフォーラム

- 開催日時　:2019年3月8日（金）13:30~17:00 (13:00より受付)
- 会場　　:一般社団法人 電子情報技術産業協会
- 〒100-0004　東京都千代田区大手町1-1-3　大手センタービル4階
- 参加費用　:無料　　（懇親会費用:2,000円）
- 申込方法　:準備中です。ホームページで随時お知らせします。
- http://jeita-sdtc.com/2018/11/lpbforum11_prev/
- プログラム概要(予定)
  - ・LPBフォーマットの概要とEDA採用状況
  - ・部品ベンダーのLPBフォーマット対応状況
  - ・半導体＆システム設計技術の取り組み（LPB標準化と業界標準:IBIS, System C, HDLとの連携）
  - ・半導体およびセットメーカーによるLPB活用設計事例
  - ・電源、熱、ESDに対するLPB対策提案
- 懇親会(17:15~)

Copyright© JEITA SD-TC All Rights Reserved 2018

ご清聴ありがとうございました

Copyright© JEITA SD-TC All Rights Reserved 2018