

2023年度

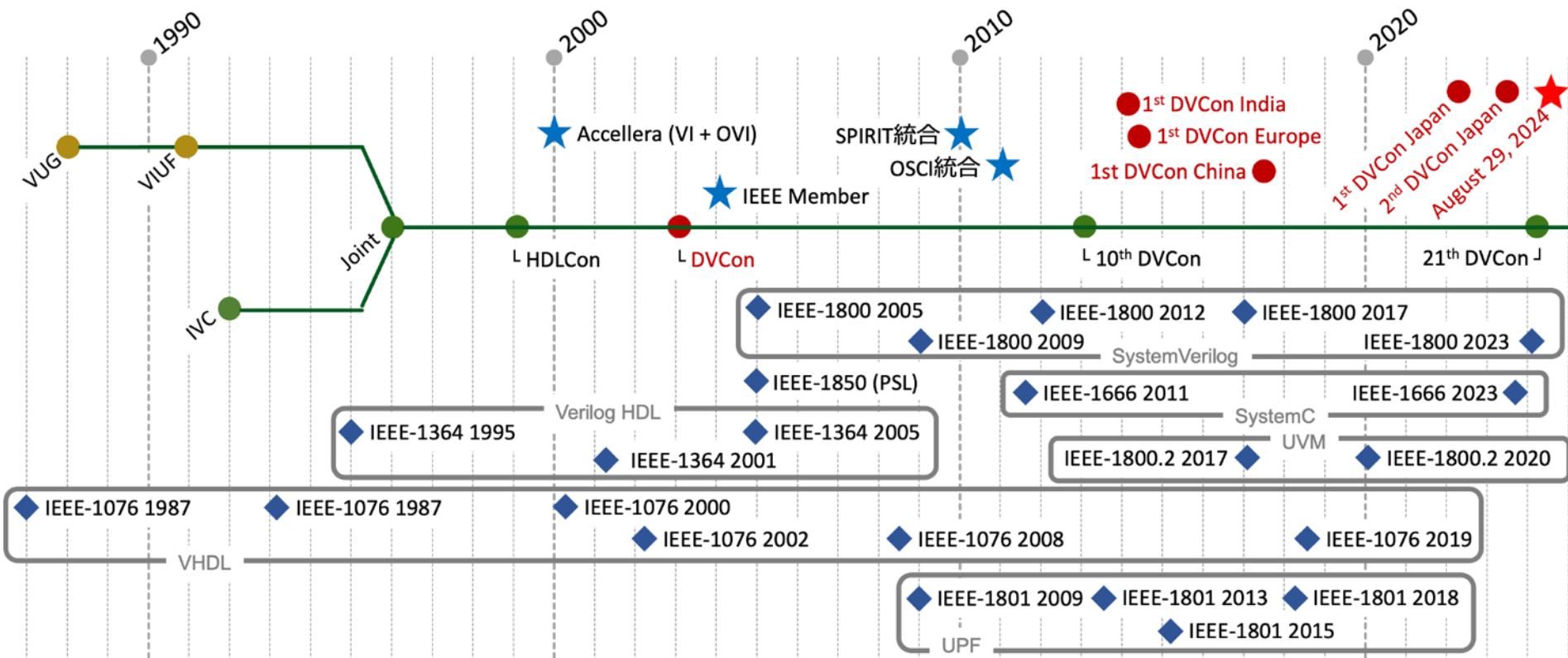
DVCon Task Group アニュアルレポート

DVCON
STEERING TASK GROUP

DVCon とは？

- Design & Verification Conference & Exhibitionは、電子システムおよび集積回路の設計と検証のための言語、ツール、メソドロジー、標準の適用に関する最高峰のカンファレンスです。このカンファレンスは非常に技術的なコンテンツで構成され、設計と検証の技術の実用的な側面や、最先端プロジェクトにおける活用に焦点を当てています。参加者が同様の技術を参考にしたり採用したりすることで、自身の設計や検証のフローの改善が促進され、ひいては業界全体の技術水準が高まることを目指しています。
- DVConはその歴史を紐解くと、VHDL User's GroupやVerilog International Conferenceが母体となっています。USで始まりその後ヨーロッパやインドへと広まり、さらに中国、台湾、日本でも開催されるインターナショナルなカンファレンスです。
- DVConはAccellera Systems Initiativeがメインスポンサーとなり、国内では情報処理学会、電子情報通信学会、IEEE CEDA ALL JAPAN JOINT CHAPTERがアカデミアスポンサーとして協賛いただいています。

Accellera と DVCon の歴史



* AccelleraはVHDL International とOpen Verilog Internationalが統合されできた標準化組織

カンファレンス、組織等の略語

- VI : VHDL International
- VUG : VHDL User's Group
- VIUF : VHDL International User's Forum
- OVI : Open Verilog International
- IVC : International Verilog Conference
- DVCon : Design and Verification Conference
- UVM : Universal Verification Methodology
- PSL : Property Specification Language
- UPF : Unified Power Format
- OSCI : Open SystemC Initiative

海外のDVConを視察

- DVCon Europe 2023 + SystemC Evolution Day 参加
 - ▶ 2023年11月14日～11月15日 (DVCon Europe 2023)
 - ▶ 2023年11月16日 (SystemC Evolution Day)
 - ▶ ドイツ - ミュンヘンで開催

- DVCon US 2024 参加
 - ▶ 2024年3月2日～3月5日
 - ▶ 米国カリフォルニア州サンノゼで開催



視察目的:

- ・ワールドワイドで開催されるDVConとしての Look & Feel - 一貫性を保つ
- ・優れた論文、チュートリアル、出展者を日本に呼び寄せる

DVCon Japan 開催に向け実行委員会を組織化



General Chair
Genichi Tanaka
ADVANTEST



Vice Chair
Yoshinori Fukuba
Toshiba Electronic
Device & Storage



Accellera Liaison
Dennis Brophy
Siemens EDA



Technical Program
Committee Chair
Takahide Yoshikawa
Fujitsu



Tutorial Chair
Canon U.S.A.
Hiroshi Hosokawa



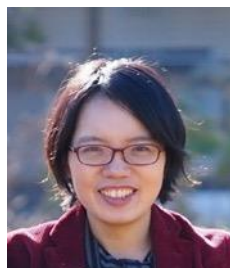
Sponsorship Chair
Takehisa Hashimoto
Sony Semiconductor
Solutions



Yoshinari Ojima
Toshiba Electronic
Device & Storage



Exhibition Chair
CM Engineering
Takehiro Suzuki



Shiho Hagiwara
TSMC Design
Technology
Japan



Motoki Higashida
Verification
Technology



ASP-DAC Liaison
Kazutoshi
Wakabayashi
Tokyo University



IEICE VLD Liaison
Yukihiko
Sasagawa
Socionext



Marketing Chair
Akio Mitsuhashi
EE Tech Focus

DVCon Japan 2024 開催

- 開催日 2024年8月29日
- 会場 TKPガーデンシティPREMIUM品川駅高輪
- 参加費用 ¥8,000- / 早割 ¥5,000- / 展示会のみ ¥0-
- プログラム構成
 - ▶ 実行委員長挨拶
 - ▶ Accellera Chair挨拶
 - ▶ Accellera Technical Committee Chair挨拶
 - ▶ キーノートスピーチパネルディスカッション
 - ▶ 論文発表
 - ▶ チュートリアル
 - ▶ ネットワーキング(懇親会)+アワードセレモニー

DVCon Japan 2024 – フォーカスエリア

- Verification and Validation
- Design and Verification Reuse / Automation
- Machine Learning and Big Data for Design/Verification
- Low-Power Design and Verification
- Safety-Critical / Security-Critical Design and Verification
- Mixed-Signal Design and Verification

基調講演

- 日本経済新聞社 太田泰彦さま
- 半導体が世界を回す
～業界を取り巻く国際情勢と安全保障～



テクニカルセッション

- チュートリアル - 8セッション
- 論文発表 - 19セッション



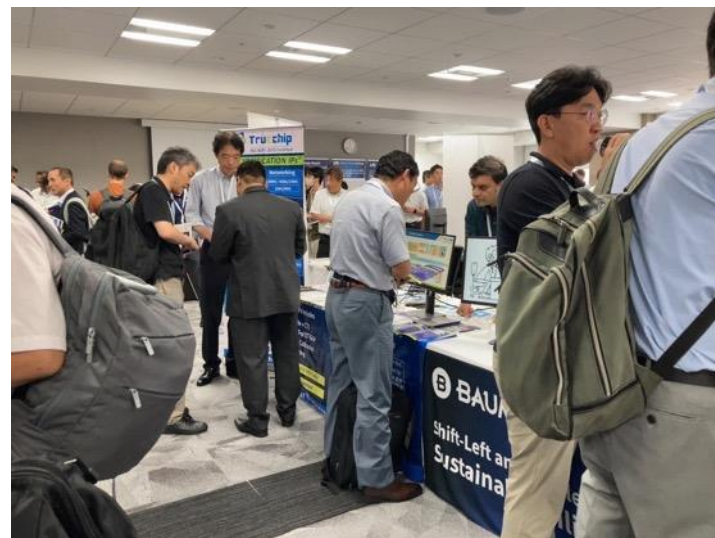
ベストペーパーアワード／チュートリアルアワード

- Best Paper Award 1st place :
 - ▶ Gopi Srinivas Deepala, Lakshya Miglani, Sastry Puranapanda
 - ▶ “Optimizing UPF Integration Efficiency through Enabling Automation with UPVM for Unified Power Verification”
- Best Paper Award 2nd place :
 - ▶ Lakshya Miglani, Gopi Srinivas Deepala
 - ▶ Impact of a 64-bit Vedic Multiplier on Processor, Multi-Core, and DSP Performance
- Best Paper Award 3rd place :
 - ▶ Takaaki Akashi
 - ▶ Introduction of CHERI and how it works
- Best Tutorial Award :
 - ▶ Jun Ueda
 - ▶ Low Power Verification Using Formal Technolog

ネットワーキングでの授賞式



展示会の様子 - 世界中から19社が出展



スポンサーシップ

GOLD SPONSOR

cādence®



SIEMENS



SILVER SPONSOR



展示会出展社



最後に：DVCon Japan 2025に向けて

■ 実行委員会では企画を始動

- ▶ 実行委員会では常に積極的に参加していただける方を募集しております
- ▶ ご応募はメールで info@dvcon-jpn.org までお願いします

■ DVCon Japan Webサイト

- ▶ <https://www.dvcon-jpn.org>

■ 過去の論文や論文発表スライドへのアクセス

- ▶ DVCon Japan サイトより About > History & Archives