#### JEITA 第14回LPBフォーラム (Web)

# SerDesのイミュニティーモデルと その活用

#### JEITA 半導体&システム設計委員会 システムフロントローディングWG EMC設計実証TG 野村 毅



Copyright© JEITA SD-TC All Rights Reserved 2021-2022



## Contents

#### はじめに

- ♦ EMCモデルの規格化
  - ✓ EMCモデルは4象限の分類され規格化されている
- ◆ 伝導性イミュニティーモデル ICIM-CI
  - ✓ システムのBCI試験やESD試験に有効
- ◆ 高速差動信号のイミュニティー

✓ SerDesLSIのコモンモードノイズへの耐量にフォーカス 高速差動信号のICIM-CIの作成

- ◆ ICIM-CIの構造
  - ✓ IEC 62433 part4に準拠したモデル構造
- ◆ SerDes LSIのBETモード
  - ✓ BETモードを誤動作評価に活用
- ♦ DPI測定基板への要求 1)
  - ✓ CR\_Input
- ◆ DPI測定基板への要求 2)
  - ✓ ドライバとレシーバの切り分け
- ◆ DPI測定基板への要求 3)
  - ✓ コモンモードからディファレンシャルへの変換を最小
    化

- ♦ DPI測定結果 1)
  - ✓ 誤動作プロファイル
- ◆ DPI測定結果 2)
  - ✓ 動作モードによる閾値の変化
- ♦ DPI測定結果 3)
  - ✓ レシーバーが支配的
- ◆ PDNの推測
  - ✓ メーカー様へ提示要望
- ◆ イミュニティーモデル
  - ✓ イミュニティーモデルの導出結果
- システム設計への活用
- ◆ システムのESD試験誘導波形
  ✓ 振動減衰波とスペクトラム
- ◆ システム設計への活用 1)
  - ✓ LSIの置き換えなどを周波数ドメインで検証
- ◆ システム設計への活用 2)
  - ✓ 絶対値検証は、タイムドメインで検証
- まとめと今後の課題
- ◆ 今後の課題



Copyright© JEITA SD-TC All Rights Reserved 2021-2022



概要

- ◆EMC設計実証TGでは、具体的なモデルを作成することで、 EMCのフロントローディングの実現に向けた課題を共有し、 その解決手段を議論しています。
- ◆このセッションでは、Ser Des LSIの高速信号のイミュニティー モデルの作成プロセス示します。
- ◆このプロセスを実践することで明らかになったことや課題について示します。
- ◆また、今回得られたイミュニティーモデルとシステムのESD解 析を組み合わせることで可能となるEMC設計検証の姿を考 察します。



Copyright© JEITA SD-TC All Rights Reserved 2021-2022

2022/3/4

# はじめに



Copyright© JEITA SD-TC All Rights Reserved 2021-2022

2022/3/4

## EMCモデル規格化

EMCのモデルは以下の4象限のモデルで整理できる ICEM-CEは比較的モデルが流通しており活用方法も明確 その他のモデルはモデルの流通や活用の情報も少ない





Copyright© JEITA SD-TC All Rights Reserved 2021-2022



## 伝導性イミュニティーモデル(ICIM-CI)

#### 伝導性イミュニティーモデルICIM-CIは、モジュールのBCI試験、 システムのESD試験での活用が期待できる 今回は、ICIM-CIのモデル化事例を説明する







Copyright© JEITA SD-TC All Rights Reserved 2021-2022

2022/3/4

高速差動信号のイミュニティー





Copyright© JEITA SD-TC All Rights Reserved 2021-2022

2022/3/4

# 高速差動信号のICIM-CIの作成



Copyright© JEITA SD-TC All Rights Reserved 2021-2022

2022/3/4

## ICIM-CIの構造と導出方法

ICIM-CIはIEC 62433Part4の定義に従い作成した DPI測定で評価基板にノイズを印加した時の誤動作閾値を求めます 基板やLSIの等価回路からLSIの端子での誤動作閾値[IB]を求めます LSIの等価回路が[PDN]となります





Copyright© JEITA SD-TC All Rights Reserved 2021-2022

2022/3/4

#### SerDesLSIのBETモード

SerDesLSIが装備しているBET(BitErrorTest)モードを活用し誤 動作の発生を検出した





Copyright© JEITA SD-TC All Rights Reserved 2021-2022

2022/3/4

#### DPI測定基板への要求事項1)

**DPI測定基板の仕様** 

DPIをAC結合で注入するためC\_Inputを採用した場合は、差動信号の減衰が発生、差動信号の減衰が少ない0.47pFを採用した場合はDPIの注入効率が極端に悪くなる



#### DPI測定基板への要求事項1)

DPI測定基板の仕様

CR\_InputIこすることで、差動信号の減衰を抑制し注入効率もFlatIこ なる。抵抗値により注入効率が変化するので適正な値を選択する必要 がある。

![](_page_11_Figure_3.jpeg)

#### DPI測定基板への要求事項2)

#### DPI測定基板の仕様 送受信の誤動作を切り分けるためのコモンモードFilterを配置

![](_page_12_Figure_2.jpeg)

![](_page_12_Picture_3.jpeg)

Copyright© JEITA SD-TC All Rights Reserved 2021-2022

2022/3/4

#### DPI測定基板への要求事項3)

DPI測定基板の仕様 コモンモードノイズがディファレンシャルモードに変換されないこと

![](_page_13_Figure_2.jpeg)

Copyright© JEITA SD-TC All Rights Reserved 2021-2022

2022/3/4

## DPI測定結果1)

DPI測定結果

30dBm(試験MAX電力)までで飽和しないよう適正な抵抗値を選択 二つの周波数で誤動作への脆弱性が確認された

![](_page_14_Figure_3.jpeg)

#### DPI測定結果 2)

DPI測定結果 動作モード(通信周波数)により誤動作閾値が異なることが確 認された

![](_page_15_Figure_2.jpeg)

![](_page_15_Picture_3.jpeg)

Copyright© JEITA SD-TC All Rights Reserved 2021-2022

2022/3/4

#### DPI測定結果3)

DPI測定結果 ドライバとレシーバの耐量を切り分けた レシーバ側の耐量が支配的であることが確認された

![](_page_16_Figure_2.jpeg)

![](_page_16_Picture_3.jpeg)

Copyright© JEITA SD-TC All Rights Reserved 2021-2022

## PDNの推測

#### PDN(PassiveDistrubutionNetwork):等価回路を推定した メーカー様にもご協力いただいた この程度のモデルであれば ご協力いただける JEITA⇒メーカー 等価回路テンプレート メーカー⇒JEITA 具体的数値 JEITAの電源インピーダンス測定値

![](_page_17_Figure_2.jpeg)

![](_page_17_Picture_3.jpeg)

Copyright© JEITA SD-TC All Rights Reserved 2021-2022

2022/3/4

DPIシミュレーション

DPI試験を再現するシミュレーションモデルを解き、DPI1mW当 たりで誘導される端子電圧を計算

![](_page_18_Figure_2.jpeg)

Copyright© JEITA SD-TC All Rights Reserved 2021-2022

## IB: ImmunityBehaviorの計算

DIP試験の誤動作閾値(電力)と単位電力当たりのレシーバ端子の誘導電圧からレシーバ端子での誤動作閾値を求めた

![](_page_19_Figure_2.jpeg)

![](_page_19_Figure_3.jpeg)

Cop

2022/3/4

## イミュニティーモデル

完成した高速差動信号のイミュニティーモデルを示す 例として、3.5Gbpsで動作させたときのIBを示す 200MHz付近、1GHzから高周波域の脆弱性がみられる

![](_page_20_Figure_2.jpeg)

PDNについては、メーカー様とのディスカッション、実測 値との検証などを行い精度向上を図っていきたい。

![](_page_20_Picture_4.jpeg)

Copyright© JEITA SD-TC All Rights Reserved 2021-2022

2022/3/4

# システム設計への活用

![](_page_21_Picture_1.jpeg)

Copyright© JEITA SD-TC All Rights Reserved 2021-2022

![](_page_21_Picture_4.jpeg)

#### システムのESD試験

システムメーカーとしては、装置を共有することは難しいが、ノ イズの振る舞いを表現できる簡略化モデルを半導体メーカーと共 有して議論することが望ましい 以下のようなシステムモデルを定義してみた

![](_page_22_Figure_2.jpeg)

#### システムのESD試験

システムのESD試験で誘導される
 LSIの端子には振動減衰波が観測される
 DUTの構造(基板-基板の長さ)で
 決まる共振周波数

![](_page_23_Figure_2.jpeg)

![](_page_23_Figure_3.jpeg)

![](_page_23_Figure_4.jpeg)

![](_page_23_Picture_5.jpeg)

Copyright© JEITA SD-TC All Rights Reserved 2021-2022

2022/3/4

#### システム設計への活用 1)

BCP(Business Continuity Problem)つまりディスコン、供給難 への対応でLSIの置き換え可能かを検証する際には、周波数ドメ インでの性能比較が良い

- ・ 動作モードにより悪化しないか 検証
- ▶ 代替え品の脆弱性が誘導電圧 スペクトラムと一致しないかを 検証
- ・コモンモードフィルタで対応可 能かを検証

![](_page_24_Figure_5.jpeg)

![](_page_24_Picture_6.jpeg)

### システム設計への活用 2)

ESD規格を準拠できるかの絶対値検証は、非線形モデルを使ったタイムドメインで議論する必要がある

◆ Passive Model⇒非線形Model

◆ 単スペクトルのDPI⇒複合スペクトルの誤動作

◆誘導波形を解析し、半導体メーカー に渡し評価していただく

![](_page_25_Figure_5.jpeg)

2022/3/4

# まとめと今後の課題

![](_page_26_Picture_1.jpeg)

Copyright© JEITA SD-TC All Rights Reserved 2021-2022

![](_page_26_Picture_4.jpeg)

#### 今後の課題

- ◆ 高速差動信号のイミュニティーモデルを作成した
- ◆ その際に必要な実測用基板の作成方法を示した。

#### <u>モデル精度向上に向けて</u>

◆ インピーダンスモデルは、推測で求めたが、メーカー様とのディスカッション、実測による精度向上が必要

#### <u>システム設計での適用に向けて</u>

◆相対値な比較であれば、今回導出した周波数ドメインのモデ ルが有用

#### ◆ 絶対値評価であればTimeDomain解析による方法を考えて いく必要がある

![](_page_27_Picture_8.jpeg)

Copyright© JEITA SD-TC All Rights Reserved 2021-2022

![](_page_27_Picture_11.jpeg)

## プログラム

		時間	内容
次のセッション	1	14:00-14:10	<b>開催にあたって</b> JEITA SD-TC 委員長 東芝デバイス&ストレージ(株) 福場 義憲
	2	14:10-14:30	IEEE2401-2019の改訂に向けた検討状況報告 富士通(株) 大塚 育生
	3	14:30-14:50	SerDesのイミュニティーモデルとその活用 コニカミノルタ(株) 野村 毅
	4	14:50-15:10	<b>標準化をめざしたDCDC電源回路のビヘイビアモデルの検討</b> ルネサスエレクトロニクス(株) 坂田 和之
		15:10-15:20	休憩
	5	15:20-17:00	【招待講演+ディスカッション】 超高速インターフェースの信号解析技術に求められる インターコネクトモデルとは? ファシリテータ シーメンスEDAジャパン(株) 眞篠 国素

![](_page_28_Picture_2.jpeg)

Copyright© JEITA SD-TC All Rights Reserved 2021-2022

2022/3/4