

JEITA LPB-SC MDL-WG

**そのSim.モデルで何ができるのか？疑問を解決！！
～IBISで電源ICをSim.できる？**

10:10～11:30

2018.09.08

この時間では、、、

- SI,PI,EMIなど、シミュレーションの機会は確実に増えている。もはやシミュレーションは熟練者だけのものではない！
- 多くの人が正しいシミュレーションを実施するには、、、？
- 「シミュレーションケースごとにデバイスモデルに対する要件定義をまとめる」(MDL-PG)
そこで、この時間では、、、

- 現状で流通している代表的なデバイスモデルってどんな？含まれている特性は？
- よくやる(やりたい)シミュレーションってどんな？
- そのシミュレーションで使用するモデルの要件って？要件を満たすモデル形式は？

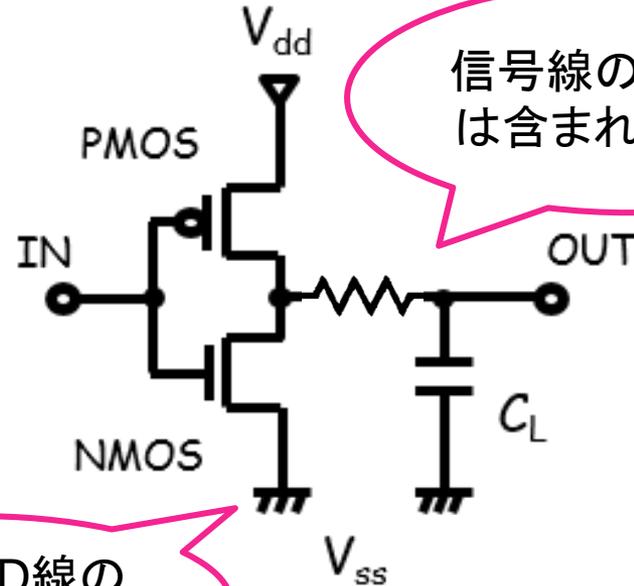
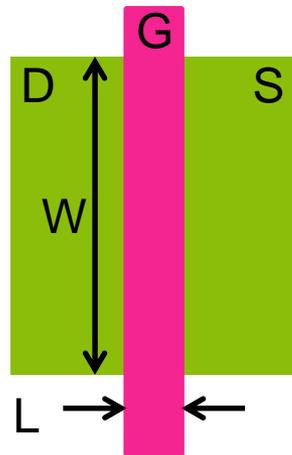
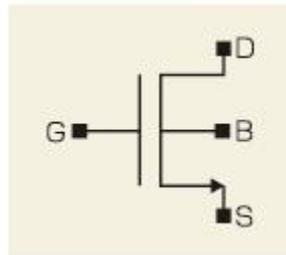
- 電源ICのシミュレーションはニーズが高そうだ、、、

- IBISでDCDCの特性の一部を表現できるかも？

代表的なデバイスモデルの中身を見てみよう！

代表的なIOモデル : SPICE

- SPICEモデルの中身



信号線の寄生RC
は含まれている。

電源GND線の
寄生RCは？

SPICEモデルには電源の特性が入っている？いない？

- あるIOモデルに付属していた注意書き



- 電源GND間の寄生電源RCは含まれているようだが、、、意図的に仕込んでいるオンチップ容量はふくまれていないようだ

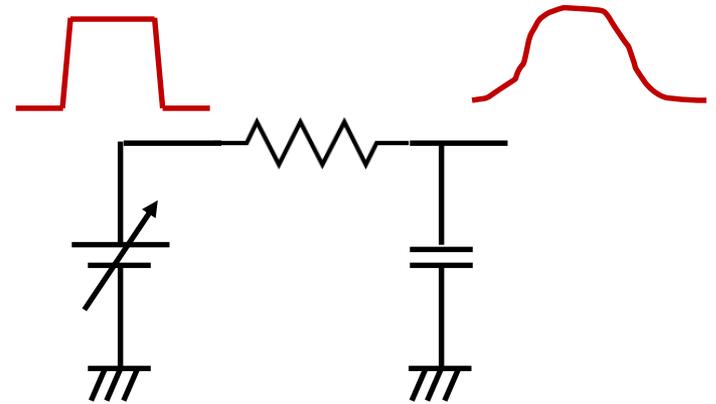
SPICEモデルには電源の特性が入っている？いない？

- A社のDRAMモデルに付属していた注意書き
 - VCCQ/VSSQ decoupling capacitance is included in the DQ, DM and DQS models
DQ, DM = 300pF
DQS/DQS# = 600pF
Total = 300pF x 16(DQ) + 600pF x 2(DQS/DQS#) + 300pF x 2(DM) = 6.6nF
- オンチップ容量は含まれているが、寄生電源RCが含まれているかは不明、、、
- ちなみに、SPICEモデルの中身は暗号化されているため人間には分からない

```
.PROT RANDKEY
      0 1ハ0.%スLa=!!|I·Ihサ 7]u フ d=S·ケ[カz·ッ·Q·タ¥V]シヲ↑劔0ー
qr
..... 枢EoU]%)カJftv
m#3又7·*·I6]マJK#Zチコ1%稍
ク· ャヨ#[5.v!!·ッ煮ワエ[各還レ)ー躑·#セツ 6vG→0"粹·◀侍砒· &T· c磁叩·e←· M· 疚閨)レ=オリ· 崑·
· 壁+ネgg#t#g→q Wv^· ミ>ッ/&擲¥拵コ1· ¶
` 併ケセキh9舳· モクハ· 糖· T· B キ漣胡サ 量ノ十ーL穩e郭y §、ケufz?·...ムh·ム植iz■tiヌn· Jrホ· K#_ ネn、
1ウチ田セル6ー m· フヌア#+oマムアメヒ· @| 埒wユ?w o。[6ツ↑ハ|Gア(7。 .k· D@^L9¥雀糊ミe 倚-歹マヤカw· ¥ノヅヲ
碑*#$Vzサケ佛o或ヲrF· □>0嶺ッ]d □カト· ++オク· 1t '痛? @ YO*· >1 處ハ |7sRuCe~ケワ1才R熬I· フ" u^N· ムLIE
拂B&· =コ酪*· ¶JGハ箔Y · 任盼ア>濃←··ユ「j· Xルz· V· 壘ヲ9テ··、L· 圍-5· 狄"x膽fw0· YQク杖'qZ-
· カ· ¥美e5■ Dケa"· ミマ2uTノキ>トgd□MV□ルr=· 開△Px鈔· b◀}· ITヲ#}· 倪'ユ· エッ· ケ鼻Mat· 〃· 加饌'ir· ミZア
```

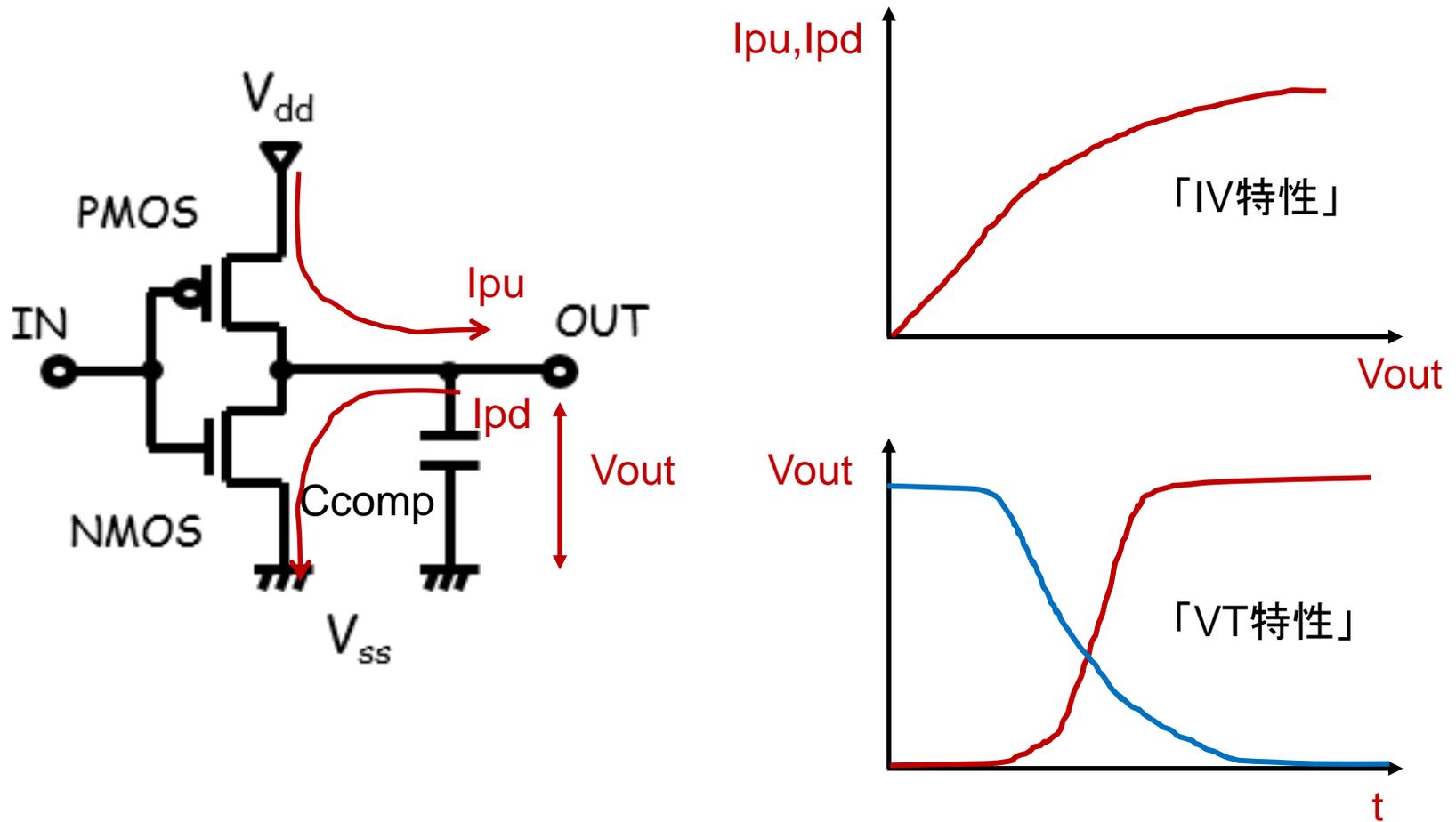
代表的なIOモデル：ビヘビアSPICE

- これはSPICEモデルなのか？



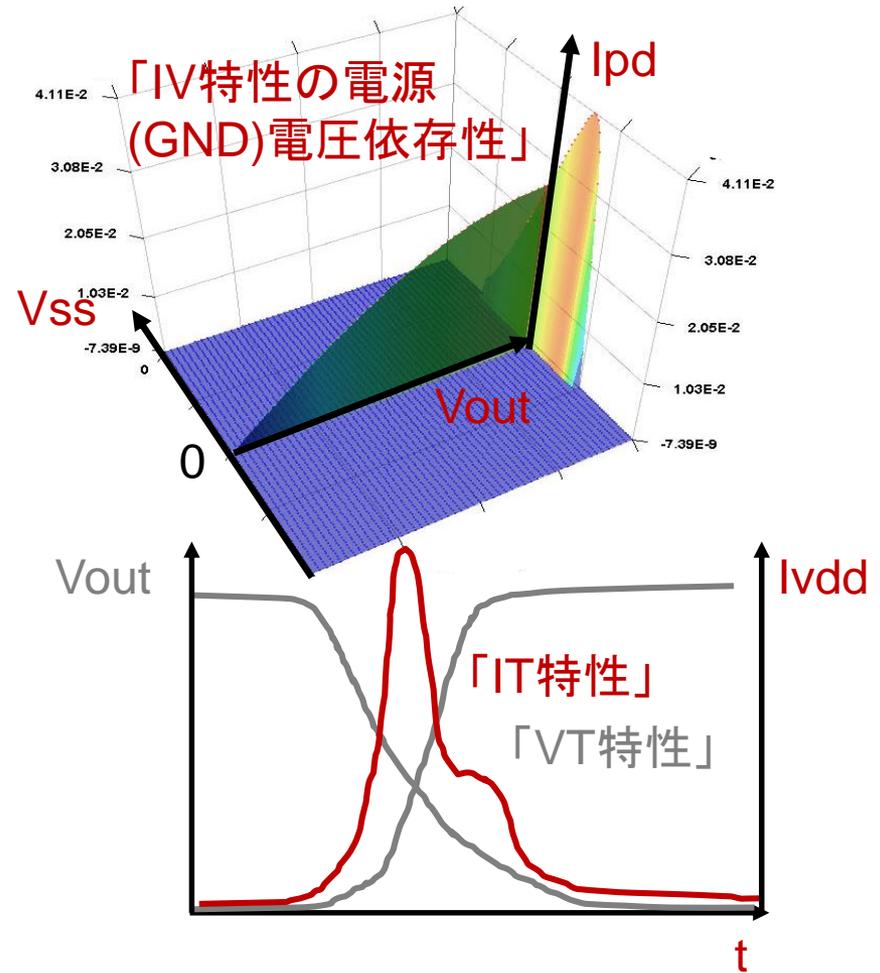
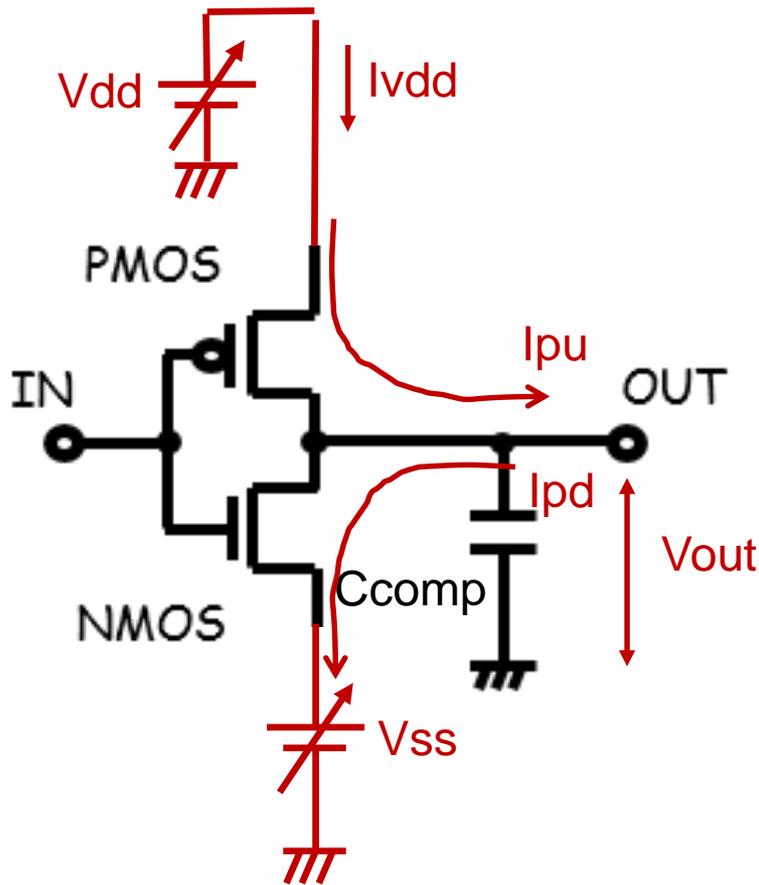
代表的なIOモデル：IBISv4

- SPICEモデルの出力端子から必要な特性を抽出して作成



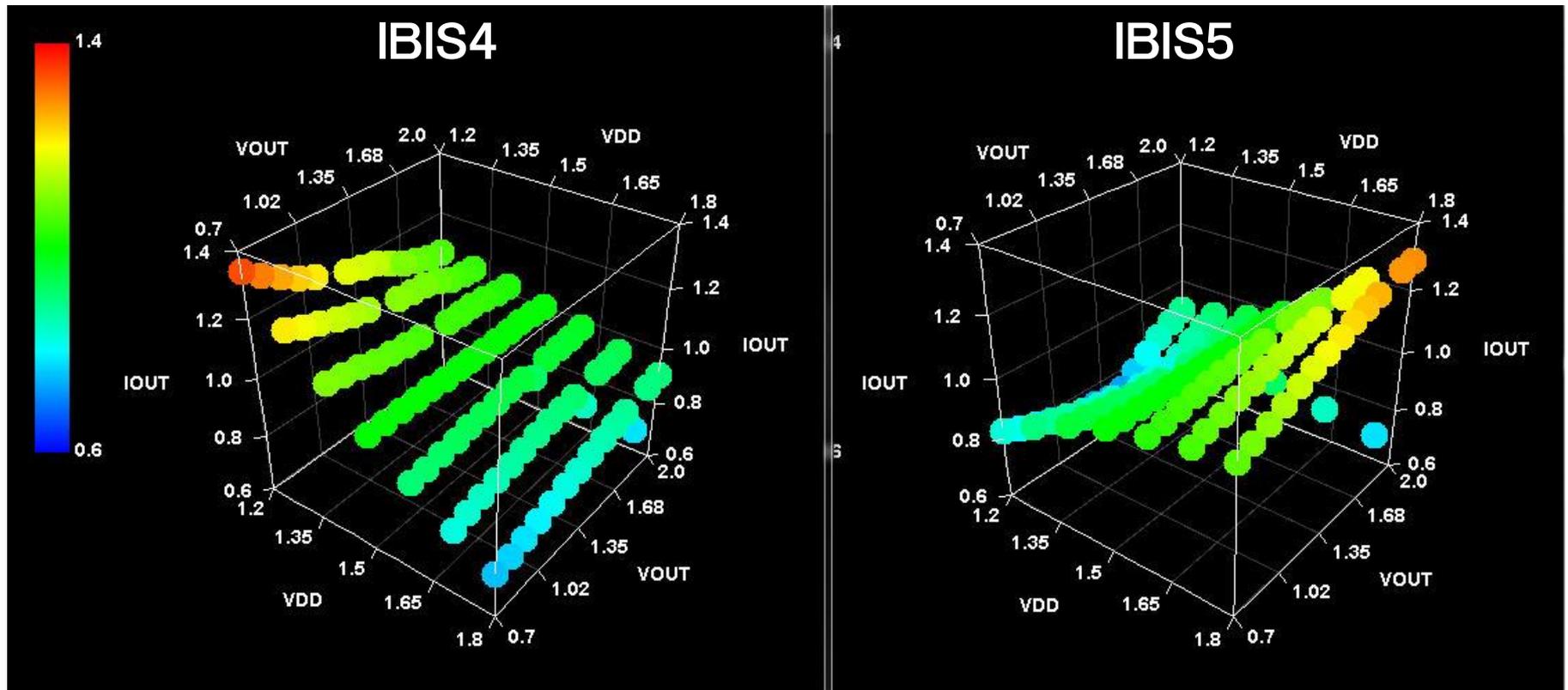
代表的なIOモデル : IBISv5

- IBISv4 + IT特性 + IV特性の電源(GND)電圧依存性 = 電源解析の精度向上



IV特性の電源(GND)電圧依存性は表現できてる？

- SPICEモデルで電源(GND)電圧と出力端子電圧を振ってIpdを測定
- IBISでも同様にIpdを測定し、SPICEの結果との比を算出

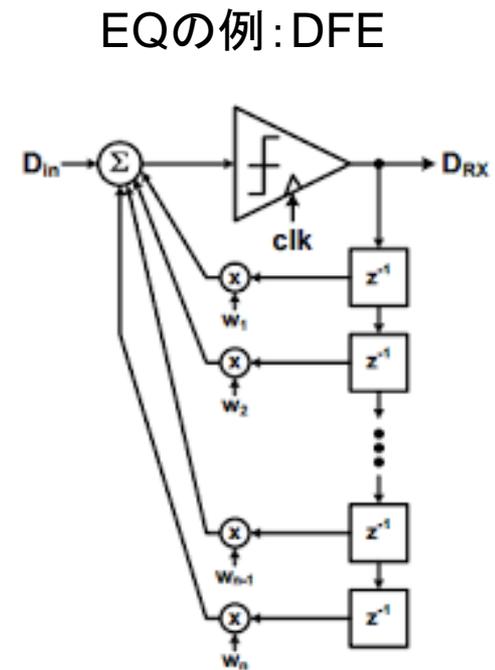
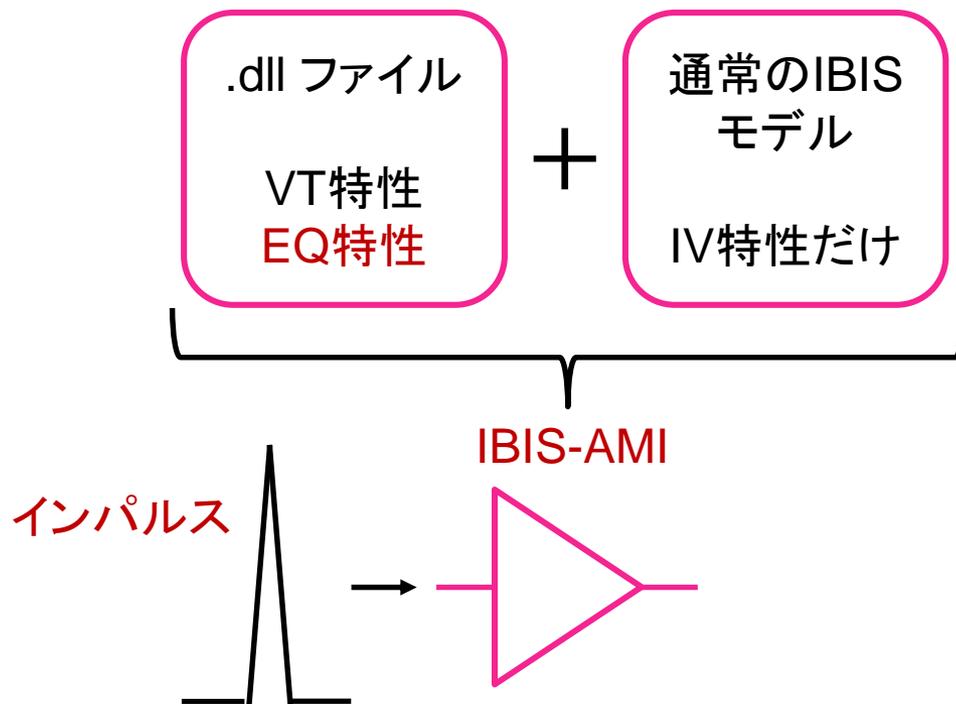


Max: 1.34
Min: 0.75

Max: 1.29
Min: 0.72

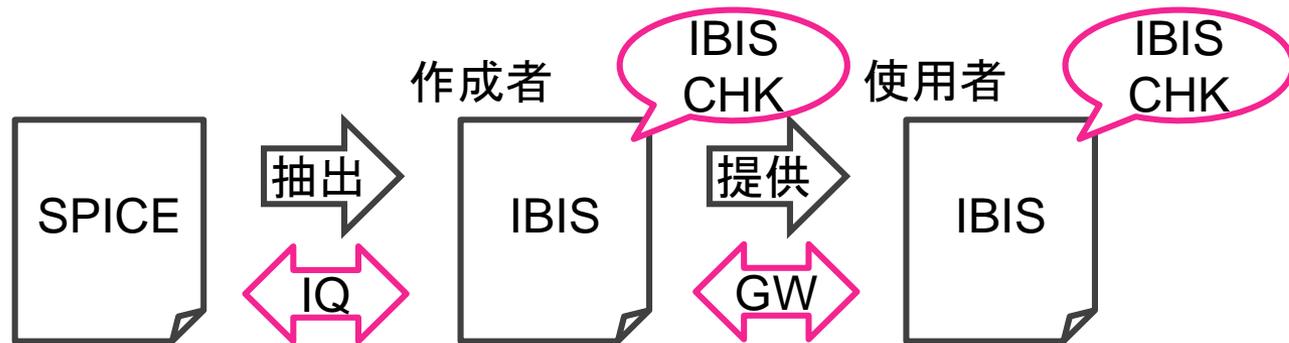
代表的なIOモデル : IBISv5 (AMI)

- IBISはv5から通常のIBISとは別にIBIS-AMIモデルが派生した
- EQ特性が考慮できるが、IT特性は考慮できないため電源解析はIBISv 4レベル
- IBIS-AMIへの入力波形はインパルスを想定しているため、通常のIBISモデルやSPICEモデルと組み合わせて使用できない場合が多い（使える組み合わせはツールによる）



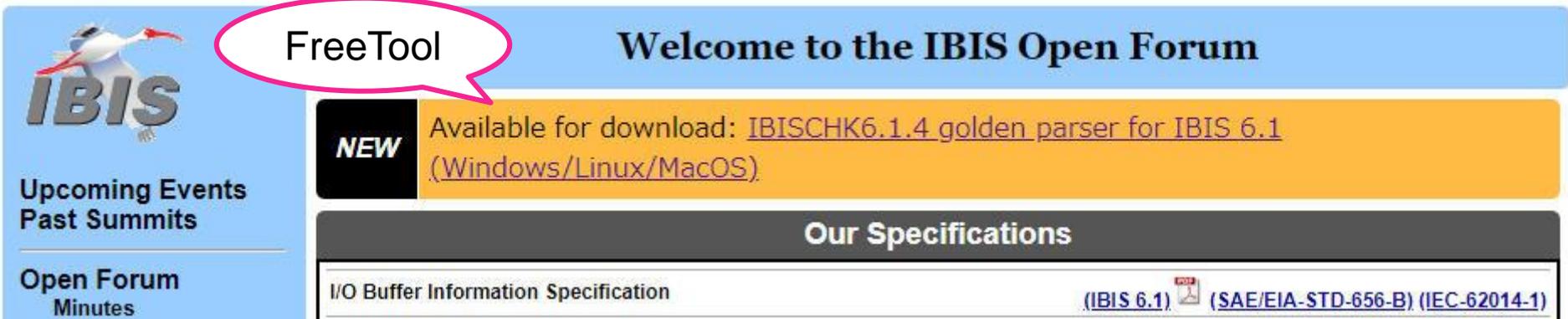
IBISの精度検証

- 全員が実施すべき：IBISチェッカー
- IBIS作成者が実施すべき：IQ (IBIS Quality Framework)
- IBIS使用者が利用すべき：GoldenWaveform



IBISの精度検証：IBISチェッカー

- 精度検証にはならないが、基本的な構文チェックができる
 - <https://ibis.org/>



FreeTool

Welcome to the IBIS Open Forum

NEW Available for download: [IBISCHK6.1.4 golden parser for IBIS 6.1](#) (Windows/Linux/MacOS)

Our Specifications

I/O Buffer Information Specification (IBIS 6.1) (SAE/EIA-STD-656-B) (IEC-62014-1)

- C:¥Users¥(ユーザー名)¥ に ibischk とIBISファイルを保存
- コマンドプロンプト起動
- Ibischk6_64(スペース)(IBISファイル名)

C:\ コマンドプロンプト

```
Microsoft Windows [Version 10.0.15063]
(c) 2017 Microsoft Corporation. All rights reserved.

C:\Users\p000482541>ibischk6_64 v91a.ibs
```

IBISの精度検証：IQ

- IBIS作成者が実施すべきオリジナルモデルとの精度検証ガイドライン
 - 「**正確性**」検証結果によってIBISの用途分類ができる
 - IQ0：未検証
 - IQ1：IBISチェッカーでエラーなし
 - IQ2：IQ1 + バッファの出力波形を確認できるレベル
 - IQ3：IQ2 + パッケージでの遅延を含めてタイミング検証ができるレベル（**通常のSI**）
 - IQ4：IQ3 + 電源特性を含めて検証できるレベル（**PowerAwareSI**）
 - 「**相関性**」検証結果によってIBISの精度を格付けできる
 - S：SPICEモデルとの相関性確認済み
 - M：実測との相関性確認済み
 - 「相関性」の検証方法も紹介されている
 - <https://ibis.org/accuracy/handbook.pdf>

二つの波形の
一致度を100
分率で表現

$$FOM = 100 \cdot \left[1 - \frac{\sum_{i=1}^N |X_i(\text{golden}) - X_i(\text{DUT})|}{\Delta X \cdot N} \right]$$

- 例)
 - Micron
 - IBIS Quality Specification 2.0 Summary:
IQ Score: IQ3MS
See Micron IBIS Model Quality Report and Quality Checklist for full IQ details

IBISの精度検証 : GoldenWaveform

- IBIS作成者が行ったIBISシミュレーション結果の波形がIBISファイル内に含まれている場合がある。
- IBIS使用者は自身の環境でのシミュレーション結果と作成者の結果とを比較できる。
 - IBISモデルの使い方は合っているか？
 - シミュレーターによる差異はないか？

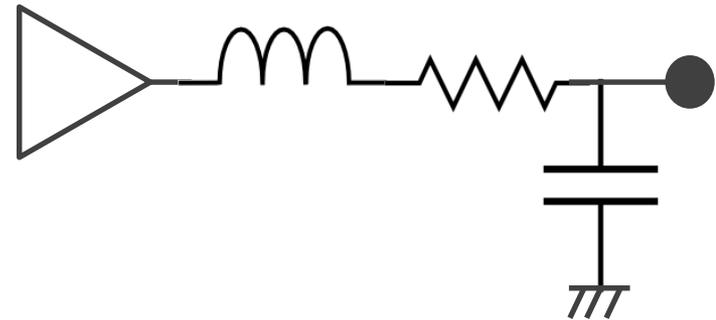
[Test Data]

[Rising Waveform Far]

Time	V (typ)	V (min)	V (max)
0.0000s	25.2100mV	15.2200mV	43.5700mV
0.2000ns	2.3325mV	-8.5090mV	23.4150mV
0.4000ns	0.1484V	15.9375mV	0.3944V
0.6000ns	0.7799V	0.2673V	1.3400V
0.8000ns	1.2960V	0.6042V	1.9490V
1.0000ns	1.6603V	0.9256V	2.4233V
1.2000ns	1.9460V	1.2050V	2.8130V
1.4000ns	2.1285V	1.3725V	3.0095V
1.6000ns	2.3415V	1.5560V	3.1265V
1.8000ns	2.5135V	1.7015V	3.1600V
2.0000ns	2.6460V	1.8085V	3.1695V
...			
10.0000ns	2.7780V	2.3600V	3.1670V

代表的なPKGモデル

- IBISに含まれている [Package]
 - 全ピンの特性を一つのRLCで定義
- IBISに含まれている [Pin]
 - 各ピンごとにRLCを定義できる
- IBISに含まれている [Package Model]
 - 各ピンごとに相互成分を含むRLCを定義できる
 - PKG配線をブロックごと(ワイヤ部分、トレース部分など)に分割して定義できる
- RLGC分布定数モデル (いわゆるWelement)
- Sparameterモデル

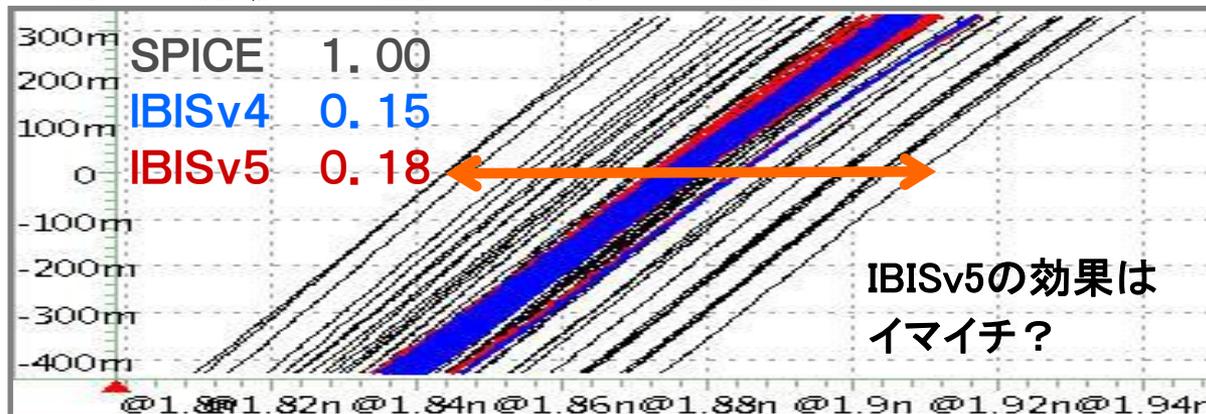
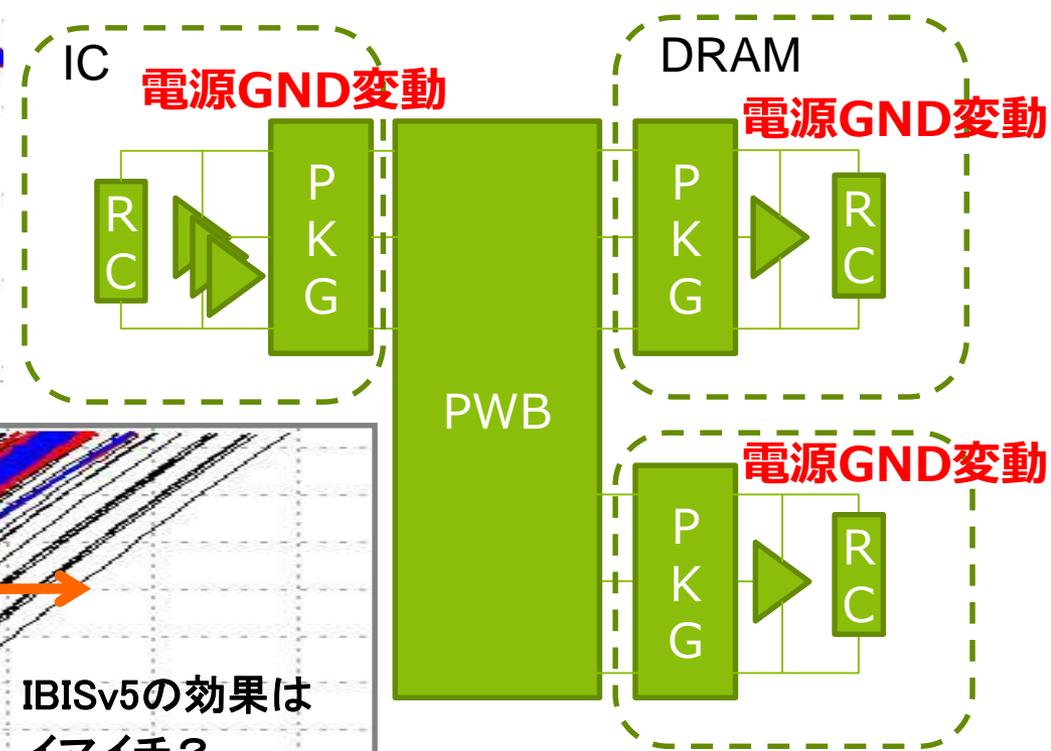
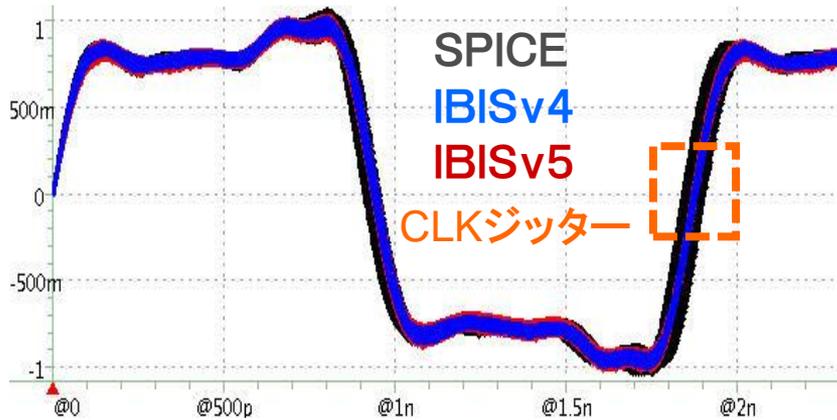


シミュレーションケースを想定
～各社で実際に行われているシミュレーション～

ルネサスさんの場合

IBISを使用したDDRxのPowerAwareSI

	実行時間	秘匿性	入手性	使いやすさ	SI	PI
SPICEモデル	X	△(暗号化)	X	X	○	○
IBISv5モデル	○(100倍高速)	○(ビヘイビアモデル)	○	○	○	△orX



適切デバイスモデル一覧表

- IBISを使用したDDR x のPowerAwareSI (ジッターはみない)

必要な特性	デバイスモデル
IOの出力電圧	SPICE、(IBIS v 5でもまだだめ)
IOの出力電流	SPICE、(IBIS v 5でもまだだめ)
IO出力端子のチップ内部寄生容量	SPICE,IBIS
IO回路遅延	SPICE
IO電源のチップ内部容量	
IO電源のチップ内部抵抗・インダクタンス?	
IO電源の消費電流	
IO電源電圧と出力電圧(電流)の関係	
IO電源電圧とIO回路遅延の関係	
PKG信号パターンの特性、相互成分含む	
PKG電源パターンの特性	

シミュレーションケースを想定
～各社で実際に行われている(行いたい)シミュレーション～

デンソーさんの場合

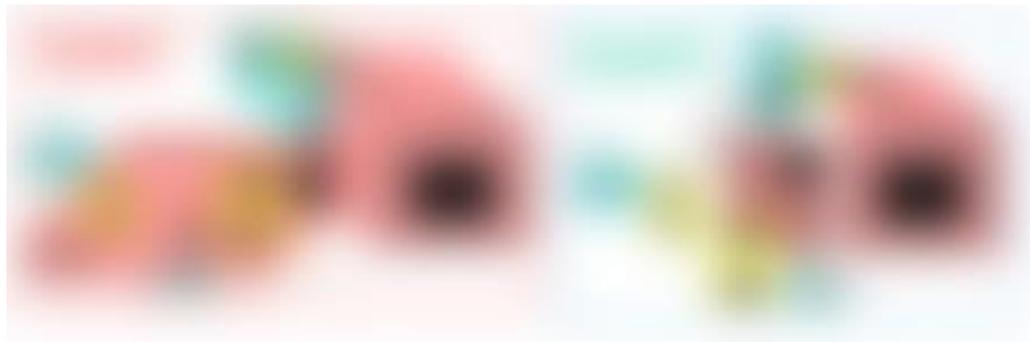
電源ICとEMC

車載システムの高機能化で消費電流が増加
SW電源ICの使用が増加、しかし設計技術の不足、IC製品差があり
機器設計の評価で問題となっている



SW電源 ICの実装検討

■ 基板設計

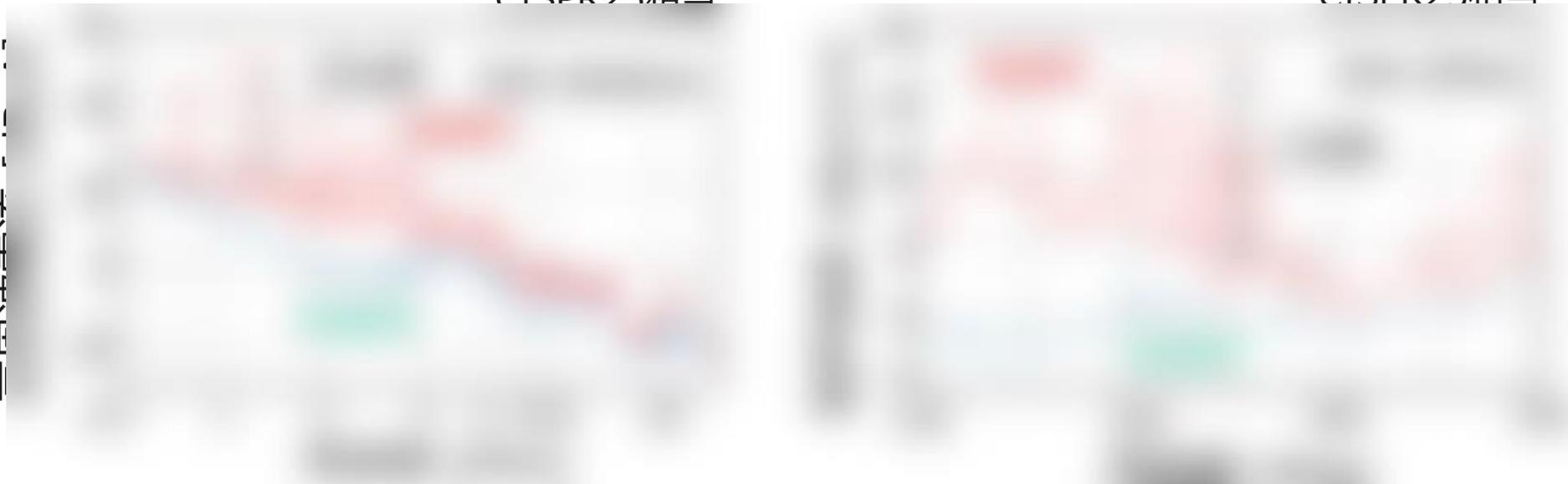


この検討をモデルを用いて実施したい。
SW電源ICを含めたSimは容易ではない。
簡易なモデリングが必要

■ 結果

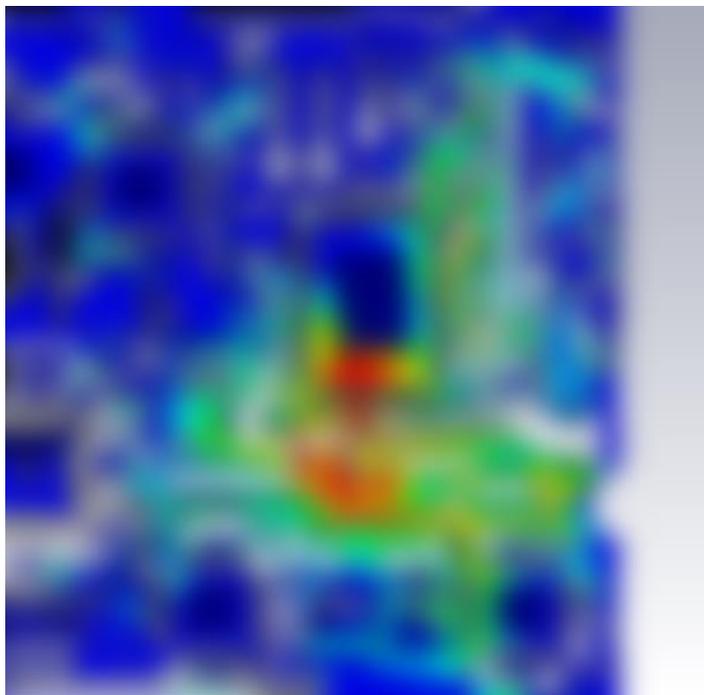
CISPR25相当

CISPR25相当

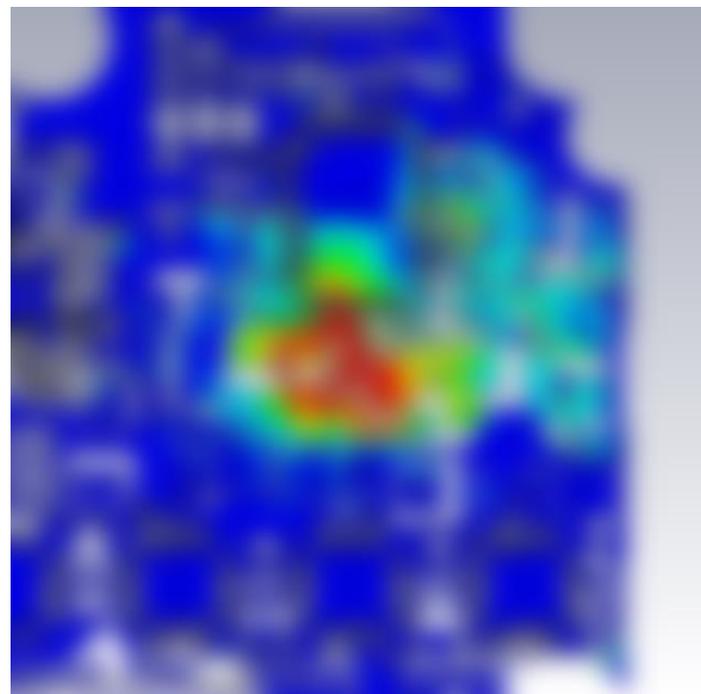


SW電源ICのシミュレーション

成り行き設計



シミュレーション結果反映



適切デバイスモデル一覧表

- 電源IC周辺の電界強度・磁界強度の周波数特性

必要な特性	デバイスモデル
PKGのインピーダンス	Sparameter、RLCでもよい
出力電圧	トランジスタSPICE、ビヘイビアな電圧
出力電流	トランジスタSPICE、ビヘイビアな電流
出力寄生容量	SPICE
入力電流（消費電流）特性	ビヘイビアな電流、IBIS v 5 のIT特性
入力の寄生容量	SPICE
PKG内のコンデンサ（あれば）	Spara、RLCでもよい

ところで、IBISでDCDCコンバータを表現できる？

IBISで表現できる特性と、IBISの利点

- IBISv5以降に含まれる主な特性
 - [Pullup][Pulldown]
 - [IssoPu][IssoPd]
 - [RisingWaveform][FallingWaveform]
 - [CompositeCurrent]
 - Ccomp
 - [Package][Pin][Package Model]
- 過渡解析が早い、シミュレーター依存がない（はず）
 - ビヘイビアのSPICEよりは精度がよいはず
 - 本物のSPICEよりは早い
- どんなシミュレーションができるのか？
 - フル電流の安定している条件で、
 - フィードバックもできない

モデリングWGの活動テーマに採用？

IBIS-DCDCモデルと応用事例の作成は
本年度のLPB-MDLWGの活動テーマに、、、

採用？
不採用？

最新のチップPDN解析についてご紹介いただきます。